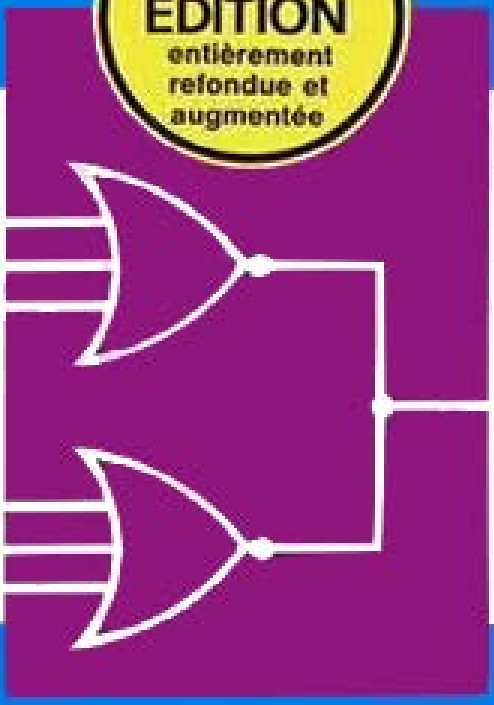
technologie des composants électroniques

5e ÉDITION
entièrement refondue et augmentée

tome 2



- diodes
- transistors
- thyristors
- circuits intégrés
- opto-électronique

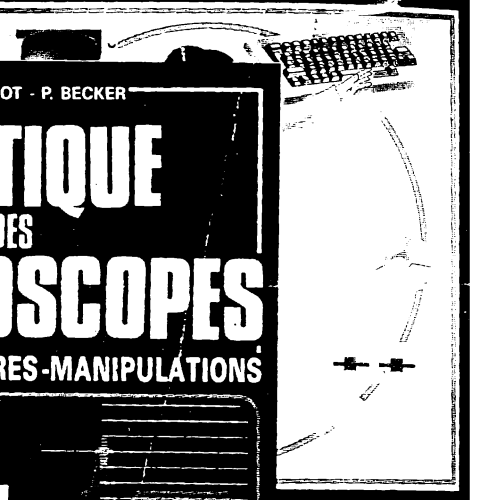
R. BESSON

S. E. C. F.
EDITIONS RADIO

G. VEBER

COURS PRATIQUE D'INFORMATIQUE GÉNÉRALE

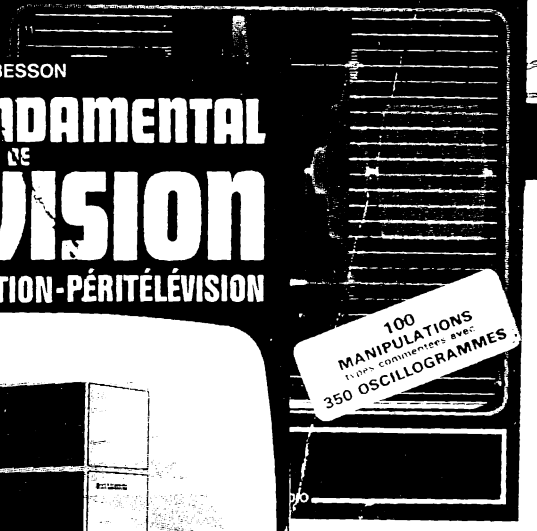
CHOIX - UTILISATION - FONCTIONNEMENT



J.C. RÉGHINOT - P. BECKER

PRATIQUE DES OSCILLOSCOPES

TECHNIQUE-MESURES-MANIPULATIONS

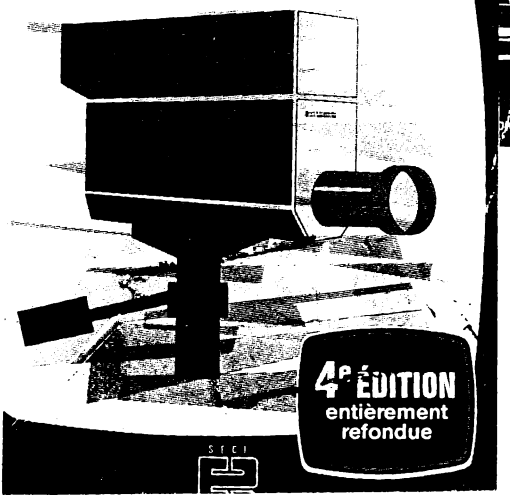


100 MANIPULATIONS
Toutes commentées avec
350 OSCILLOGRAMMES

R. BESSON

COURS FONDAMENTAL DE TÉLÉVISION

MISSION - RÉCEPTION - PÉRITÉLÉVISION



4e ÉDITION
entièrement
refondue

S. E. C. F.

Éditions Radio

9, RUE JACOB - 75006 PARIS

René BESSON

TECHNOLOGIE DES COMPOSANTS ÉLECTRONIQUES

TOME 2

5e édition

entièrement refondue

DIODES

TRANSISTORS

THYRISTORS

CIRCUITS INTÉGRÉS

OPTO-ÉLECTRONIQUE

S. E. C. F.

Éditions Radio

9, RUE JACOB - 75006 PARIS

TEL. 43.29.63.70

La loi du 11 mars 1957 n'autorisant, aux termes des alinéas 2 et 3 de l'article 41, d'une part, que les « copies ou reproductions strictement réservées à l'usage privé du copiste et non destinées à une utilisation collective » et, d'autre part, que les analyses et les courtes citations dans un but d'exemple et d'illustration, « toute représentation ou reproduction intégrale ou partielle, faite sans le consentement de l'auteur ou de ses ayants droit ou ayants cause, est illicite » (alinéa 1er de l'article 40). Cette représentation ou reproduction, par quelque procédé que ce soit, constituerait donc une contrefaçon sanctionnée par les articles 425 et suivants du Code pénal.

© SECF Éditions Radio, Paris
1981

Tous droits de traduction, de reproduction et d'adaptation réservés pour tous pays.

Imprimé en France par Berger-Levrault, Nancy

Dépôt légal : novembre 1985
Éditeur n° 1031 - Imprimeur : 778276
I.S.B.N. 2 7091 0872 0

PRÉFACE

La technologie des composants actifs a évolué d'une façon exponentielle au cours des deux dernières décennies; presque tous les procédés en cours à l'époque ont été supplantés par la technologie planar et ses dérivés.

Le plan de cet ouvrage avait été conçu à l'époque de la première édition pour passer en revue toutes ces fabrications pour aboutir au planar. Ce plan avait été conservé tout en le rajeunissant et le complétant d'édition en édition.

Il nous est devenu évident qu'il fallait repenser cet ouvrage et nous avons pris la décision de le réécrire complètement. Ainsi, cette 5^{e} édition est totalement nouvelle par son plan et par son contenu. Nous l'avons voulue en conformité avec la technologie actuelle et avec son évolution prochaine.

C'est ainsi que nous avons supprimé tout ce qui est périmé. Cependant nous avons pensé qu'un avant-propos retraçant l'historique des dispositifs à semiconducteurs serait apprécié de tous ceux qui n'ont pas une idée de l'origine et des premiers balbutiements de cette étonnante technique. Celle qui est omniprésente dans tous les aspects de notre travail, dans l'administration envahissante et jusque dans notre vie privée. Quelles sont les bases de départ de tous ces dispositifs actuels infiniment complexes.

Pour ce nouveau plan nous avons cherché à suivre un ordre le plus logique possible.

Tout d'abord, qu'est-ce qu'un semiconducteur? Quels sont ceux qui sont employés? Comment obtenir un lingot monocristallin convenablement dopé? Comment l'usiner pour obtenir la plaquette sur laquelle tous les dispositifs seront diffusés? C'est à ces questions que répond la première partie.

Puisque c'est le procédé planar qui permet d'obtenir aussi bien des diodes, des transistors que des circuits intégrés, il y a lieu de le décrire en détail, en séparant les traitements thermiques du processus général de fabrication. Ainsi, il n'est pas nécessaire d'y revenir, ce qui allège les descriptions et permet de ne citer que les points particuliers à tel ou à tel composant actif.

Les diodes viennent ensuite : faible puissance, à capacité variable, de régulation (zener), schottky, redresseurs de puissance.

Le chapitre consacré à l'opto-électronique a été très sérieusement augmenté, surtout en ce qui concerne le solaire à l'ordre du jour et les liaisons par fibre optique.

Nous en arrivons aux transistors : petits signaux, de puissance en pleine évolution, ceux à effet de champ et le thyristor.

Les microcircuits hybrides à couche épaisse et à couche mince, les filtres à onde acoustique de surface prennent une place de plus en plus importante dans les appareils.

Les circuits intégrés donnent lieu à deux très importants chapitres; l'un consacré aux bipolaires, le second aux dispositifs à effet de champ. Ce dernier permet de traiter les mémoires en général y compris les mémoires à bulles magnétiques, les microprocesseurs et les micro-ordinateurs.

Enfin, le dernier chapitre consacré aux résistances non linéaires a été conservé.

L'esprit de ce livre n'a cependant pas été modifié, nous avons toujours voulu qu'il soit rigoureux, précis et clair, concis et facilement assimilable, sans avoir recours à des démonstrations mathématiques d'un niveau élevé.

Il s'adresse aux étudiants en électronique, aux professionnels qui veulent se tenir au courant de l'évolution rapide de la technologie des dispositifs actifs, ainsi qu'à tout esprit curieux qui cherche à savoir comment sont produits ces composants présents partout dans notre vie.

Pour écrire cette nouvelle édition nous avons voulu nous entourer de toutes les garanties au moyen de renseignements puisés à la source même. Nous tenons à remercier, les attachés de presse, les directeurs d'usine, les ingénieurs des services d'application des grands fabricants spécialisés. Citons, entre autres, et par ordre alphabétique :

Monsanto à Paris, *Motorola* à Paris et à Toulouse, *R.T.C.* à Paris, *Siemens* à St-Denis et à Munich, *Thomson C.S.F.* à Paris, à St-Égrève et à Tours (S.S.C.).

Que tous ces spécialistes soient ici très sincèrement remerciés pour le temps qu'ils ont bien voulu nous accorder.

R. BESSON

AVANT-PROPOS

■ PETITE HISTOIRE DES DISPOSITIFS A SEMICONDUCTEURS

• L'origine

C'est en décembre 1947 que *Bardeen* et *Brattain* ont découvert un peu par hasard l'effet transistor au moyen d'un dispositif à pointes sur du germanium polycristallin.

Indépendamment, en janvier 1948, *Schockley* construit le premier transistor à jonction sur du germanium monocristallin.

Ces trois chercheurs ont obtenu ensemble le prix Nobel quelques années plus tard.

Pour industrialiser ces transistors, de nombreux problèmes se posaient.

Le germanium avait été choisi à cause de son point de fusion assez bas et de sa purification relativement plus simple. Ce n'est que plusieurs années plus tard que le silicium a pu être purifié suffisamment pour être employé. Il était intéressant par la plus grande largeur de sa bande interdite, par contre ses porteurs ont une mobilité plus faible, ce qui influe sur leur durée de vie, par rapport au germanium. La purification poussée de ces semiconducteurs nécessite la mise au point de méthodes et de mesures permettant de détecter des impuretés jusqu'à moins de 10^{10} atomes/cm^3. Le tirage des monocristaux ne s'est pas fait, non plus, en un jour. Les premiers mesuraient 15 cm de longueur, 1,5 cm de diamètre et avaient une masse de 50 g. Quand on pense que l'on tire maintenant couramment des lingots de 1 m de longueur, 10 cm de diamètre et dont la masse avoisine les 20 kg!

• Les transistors par alliage

Les premiers transistors fabriqués vers 1950 étaient obtenus par alliage d'une bille d'indium sur chaque face d'une pastille de germanium (fig. I). On obtenait, ainsi, des transistors *p-n-p* B.F. de faible puissance avec une large fourchette des caractéristiques, car il était très difficile de maîtriser l'épaisseur de la base.

Puis, en réduisant les dimensions de la pastille et des billes d'indium, on a fabriqué des transistors pour fréquences moyennes.

En augmentant la surface de la pastille et en alliant deux anneaux d'indium, on a obtenu une gamme de transistors de puissance, dont certains exemplaires existent toujours.

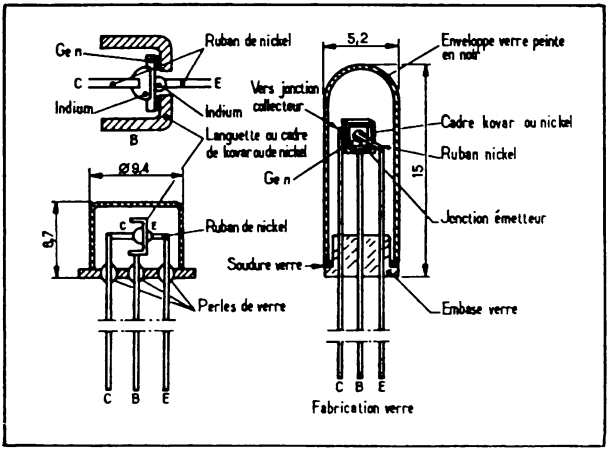


Fig. I. — Transistor au germanium *p-n-p* par alliage.

Pour réaliser un amplificateur complémentaire alimenté sous une tension de l'ordre de 4 à 6 V, il est plus facile de raccorder les caractéristiques de deux *p-n-p* au germanium que deux *n-p-n* au silicium, par suite de leur tension de seuil plus élevée.

- **Les transistors à jonction par diffusion et alliage**

Les transistors *Drift p-n-p* au germanium (fig. II) ont permis d'atteindre les fréquences de coupure à base commune de l'ordre de 200 MHz. Ils constituaient un très important progrès et ont été employés de très nombreuses années.

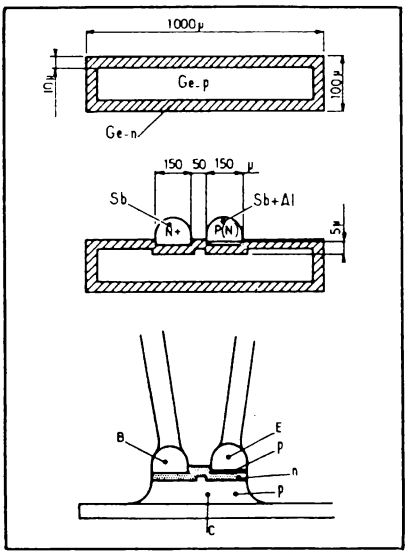


Fig. II. — Transistor Drift par diffusion et par alliage *p-n-p* au germanium.

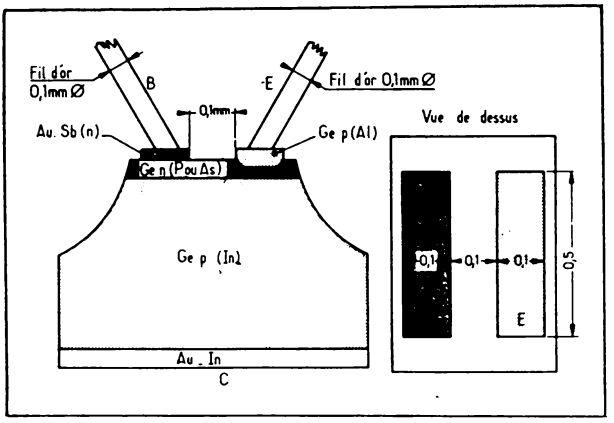


Fig. III. — Transistor MESA *p-n-p* au germanium pour HF.

Les transistors *MESA p-n-p* (fig. III) ont marqué l'apogée en fréquence des transistors au germanium. On se souvient du transistor AF239 dans les tuners de télévision couvrant les UHF de 470 à 860 MHz. Il en existe de nombreux en fonctionnement à l'heure actuelle.

Le terme MESA a du reste été conservé, il désigne maintenant l'attaque chimique des bords de la pastille pour éviter les courants de fuite dans les redresseurs, les thyristors et les transistors de puissance.

- **Les transistors au silicium**

Les découvertes technologiques de base se précipitent. En 1956 les Bell Laboratories effectuent pour la première fois une double diffusion dans le silicium. En 1957, ils utilisent un masque de SiO_2 et en 1959 sortent un MESA.

La découverte fondamentale a été obtenue par *Hoerni* en 1959 qui a imaginé le Planar et la passivation des jonctions. En 1960, *Theurer* dépose une couche épitaxiale sur le silicium, dans laquelle on diffuse les jonctions. C'est la date de naissance de la technologie planar épitaxiée qui est devenue universelle.

Toujours en 1960, *Kahng et Atalla* découvrent le transistor MOS.

Il existe un décalage de plusieurs années entre la découverte de ces dispositifs et la mise en fabrication de série des modèles répondant aux nécessités des utilisateurs. L'industrialisation d'une nouveauté pose souvent de nombreux problèmes.

- **Les circuits intégrés**

• *Noyce* en 1961 imagine de diffuser plusieurs transistors sur une même pastille de silicium et de les relier entre eux pour former une fonction et non plus un étage d'amplification. Les premiers circuits intégrés ne comportaient guère plus qu'une dizaine de transistors, diodes ou résistances.

• *Wanlas et Sah* ont groupé un MOS canal *n* et un MOS canal *p* en série, on peut avoir ainsi le commutateur et sa charge sur la même pastille (1963).

Les mémoires MOS sont intéressantes, mais elles sont volatiles, comment conserver les informations. Après bien des essais *Frohman-Bentchkowsky* a déposé le brevet de la structure MNOS (métal-nitride-oxyde-silicium) dans laquelle les charges sont conservées dans la couche de Si_3N_4 (1967). Il a fallu produire des couches très fines de SiO_2 (1,5 à 3 nm) de façon que la tension de seuil de la cellule-mémoire ne soit pas trop importante. Des essais ont été effectués avec une couche d'Al_2O_3 à la place de Si_3N_4.

La grille flottante en silicium polycristallin conserve mieux la charge et réduit la tension de seuil (1971).

Enfin, les circuits à transfert de charge : BBD (1969) et CCD (1970) ont été imaginés.

• **L'évolution de la technologie**

A part ces découvertes fondamentales, les divers fabricants ont constamment perfectionné, amélioré, rendu plus fiables les dispositifs qu'ils produisent. C'est ainsi que sont nées les nombreuses variantes qui vont être étudiées : S.O.S. — DMOS — VMOS — I^2L, etc. D'autre part, l'arséniure de gallium prend progressivement sa place à côté du silicium.

L'intégration n'a cessé de diminuer la dimension des motifs intégrés, de MSI on est arrivé à LSI puis à VLSI. Le trait atteint maintenant 2 à 3 μm, mais le micromètre et le sub-micromètre sont pour demain. Le nombre de composants sur une pastille de circuit intégré double tous les ans et ce depuis un certain nombre d'années. Le million de MOS est annoncé pour demain sur une pastille d'un centimètre carré.

On voit le chemin parcouru en un peu plus de 30 ans et combien il est nécessaire de se tenir fidèlement au courant.

CODE DE DÉSIGNATION DES SEMICONDUCTEURS

▪ CODE AMÉRICAIN E.I.A. (Electronic Industrie Association)

Les fabricants américains font enregistrer leurs modèles à ce bureau et ils reçoivent un numéro d'ordre pris dans la série 1 N pour les diodes et 2 N pour les transistors. En ce qui concerne les circuits intégrés et les modèles spéciaux, chaque fabricant possède sa propre codification.

▪ CODE EUROPÉEN PRO ELECTRON (Bruxelles)

• **Composants discrets**

Groupe de 5 signes : 3 lettres et 2 chiffres pour les dispositifs professionnels, 2 lettres et 3 chiffres pour les composants grand public.

— *Première lettre* désigne la nature du semiconducteur :
A : germanium, ou autres matériaux dont la largeur de bande est comprise entre 0,6 et 1 eV.
B : silicium, ou bande interdite entre 1 et 1,3 eV.
C : arséniure de gallium, ou bande interdite supérieure à 1,3 eV.
R : matériaux composites tels que sulfure de cadmium dans les photorésistances et ceux utilisés dans les générateurs à effet Hall.

— *Deuxième lettre* désigne la fonction du dispositif :
A : diode faible puissance.
B : diode à capacité variable.
C : transistor petits signaux B.F.
D : transistor de puissance B.F.
E : diode tunnel.
F : transistor faible puissance H.F.
G : ensemble d'éléments divers (exemple : oscillateurs).
H : diode à sensibilité magnétique.

L : transistor de puissance H.F.
N : photocoupleurs.
P : détecteur de radiation (ex. : phototransistor).
Q : générateur de radiation (ex. : LED).
R : élément de commutation basse puissance (ex. : thyristor).
S : transistor de commutation basse puissance.
T : élément de commutation de puissance (ex. : thyristor).
U : transistor de commutation de puissance.
W : filtre à onde acoustique de surface.
X : diode, multiplicateur de fréquence (ex. : varactor).
Y : redresseur de puissance.
Z : diode de régulation ou de référence (zener).

— *Numéro de série :*
— grand public : nombre de trois chiffres de 100 à 999;
— professionnel : une lettre (Z, Y, Z, etc.) et deux chiffres de 10 à 99.

— *Adjonctions :*
— une lettre : peut indiquer une variante mineure. La lettre R est réservée pour les redresseurs dont la polarité est inversée;
— un suffixe : pour les diodes de régulation ou de référence :
A : tolérance ± 1 % série E96.
B : tolérance ± 2 % série E48.
C : tolérance ± 5 % série E24.
D : tolérance ± 10 % série E12.
E : tolérance ± 20 % série E6.

• **Circuits intégrés**
Trois lettres suivies par un nombre.

— *Deux premières lettres :*

— *famille de circuits digitaux* c'est un ensemble de circuits devant être interconnectés (ex. : alimentation, ligne à retard, immunité au bruit). FA à FZ, GA à GZ, HA à GZ.
— *Circuits intégrés*
— première lettre : S : digital, T : analogique, U : analogique et digital;
— deuxième lettre : sans indication particulière, excepté H pour les circuits hybrides.
— *Microprocesseurs :*
MA : unité centrale de traitement CPU.
MB : processeur.
MD : mémoires en liaison avec le microprocesseur.
ME : autres circuits : interface, horloge, etc.

— *Troisième lettre :* plage de température :

A : plage non spécifiée ci-dessous.
B : 0 à + 70 °C.
C : − 55 à + 125 °C.
D : − 25 à + 70 °C.
E : − 25 à + 85 °C.
F : − 40 à + 85 °C.
G : − 55 à + 85 °C.

— *Numéro de série*

Peut être un nombre à quatre chiffres de l'enregistrement à Pro Électron, ou une combinaison de lettres et de chiffres.

— *Adjonctions*

— une lettre désignant le type de boîtier :

C : cylindrique.
D : dual in line DIL.
E : dual in line de puissance (avec refroidisseur externe).
F : plat (sorties sur 2 côtés).
G : plat (sorties sur 4 côtés).
K : famille TO3.
M : multiple in line.
Q : quadruple in line Q_{uil}.
R : Q_{uil} de puissance (avec refroidisseur externe).
S : single in line (TO127 ou TO220).
T : triple in line.

— une seconde lettre peut être ajoutée : nature du boîtier.

C : métal-céramique.
G : verre céramique (cerdip).
M : métal.
P : plastique.

CHAPITRE PREMIER

QU'EST-CE QU'UN SEMICONDUCTEUR

1. LA MATIÈRE

Tous les corps dans la nature sont formés de molécules et d'atomes.

■ LA MOLÉCULE

C'est la plus petite parcelle que l'on peut obtenir à l'état libre. La molécule est très petite : environ 10^{-6} mm. Dans une goutte de rosée de 1 mg on en compte $3 . 10^{19}$.

Les molécules d'un corps ne sont pas immobiles. Elles sont animées de mouvements dont les amplitudes dépendent de la nature du corps : solide, liquide, gazeux et de sa température. L'agitation moléculaire cesse au voisinage de 0 °K (− 273 °C).

■ L'ATOME

C'est la plus petite parcelle d'un élément qui puisse entrer dans la composition d'une molécule. Tous les corps de la nature sont formés d'atomes contenant des particules élémentaires en nombre différent.

Si les atomes d'une molécule sont tous identiques, la molécule est celle d'un corps *simple*. Si les atomes d'une molécule sont de deux ou de plusieurs catégories différentes, on a un *corps composé*. Si les molécules d'un corps sont toutes semblables, c'est un *corps pur*. Si les molécules juxtaposées appartiennent à des corps différents, elles constituent un *mélange* ou un *alliage*.

L'atome, selon la comparaison classique, est un système solaire en miniature composé d'un noyau très petit et très dense, entouré à de grandes distances relatives par des électrons en rotation ultra-rapide.

Un atome est surtout formé de vide et les corpuscules ont une densité énorme. Un exemple permet de fixer les idées :

Un cube de 180 m de côté en uranium naturel a un volume de 5,8 millions de m^3. Si on pouvait supprimer tous les espaces vides existant entre les particules et entre les atomes, les noyaux et les électrons accolés n'occuperaient plus qu'un volume de 1 cm^3. Mais ce cube minuscule de 1 cm^3 pèserait toujours 110,02 millions de tonnes, se répartissant entre 110 millions de tonnes de noyaux et 0,02 million de tonnes d'électrons.

■ L'ÉLECTRON

C'est une particule stable de masse $9{,}1 \cdot 10^{-28}$ g. Il possède une charge électrique négative qui représente la plus petite charge électrique qui puisse exister : $1{,}6 \cdot 10^{-19}$ C. Il tourne sur lui-même à très grande vitesse, environ 10^{27} tr/s.

De plus, il tourne autour du noyau à raison de 10^{15} tr/s.

Ces rotations sont si rapides qu'il est impossible de localiser un électron à un moment donné. Ce sont les déplacements d'électrons qui se traduisent par des réactions chimiques et par la création du courant électrique. Les noyaux peuvent capter ou libérer des électrons qu'on appelle alors des rayons β.

D'après Einstein : $E = mC^2$

E = énergie, m = masse; si on fait C = 1 on a :

$$E = m$$

c'est l'*électron-volt* : c'est l'énergie acquise par un électron sous une tension de 1 V.

Grâce à cette formule on peut mesurer la masse des particules en grammes ou en électron-volts. Ainsi la masse de l'électron est de 0,511 MeV ou $9{,}1 \cdot 10^{-28}$ g.

■ LE NOYAU

Il est formé de deux constituants principaux : les protons et les neutrons.

Le *proton* est une particule stable, il possède une charge positive égale à celle négative de l'électron. Le proton est 1 850 fois plus pesant que l'électron. La matière qui le compose semble 100 000 fois plus dense que celle de l'électron. Il tourne sur lui-même.

Dans les noyaux, les protons peuvent acquérir de l'énergie et se transformer en *neutrons* un peu plus lourds. Un neutron est donc stable, de caractéristique voisine de celle d'un proton, mais électriquement neutre. Extrait du noyau, le neutron devient instable et donne naissance à un proton et à un électron.

Les protons devraient se repousser par leur charge de même sens (positive), car les neutrons sans charge ne peuvent intervenir. La cohésion du noyau est obtenue par échange de *mésons* π. On dit que le méson π « transporte » le champ d'une particule à l'autre, c'est le quantum du champ nucléaire qui forme cette interaction forte.

On connaît dans la nature 325 groupements possibles de neutrons et de protons pouvant former le noyau des corps simples. Le plus simple est celui de l'hydrogène formé d'un seul proton, le plus complexe étant celui de l'uranium 238 formé de 92 protons et de 146 neutrons. Les laboratoires ont pu créer près de 1 000 noyaux artificiels différents.

Cette représentation de l'atome est simple et elle permet de bien comprendre le mécanisme de la création du courant électronique et du comportement des semiconducteurs.

■ LE PHOTON

Le photon est une particule élémentaire fondamentale; il tourne sur lui-même, n'est pas pesant, ne possède pas de charge électrique, ne réagit pas sous l'influence des forces électriques ou magnétiques. C'est de l'énergie sans masse.

Le photon est le quantum du champ électromagnétique, il le « transporte » d'une particule à l'autre. Cette énergie de radiation électromagnétique, selon sa fréquence, se traduit par des ondes ou par de la lumière.

Un photon d'une énergie supérieure à 1 MeV passant près d'un noyau lourd disparaît en donnant naissance à un électron négatif et à un électron positif qui se partagent l'énergie et l'impulsion du photon générateur. Ainsi matière et énergie peuvent se succéder dans le temps et apparaissent comme des formes différentes et successives d'une même entité.

■ LES LEPTONS

Ce sont des particules légères dont la masse est faible; ils tournent sur eux-mêmes; on en dénombre huit en comptant les particules et les anti-particules.

Le *lepton* η ou *muon négatif* a une charge électrique égale à celle de l'électron, il a une masse égale à 200 fois celle de l'électron, il est instable. En 10^{-6} s un muon sur deux se transmute en électron et *neutrino*.

Le *muon positif* est l'antimatière du muon négatif dont il a les caractéristiques opposées : charge électrique positive. Il se transmute en « électron positif » et neutrino.

L'*électron* négatif normal fait partie des leptons.

L'*antiélectron* ou *électron positif* ou *position* a la même masse et les mêmes propriétés que l'électron négatif. Par contre, il tourne en sens inverse sur lui-même et a une charge positive. Lorsqu'un électron et un antiélectron se rencontrent, les deux particules disparaissent pour donner de l'énergie.

Le *neutrino* est une particule sans masse sensible, tournant sur elle-même, stable, sans charge électrique, possédant de l'énergie très légèrement magnétique et ayant très peu d'affinité avec les noyaux de la matière ou avec les électrons.

On se doute qu'étant donné ses caractéristiques, il est très difficile d'étudier ce corpuscule qui se classe entre les photons et les particules massiques. On a pu différencier quatre neutrinos, chacun d'eux étant associé à l'émission d'un des quatre leptons précédents, muons et électrons.

■ LES MÉSONS

Ce sont des particules moyennement lourdes qui ne tournent pas sur elles-mêmes. On en distingue de deux sortes :

Les *mésons* π ont une masse égale à 280 fois celle de l'électron. Il y a un méson π sans charge électrique, un chargé positivement et un chargé négativement. La charge est égale à celle de l'électron. Ils sont instables, ils se décomposent en donnant, selon les cas, des photons, des muons et des neutrinos. Ce sont des mésons π qu'échangent constamment protons et neutrons dans les noyaux; c'est ce qui explique la solidité et la permanence des noyaux.

Les *mésons K* sont avec leur antiparticule au nombre de huit; quatre chargés électriquement, quatre neutres. Leur masse est égale à 1 000 fois celle de l'électron. Ils sont instables et se décomposent en électrons, muons et neutrinos.

■ LES BARYONS

Ce sont des particules lourdes qui comprennent : les *nucléons*, neutrons et protons déjà étudiés, et les *hypérons*, de masse égale à 2 640 fois celle de l'électron, qui tournent sur eux-mêmes, ont une charge égale à celle de l'électron et sont légèrement magnétiques. Elles sont instables et donnent des mésons, des photons et des neutrinos.

■ L'INTERACTION DES PARTICULES

L'interaction des particules les unes sur les autres assure la cohésion de l'atome. On en distingue quatre sortes :

Les interactions fortes correspondent aux forces nucléaires s'exerçant au sein des noyaux entre protons et neutrons. Ils échangent constamment et de façon fulgurante des « paquets » d'énergie sous forme de mésons π qui forment le quantum du champ nucléaire. Ces échanges se manifestent en un temps très court (10^{-23} s), leur portée est faible (10^{-13} cm), par contre leur énergie est considérable, ce qui explique la solidité et la constance des éléments naturels.

Les forces électromagnétiques s'exercent grâce aux photons entre les particules électrisées, par exemple entre les protons du noyau et les électrons périphériques des atomes.
Cette force décroît en raison inverse du carré de la distance; elle est relativement 100 fois plus faible que la précédente. Elle assure la cohésion des électrons périphériques liés au noyau.

Les interactions faibles sont mises en jeu dans les noyaux, lors de l'émission des électrons (rayons β). Elles s'exercent en 10^{-14} s et ont une puissance égale à 10^{-13} fois celle des interactions fortes.

Les interactions gravifiques ont une portée infinie et sont extrêmement faibles (10^{-39} fois la puissance des interactions fortes).
Ce bref résumé de l'atomistique moderne est très incomplet. En effet, grâce aux accélérateurs de particules de plus en plus puissants, les spécialistes découvrent de nouvelles particules qui viennent compliquer encore plus la composition des atomes, ainsi que le rôle des différentes interactions entre les particules.

■ LA DISPOSITION DES ÉLECTRONS

Elle dépend de la nature du corps et des forces électromagnétiques de l'atome.
On a vu que le nombre d'électrons par atome détermine la nature du corps simple. Ainsi, l'hydrogène dont l'atome est le plus simple comporte un proton pour tout noyau et un seul électron planétaire. L'uranium 238 est le corps simple le plus complexe, le noyau comprend 92 protons et 146 neutrons et on compte 92 électrons planétaires. On voit qu'un atome est toujours électriquement neutre; la charge positive des 92 protons du noyau équilibre la charge négative des 92 électrons planétaires. Les électrons planétaires tournent sur eux-mêmes et autour du noyau; ils ont une énergie cinétique ($1/2\ mV^2$) équilibrée par l'interaction électromagnétique du noyau.
La théorie quantique de Bohr montre que les électrons se situent à des distances du noyau correspondant à des niveaux d'énergie bien déterminés. Il faut fournir de l'énergie à l'atome pour qu'un électron passe d'un niveau d'énergie au

niveau supérieur. Inversement, si un électron descend à un niveau d'énergie inférieur, il y a production d'énergie.

Les couches planétaires, lorsqu'elles sont saturées, admettent théoriquement, en s'éloignant du noyau, le nombre d'électrons suivant :

K = 2; L = 8; M = 18; N = 32; O = 50; P = 72; Q = 98;

soit au total 280 électrons. La répartition maximale réelle, par couche pour les corps existants, est la suivante :

K = 2; L = 8; M = 18; N = 32; O = 18; P = 32; Q = 10.

Aucun corps ne possède un atome dont toutes les couches sont saturées. Certains ont une répartition électronique telle que certaines couches éloignées du noyau sont saturées, alors que les précédentes ne le sont pas.

Les propriétés et les affinités chimiques des corps dépendent de la structure de la couche externe de leurs atomes.

La classification périodique de Mendéléev permet de relever ces corps par catégorie.

L'*hélium*, le *néon*, l'*argon*, le *krypton*, le *xénon* et le *radon* ont respectivement leur couche externe saturée. Or, ces corps sont les gaz rares de l'air qui sont chimiquement inertes.

Par contre, le *lithium*, le *sodium*, le *potassium*, le *rubidium* et le *césium* n'ont qu'un seul électron sur la couche extérieure. Ce sont des métaux alcalins qui sont utilisés pour la fabrication des cathodes des tubes et des cellules photo-électriques. On conçoit aisément qu'il soit plus facile de fournir à un électron isolé l'énergie nécessaire pour le rendre libre.

Lorsque la couche extérieure contient sept, six ou cinq électrons on a affaire à des métalloïdes qui sont respectivement monovalents, bivalents ou trivalents. Lorsque cette couche ne comporte qu'un, deux ou trois électrons, le corps est un métal monovalent, bivalent ou trivalent. Enfin, lorsque la couche extérieure comprend quatre électrons, l'atome est tétravalent et peut être soit un métal, soit un métalloïde. Les semiconducteurs entrent dans cette catégorie.

■ LA BANDE DE VALENCE ET LA BANDE DE CONDUCTION

On a vu que les électrons de la couche externe des atomes participent aux liaisons atomiques, c'est la *bande de valence* chimique.

La conduction n'est possible que si des électrons peuvent être rendus libres; il faut donc leur fournir l'énergie cinétique suffisante pour les faire passer de la bande de valence à la *bande de conduction* en surpassant la bande interdite qui les sépare.

Cette bande interdite est plus ou moins large selon la nature des corps.

— **Dans les métaux** les électrons sont libres, ils constituent une sorte de gaz d'électrons et ils peuvent se déplacer sous l'action d'un champ électrique très faible. Les bandes de valence et de conduction se superposent partiellement, la bande interdite n'existe pas. La conduction est aisée (fig. 1-1 *a*).

L'agitation thermique augmente avec la température leur coefficient est positif.

— **Dans les isolants** les électrons de valence forment des liaisons solides avec les atomes voisins. Ces liaisons sont difficiles à briser, la bande interdite est très large et les niveaux d'énergie de la bande de conduction sont vides. Il n'y a pas d'électrons libres pour assurer la conduction (fig. 1-1 *b*).

Cependant il n'existe pas d'isolant parfait et l'agitation thermique est suffisante pour faire passer quelques rares électrons de la bande de valence à la bande de conduction. Leur coefficient de température est donc négatif.

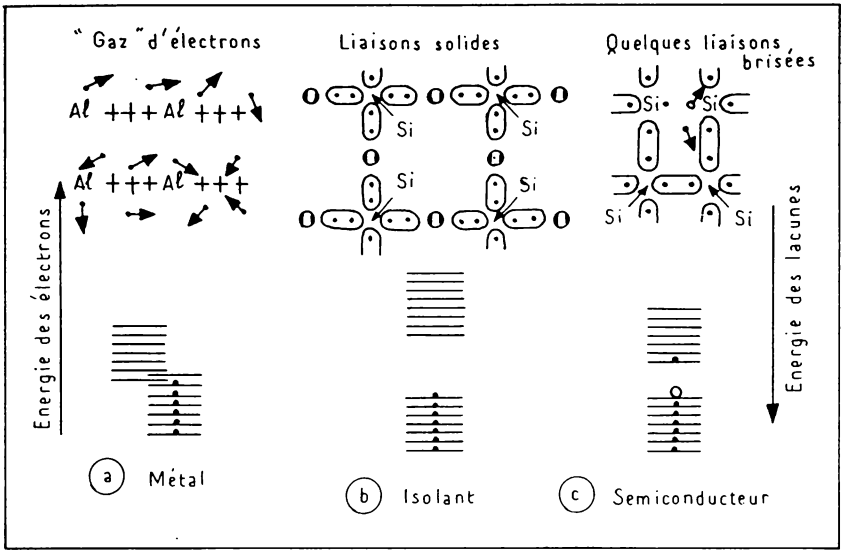


Fig. 1-1. — Schéma atomique et diagramme des bandes d'énergie :

(*a*) pour un métal (Al), les électrons se déplacent librement, les bandes se superposent, la conduction est aisée.

(*b*) pour un isolant (SiO_2), les liaisons sont difficiles à briser, la bande interdite est très large, la conduction n'est pas possible.

(*c*) pour un semiconducteur (Si), quelques liaisons sont brisées, la bande interdite n'est pas large, une faible conduction est possible.

— **Dans les semiconducteurs** la bande interdite est voisine de 1 eV; ils se comportent comme des isolants aux basses températures lorsque l'agitation thermique est faible et comme des conducteurs aux températures élevées lorsque l'agitation thermique est suffisante pour faire passer de plus en plus l'électrons de la bande de valence à la bande de conduction. Leur coefficient de température est donc négatif.

Dans ces corps les liaisons entre les atomes ne sont pas très solides. L'agitation thermique brise quelques liaisons; un électron passe dans la bande de conduction et participe au courant électrique. A l'endroit où se trouvait l'électron avant la rupture de la liaison on observe une *lacune* ou un *trou*.

Les électrons de valence des liaisons voisines peuvent combler la lacune et assurer une conduction additionnelle. Tout se passe comme si la lacune est chargée positivement et se déplace en sens inverse (fig. 1-1 *c*). Les diagrammes des bandes de la figure 1 représentent l'énergie des électrons. Ainsi, lorsque l'énergie d'un électron augmente, il occupe une position plus élevée dans le diagramme. Inversement, l'augmentation d'énergie d'une lacune se traduit par un déplacement vers le bas dans la bande de valence. Ainsi, le niveau le plus bas de la bande de conduction correspond à l'énergie d'un électron au repos; de façon identique la partie supérieure de la bande de valence correspond à l'énergie potentielle d'une lacune au repos.

Lorsqu'un électron est à un niveau supérieur, ou une lacune à un niveau inférieur à celui du repos, cet électron, ou cette lacune, possèdent une énergie cinétique donnée par la différence de ces niveaux.

2. LES SEMICONDUCTEURS

■ LE SEMICONDUCTEUR INTRINSÈQUE

Un semiconducteur est un corps dont la résistivité (ϱ en Ω.cm) se classe entre celle des conducteurs (ϱ = quelques $\mu\Omega$.cm) et celle des isolants ($\varrho = 10^8$ à 10^{17} Ω.cm) à la température ordinaire.

La résistivité d'un conducteur croît avec la température selon une loi linéaire et dans de très faibles proportions.

La résistivité d'un semiconducteur décroît lorsque la température augmente selon une loi exponentielle très rapide.

La résistivité est l'inverse de la conductibilité. Un corps est dit conducteur, lorsque sous l'effet d'un champ électrique des charges électroniques peuvent s'y déplacer.

L'agitation thermique ou le champ électrique qui libère un électron de la bande de conduction d'un atome, laisse sur la bande de valence une *lacune*. L'atome devient un *ion positif*. Un électron d'un atome voisin peut venir combler cette lacune et l'atome redevient neutre. Si, par hasard, un électron supplémentaire vient se fixer sur un atome, il est chargé négativement : c'est un *ion négatif*.

Un électron est une charge négative élémentaire *réelle* et un courant électrique consiste à orienter les mouvements des électrons dans un même sens, du pôle négatif au pôle positif d'un générateur.

Une lacune peut être comparée à une charge positive élémentaire *fictive* qui se déplacerait en sens inverse des électrons, c'est-à-dire du pôle positif au pôle négatif du générateur; c'est le sens arbitraire traditionnel du courant électrique.

La définition de ces quatre éléments : électrons, lacune, ion positif et ion négatif, est très importante pour la compréhension du fonctionnement des dispositifs à semiconducteur. Les électrons et les lacunes sont mobiles dans le corps, tandis que les ions positifs et négatifs ne peuvent se déplacer, étant liés au réseau cristallin.

Dans un cristal semiconducteur pur, non relié à un circuit extérieur, l'agitation thermique libère un certain nombre d'électrons et, évidemment, autant de lacunes. Pour une température donnée, un état d'équilibre « électrons-lacunes » se forme et la résistivité ou la conductibilité du cristal ne varient pas. On dit alors que le cristal est *intrinsèque*. Cela n'est vrai que si le cristal et parfaitement pur. C'est pourquoi, dans la pratique, on dit qu'un semiconducteur non *dopé* est intrinsèque.

Si la température augmente, l'agitation thermique libère une quantité plus grande d'électrons, la résistivité diminue, mais le cristal reste toujours intrinsèque, car le nombre d'électrons et le nombnre de lacunes sont toujours égaux au cours d'une même période de temps.

La *concentration intrinsèque* d'un semiconducteur est fonction de l'énergie de vibration du réseau, donc de la température qui est responsable de la rupture des liaisons; elle est également fonction de l'énergie requise pour briser une liaison, donc de la largeur de la bande interdite.

■ LE SEMICONDUCTEUR EXTRINSÈQUE

Une faible contamination d'un semiconducteur modifie profondément sa résistivité qui diminue.

Les semiconducteurs appartiennent au groupe IV de la classification périodique de Mendéléev; chaque atome possède quatre électrons de valence. Les alliages intermétalliques sont obtenus par combinaison de corps du groupe V

avec des corps du groupe III, de façon à obtenir un alliage se comportant comme un semiconducteur du groupe IV.

Les impuretés utilisées pour le dopage des semiconducteurs sont, soit du groupe V, soit du groupe III.

• **Groupe V : donneurs (*n*)**

Les principales impuretés utilisées sont : le phosphore (P), l'arsenic (As) et l'antimoine (Sb).

L'électron supplémentaire de l'atome de l'impureté ne peut pas se loger dans l'arrangement régulier des liaisons du réseau du semiconducteur et de ce fait, il est lié très faiblement au noyau. Son *énergie d'ionisation* est beaucoup plus petite que l'énergie de la bande interdite du semiconducteur, de l'ordre de 0,05 eV contre 1 eV.

A la température ordinaire, l'énergie de vibration du réseau est suffisante pour ioniser tous les atomes de l'impureté. A ce moment la concentration en électrons de la bande de conduction correspond à celle des atomes de l'impureté. C'est *l'ionisation totale* des atomes *donneurs*. On les appelle donneurs car ils fournissent un électron à la bande de conduction du semiconducteur.

La figure 1-2 donne le diagramme des bandes d'énergie pour une concentration égale en électrons et en ions donneurs. Ces derniers sont représentés par des charges positives légèrement en dessous de la limite de la bande de conduction.

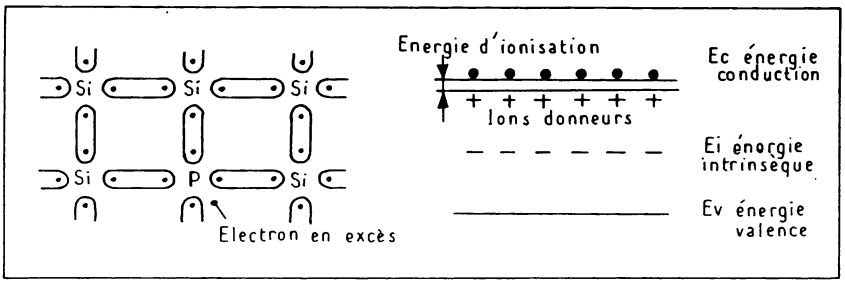


Fig. 1-2. — Diagramme des bandes d'énergie pour une concentration égale en électrons et en ions donneurs (*n*). Silicium dopé par le phosphore.

On obtient un semiconducteur du type *n* à conduction électronique.

• **Groupe III : accepteurs (*p*)**

Les principales impuretés utilisées sont : le bore (B), l'aluminium (Al), le gallium (Ga) et l'indium (In). Ces impuretés possèdent un électron de moins que le semiconducteur, on peut considérer qu'elles créent une lacune. Ce trou peut être comblé relativement facilement avec une énergie d'ionisation d'environ 0,05 eV. Lorsque l'ionisation est totale la concentration en lacunes représente la concentration en atomes de l'impureté, dits *accepteurs*.

En effet, ils peuvent accepter un électron de la bande de valence du semiconducteur, ce qui revient à créer une lacune.

La figure 1-3 donne la représentation atomique et le diagramme des bandes d'énergie.

En ionisation totale la concentration en lacunes dans la bande de valence est identique à la concentration en ions accepteurs dans le cristal. Les ions accepteurs sont représentés par des charges négatives légèrement au-dessus de la limite de la bande de valence.

On obtient un semiconducteur du type *p* à conduction lacunaire.

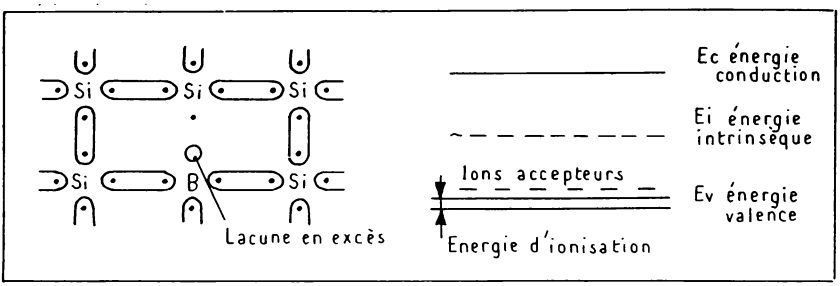


Fig. 1-3. — Diagramme des bandes d'énergie pour une concentration égale en lacunes et en ions accepteurs (*p*). Silicium dopé par le bore.

Les *porteurs majoritaires* dans un cristal sont ceux qui correspondent au dopage (*n* ou *p*); ils sont en effet les plus nombreux.

Les *porteurs minoritaires* sont les impuretés résiduelles dans le cristal dont la nature est inverse à celle du dopage.

3. LE DÉPLACEMENT DES ÉLECTRONS ET DES LACUNES

Le déplacement des électrons et des lacunes est conditionné par la température, par l'application d'un champ électrique et par la concentration en impuretés.

— **Sans champ électrique** les mouvements des électrons, par exemple, sont erratiques. Après un temps assez long ces mouvements dans tous les sens se compensent et il n'y a pas de transport d'énergie. Il n'y a pas de d.d.p. aux bornes d'un fil de cuivre au repos, quelque soit sa température.

— **Avec un champ électrique** les mouvements des électrons sont ordonnés dans le sens du champ, si on considère le sens électronique, du moins au plus de la source.

Les électrons subissent des collisions qui les dévient du sens du champ. Leur vitesse moyenne dépend de la nature du réseau cristallin du corps et des impuretés. C'est pourquoi la vitesse de déplacement des porteurs, due au champ électrique, est petite devant la vitesse des porteurs due à l'agitation thermique : 10^7 cm/s pour le silicium à 20 °C.

La figure 1-4 donne la vitesse de déplacement des électrons et des lacunes dans le silicium en fonction du champ électrique. Les courbes d'abord rectilignes, s'incurvent pour tendre à devenir constantes aux champs très intenses. On constate que les électrons se déplacent plus rapidement que les lacunes.

— Concentration totale en impuretés

La mobilité des électrons et des lacunes est aussi affectée par la concentration en impuretés. En effet, leur charge infléchit la trajectoire de l'électron. La dispersion dépend de la somme des concentrations en ions positifs ou négatifs.

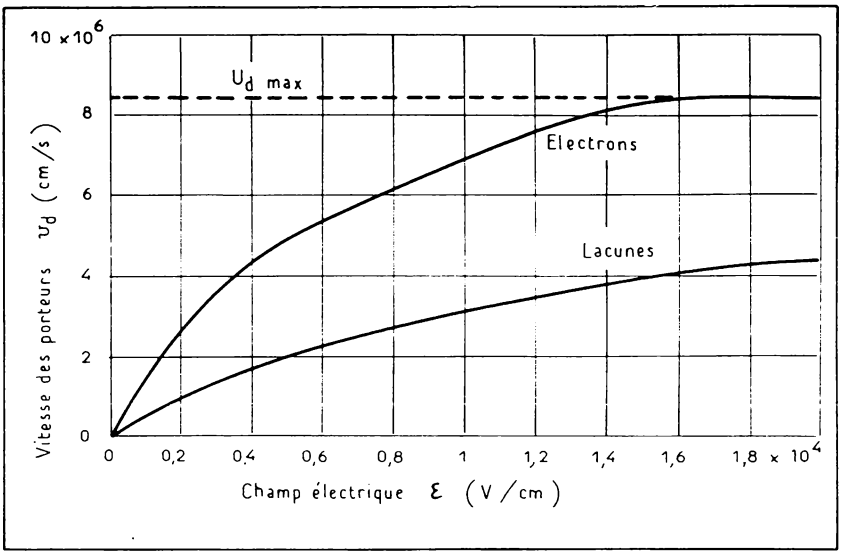


Fig. 1-4. — Influence du champ électrique sur la vitesse des porteurs dans le silicium.

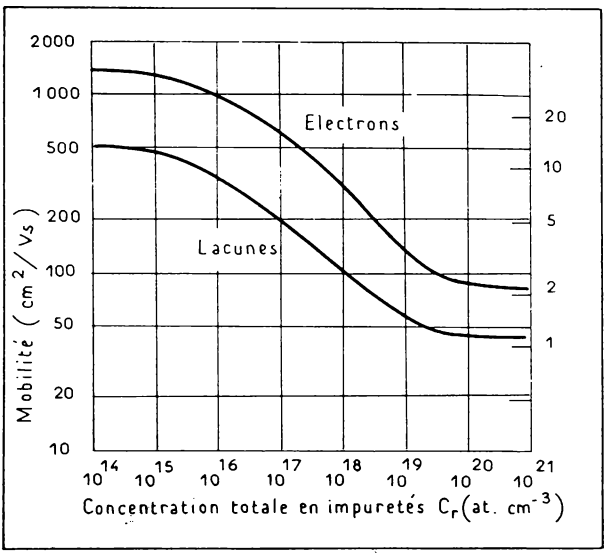


Fig. 1-5. — Mobilité des électrons et des lacunes en fonction de la concentration totale des impuretés, pour le silicium à 20 °C.

La figure 1-5 montre que la mobilité des électrons et des lacunes diminue lorsque la concentration totale des impuretés augmente. Les courbes ont été établies pour le silicium à 20 °C.

La mobilité des électrons est plus rapide que celle des lacunes. Cette constatation est valable pour les semiconducteurs utilisés en électronique.

4. LA CONDUCTION ET LA RÉSISTIVITÉ

Le processus de la conduction peut être étudié à l'aide du diagramme des bandes d'énergie. La figure 1-6 montre un semiconducteur du type *n* non polarisé (*a*) et polarisé (*b*).

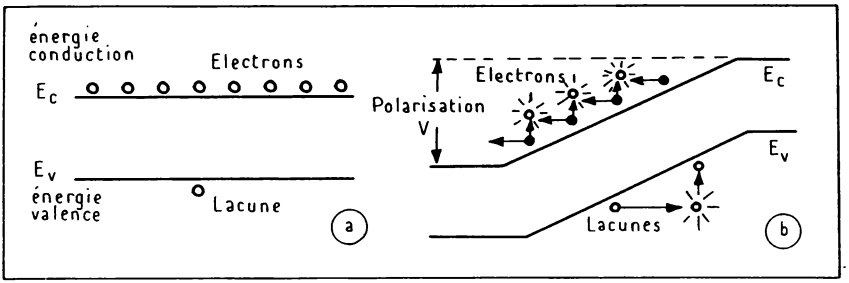


Fig. 1-6. — Conduction dans un semiconducteur de type *n*. (*a*) non polarisé, (*b*) polarisé.

Les électrons de la bande de conduction sont accélérés sous l'action du champ appliqué. Au cours de l'accélération leur énergie reste constante ce qui se traduit par un trajet horizontal dans le diagramme des bandes. l'énergie potentielle des électrons diminue en faveur de l'énergie cinétique qui augmente.

Lorsqu'un électron subit une collision, il perd une partie de son énergie cinétique au profit du réseau du semiconducteur qui s'échauffe.

Une fois l'énergie cinétique perdue, l'électron est de nouveau accéléré et le processus recommence.

La conduction par les lacunes peut être traitée de façon identique en considérant le processus inverse.

La résistivité d'un semiconducteur *n* est donné par la formule :

$$\varrho = \frac{1}{q \mu_n n}$$

dans laquelle :

ϱ est la résistivité en Ω.cm
q la charge d'un électron : $1{,}6 \cdot 10^{-19}$ C
μn la mobilité des électrons : cm^2/Vs
n la concentration en électrons.

Pour un semiconducteur *p la formule est identique :*

$$\varrho = \frac{1}{q \mu_p p}$$

où :

μp est la mobilité des lacunes : cm^2/Vs
p la concentration en lacunes.

En général, lorsque les deux porteurs sont présents, la résistivité est donnée par :

$$\varrho = \frac{1}{q (\mu_n n + \mu_p p)}$$

Les mobilités dépendent de la concentration totale en impuretés ionisées, c'est-à-dire de la somme de la concentration en accepteurs et en donneurs. La concentration en électrons et en lacunes, pour le calcul de la résistivité, dépendent de la différence des concentrations en accepteurs et en donneurs :

$$n = N_D - N_A$$
$$p = N_A - N_D$$

N_D : concentration en donneurs
N_A : concentration en accepteurs
n : concentration en électrons
p : concentration en lacunes.

On constate que la concentration totale en impuretés est beaucoup plus grande que la concentration intrinsèque. Pour le silicium : concentration intrinsèque : $1{,}45 \cdot 10^{10}$ at/cm^3; concentration en impuretés : entre 10^{14} et 10^{21} at/cm^3.

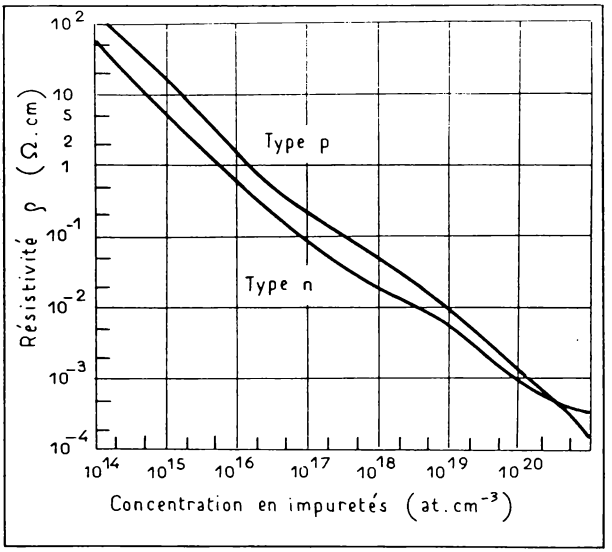


Fig. 1-7. — Variation de la résistivité du silicium type *p* et type *n* à 20 °C en fonction de la concentration en accepteurs ou en donneurs.

La figure 1-7 donne la résistivité en fonction de la concentration en accepteurs et en donneurs pour le silicium à 20 °C. Ces courbes sont calculées en tenant compte des valeurs de mobilité des électrons et des lacunes de la figure 1-5.

CHAPITRE II

LES PRINCIPAUX SEMICONDUCTEURS

1. LE GERMANIUM

Le germanium a été préféré au début de la fabrication des dispositifs à semiconducteurs à cause de sa purification relativement plus aisée que celle du silicium. Par rapport au silicium il présente les avantages suivants :

— bande interdite plus étroite, d'où une tension de seuil plus réduite (0,4 V), contre 0,7 V pour le silicium;
— appariage plus aisé des transistors B.F. de puissance;
— mobilité plus importante des électrons et des lacunes, ce qui n'est pas important dans la pratique.

Cependant le germanium présente des inconvénients sérieux par rapport au silicium :

— mauvaise tenue au-dessus de 70 °C et limite à 85 °C; contre 150 °C à 175 °C;
— rareté dans l'écorce terrestre;
— courant inverse des dispositifs plus important.

C'est pourquoi toutes les nouvelles technologies ont été développées à partir du silicium.

Le germanium ne représente plus que 1 % de l'ensemble des semiconducteurs utilisés pour la fabrication des dispositifs modernes.

On ne trouve guère sur les catalogues que des diodes à pointes et quelques transistors B.F. de puissance. Cependant un fabricant aux U.S.A. s'est spécialisé dans la production exclusive de dispositifs au germanium.

• **Extraction**

On ne rencontre le germanium que sous la forme d'impuretés dans les mines d'argent, de cuivre, de houille, sous une concentration ne dépassant pas 5 %.

On procède à un enrichissement préalable sur le lieu d'extraction par un traitement sélectif, généralement thermique.

• **Purification chimique**

Le concentré germanifère est d'abord enrichi jusqu'à une teneur pouvant atteindre 25 % d'oxyde de germanium. Il est mis en solution dans de l'acide chlorhydrique, puis distillé dans un faible courant de chlore; on obtient du tétrachlorure de germanium liquide.

On procède à des purifications poussées et on obtient, après hydrolyse, l'oxyde de germanium; c'est une poudre blanche microcristalline très fine (1 à 2 μm) et dont la teneur en germanium est de 69,4 %.

Cet oxyde est réduit sous atmosphère d'hydrogène, dans un four porté entre 500 °C et 600 °C. Le courant d'hydrogène est de 0,5 m^3/h pour 100 g d'oxyde.

Le germanium réduit se présente sous la forme d'une poudre gris foncé. Il est porté à 1 000 °C pour sa fusion dans un creuset de graphite. On obtient un lingot polycristallin contenant environ 10^{12} atomes d'impuretés par cm^3, soit une résistivité comprise entre 5 et 15 Ω.cm.

La purification physique s'effectue d'une manière comparable à celle utilisée pour le silicium et sera traitée au cours du chapitre suivant.

Les caractéristiques physiques du germanium sont données sur le tableau à la fin de ce chapitre.

2. LE SILICIUM

Le silicium est très répandu sur la planète sous la forme de silice (SiO_2). Il a été isolé pour la première fois par Berzelius en 1823. Il est difficile à travailler à cause de sa température de fusion élevée et de sa grande affinité chimique.

Un nombre important de procédés ont été mis au point pour obtenir le silicium extra-pur électronique.

■ RÉDUCTION DE LA SILICE

Comme la silice n'est pas réduite par l'hydrogène, il faut avoir recours à d'autres procédés.

Le silicium « technique » de pureté comprise entre 97 et 99,8 % ne peut être utilisé en électronique, sa pureté n'étant pas assez poussée. Rappelons que le silicium technique est produit en réduisant la silice :

— *par le carbone* (coke) à 3 000 °C à l'arc électrique avec excès de silice $SiO^2 + 2C \rightarrow 2CO + Si$. On obtient du silicium à 97 % avec des impuretés telles que le fer, le cuivre, l'aluminium, le bore et le magnésium;

— *par le magnésium,* c'est une réaction très violente qui donne du silicium à 99 % : $SiO_2 + 2Mg \rightarrow Si + 2MgO$.

Étant donné que la réduction directe de la silice ne peut donner un silicium assez pur, on est obligé de passer par un composé intermédiaire susceptible d'être purifié.

Après traitements physico-chimiques, ce composé redonnera du silicium par dissociation thermique ou réduction.

Le composé intermédiaire doit être liquide à la température ordinaire pour faciliter sa purification et sa stabilité doit être faible, afin de redonner aisément du silicium.

Ce sont des halogénures, halogénosilanes et silanes qui peuvent être utilisés.

▪ PRÉPARATION A PARTIR DU TÉTRACHLORURE DE SILICIUM

C'est un halogénure produit par synthèse directe, soit par action du chlore sur le carborandum, soit par action du chlore sur un mélange de sable et de charbon :

$$2Cl_2 + SiC \rightarrow SiCl_4 + C$$
$$SiO_2 + 2C + 2Cl_2 \rightarrow SiCl_4 + 2CO$$

C'est un liquide transparent, incolore, à bas point d'ébullition (57 °C), qui s'évapore à l'air en donnant des fumées blanches. Il est purifié dans des colonnes à haute efficacité en pyrex, en quartz ou en acier inoxydable.

Lorsque la pureté voulue est obtenue, le tétrachlorure de silicium est réduit. Plusieurs procédés sont utilisés.

• **Réduction par le zinc** *(Du Pont de Nemours).* — On réalise, à 950 °C en phase vapeur, la réduction :

$$SiCl_4 + 2Zn \rightarrow Si + 2ZnCl_2$$

$SiCl_4$ et Zn sont vaporisés séparément et envoyés dans le réacteur principal, constitué par un tube en quartz. Une opération dure 30 h et fournit 7 kg de silicium en fines aiguilles qui tapissent l'intérieur du tube. Elles sont broyées, lavées par HCl puis SO_4H_2, rincées à l'eau et séchées. La teneur totale en impuretés métalliques est inférieure à 10 pour 10^6 atomes.

• **Réduction par l'hydrogène**

$$SiCl_4 + 2H_2 \rightarrow Si + 4HCl$$

La réduction s'effectue au contact d'un filament de carbone porté à 1 100 °C, ou d'un ruban de tantale à la même température. En 30 h on obtient une baguette de 4 mm de diamètre pesant 30 g. Le silicium contient 1 à 5 atomes de bore par 10^9 atomes. Cette faible proportion de bore (*p*) permet d'utiliser ce procédé pour la fabrication des cristaux dopés *p* ayant une résistivité de 100 à 150 Ω.cm. Le rendement est faible. *Texas Instrument* a réussi à l'améliorer en recyclant le mélange gazeux sortant de la chambre de réaction.

$$SiCl_4 + 2H_2 \rightarrow Si + 4HCl$$
$$4HCl + 2Zn \rightarrow 2ZnCl_2 + 2H_2$$

On élimine l'acide chlorhydrique en le faisant réagir sur des vapeurs de zinc. Théoriquement on n'a pas besoin d'ajouter d'hydrogène, il suffit de remplacer $SiCl_4$ et Zn consommés.

Saint-Gobain effectue la réduction sous pression réduite dans une chambre où le courant gazeux est soumis à l'action de décharges électriques à haute fréquence. Le silicium en poudre se dépose sur les parois de la chambre. Il est ensuite fondu en lingots.

• **Procédé au bichlorure** *(Wacker-Chemie)*

$$SiCl_4 + Si \rightleftarrows 2SiCl_2$$

A 1 200 °C la réaction se fait de gauche à droite et à 1 000 °C de droite à gauche.

Sur de la poudre de silicium portée à 1 200 °C, dans un tube en céramique,

on envoie un mélange de $SiCl_4$ + H. Les gaz passent ensuite dans une zone maintenue à 1 000 °C. Dans cette zone se forment des aiguilles de silicium, spectrographiquement pur, atteignant 30 mm de longueur.

■ PRÉPARATION A PARTIR DU TÉTRAIODURE DE SILICIUM (SiI_4)

C'est également un halogénure préparé par synthèse directe. On envoie des vapeurs d'iode sur le silicium technique chauffé à 815 °C.

Puis on purifie le tétraiodure par distillation dans une colonne en quartz ayant une hauteur équivalente à 16 plateaux théoriques. On ne conserve que la fraction de cœur. B et P sont éliminés dans les têtes; Ga, Al, As et Sb dans les queues.

Le tétraiodure est décomposé au contact d'un filament de tantale chauffé à 1 000 °C. On obtient du silicium de type *p* ayant une résistivité de 250 Ω.cm.

■ PRÉPARATION A PARTIR DU TRICHLOROSILANE

Cette préparation est la plus employée actuellement pour l'obtention de silicium extra-pur électronique. *(Wacker-Chemie, Péchiney, Siemens, Monsanto...)*

Le trichlorosilane est préparé à partir du silicium technique chauffé à 300 °C, sur lequel on fait passer de l'acide chlorhydrique, on obtient :

$$Si + 3HCl \rightarrow SiHCl_3 + H_2$$

Le trichlorosilane bout à 31,8 °C, c'est un liquide ininflammable, non toxique et facile à purifier.

Au moyen de distillation fractionnée dans deux tours successives, on recueille le $SiHCl_3$ ultra-pur, avec moins de 1 atome d'impureté pour 10^9 atomes.

On réduit le trichlorosilane en présence d'hydrogène. Le silicium se dépose sur un bâton de silicium de la longueur voulue, chauffé à 1 000 °C. Ce bâton tourne sur lui-même de façon à uniformiser le dépôt.

Le rendement dépend du rapport des molécules de $SiHCl_3$ et de H_2. On obtient la réaction inverse. Cependant il semble se superposer plusieurs réactions :

$$SiHCl_3 + H_2 \rightarrow Si + 3HCl$$
$$4SiHCl_3 \rightarrow Si + 3SiCl_4 + 2H_2$$
$$SiCl_4 + H_2 \rightarrow SiHCl_3 + HCl$$

Les blocs de plusieurs kilogrammes sont rectifiés, s'ils doivent être tirés par zone flottante; ils sont réduits en morceaux s'ils doivent être tirés par la méthode de Czochralski. Leur pureté est telle qu'une purification physique est inutile.

■ PURIFICATION PHYSIQUE

Si le silicium obtenu par l'un des procédés décrits ne présente pas une pureté suffisante, il y a lieu de le purifier par fusion de zone avant de procéder au tirage du monocristal. Cette opération est décrite au cours du chapitre suivant.

Le tableau de la figure 2-1 donne une vue complète de la technologie du silicium; c'est la méthode au trichlorosilane qui est adoptée. Comme elle donne un silicium comportant des traces de bore, un traitement à la vapeur d'eau est prévu pour l'éliminer.

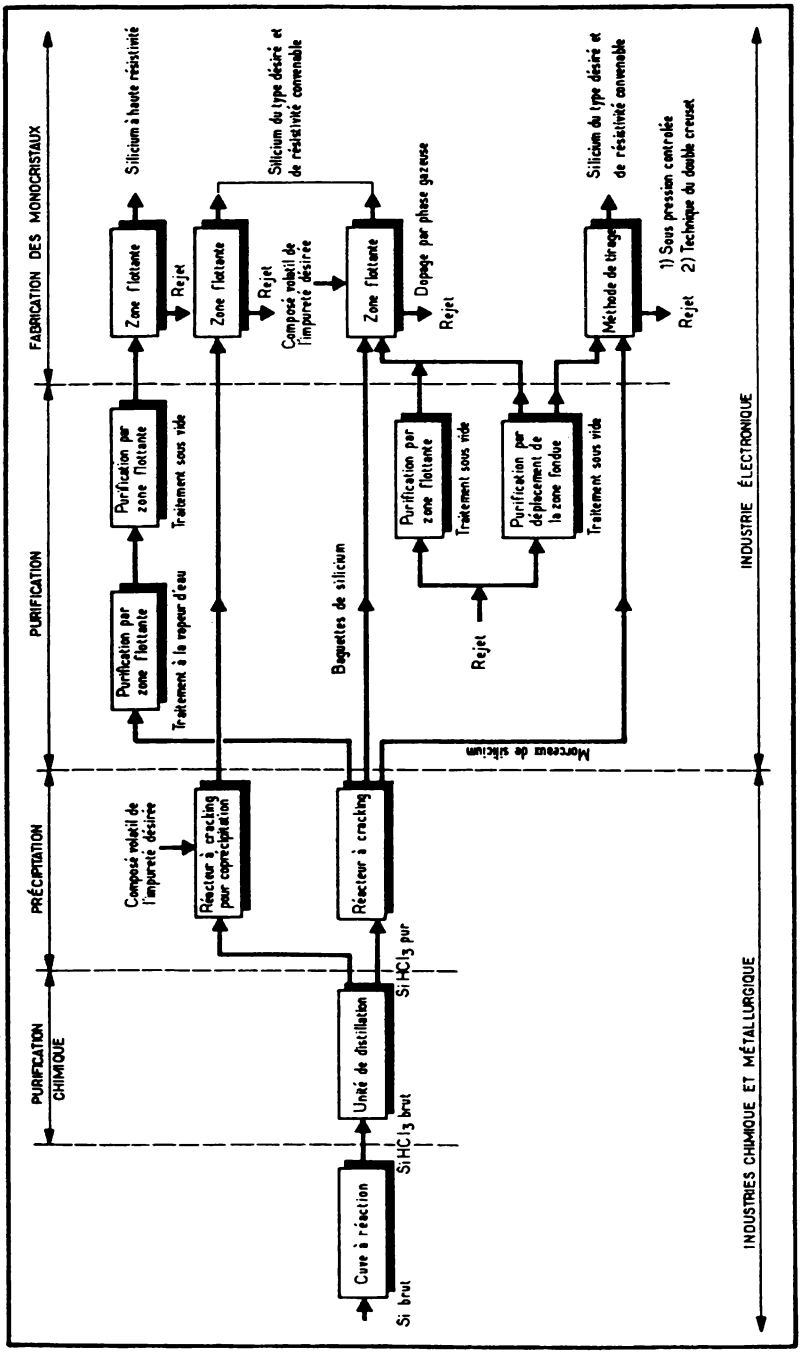


Fig. 2-1. — Tableau synoptique de la technologie du silicium.

Les principales caractéristiques du silicium sont données sur le tableau à la fin de ce chapitre.

3. LES COMPOSÉS INTERMÉTALLIQUES

Les composés intermétalliques sont des alliages de corps de valence III et de valence IV qui se comportent comme des semiconducteurs de valence IV. Ils ont une structure cristalline, le plus souvent, cubique à faces centrées, comme le germanium et le silicium.

Les plus intéressants sont ceux qui ont une bande interdite un peu plus large et dont la mobilité des porteurs est importante. Ils ont, par conséquent, une faible durée de vie des porteurs et peuvent fonctionner à des fréquences très élevées.

▪ L'ARSÉNIURE DE GALLIUM (Ga As)

L'arséniure de gallium (Ga As) est le seul composé intermétallique qui est couramment commercialisé.

Le gallium est un métal liquide à 30 °C avec l'aspect du mercure. Il réagit avec la vapeur d'arsenic à 1 240 °C pour donner l'arséniure de gallium fondu. Il est refroidi lentement, puis purifié. Lors de ce traitement il est particulièrement instable; l'arsenic a tendance à se vaporiser et il faut opérer sous pression pour maintenir l'équilibre des deux composants.

Le lingot polycristallin obtenu est tiré en un lingot monocristallin par zone flottante verticale. Pour cette opération on place le lingot dans une ampoule de quartz vidée d'air et scellée. Ainsi, l'arséniure de gallium reste stable puisqu'il reste sous une certaine pression de vapeur d'arsenic.

Au début les cristaux obtenus présentaient des formes irrégulières et étaient de petites dimensions. On arrive maintenant à tirer des lingots de 5 cm (2") à peu près réguliers. Ces cristaux sont particulièrement fragiles et difficiles à usiner. De plus, l'épitaxie, nécessaire pour obtenir les jonctions, s'accroche mal sur le substrat et nécessite une procédure délicate.

On conçoit que son prix de revient soit particulièrement élevé.

L'arséniure de gallium présente une mobilité des électrons sept fois supérieure à celle du silicium; il se prête, mieux que ce dernier, à la réalisation de circuits très rapides. Sa largeur de bande interdite (1,4 eV) lui ouvre de nombreuses applications en opto-électronique. Les circuits intégrés fonctionnant vers 1 GHz sont commercialisés. Nul doute que les applications de ce composé intermétallique ne se développent rapidement.

Ses principales caractéristiques sont données sur le tableau à la fin de ce chapitre.

▪ L'ANTIMONIURE D'INDIUM (In Sb)

L'antimoniure d'indium (In Sb) sera sans doute le prochain composé intermétallique à être commercialisé. En effet, la mobilité de ses électrons est 60 fois plus rapide que celle du silicium, ce qui est très intéressant pour les circuits à très haute fréquence. Par contre, la largeur de sa bande interdite est seulement de 0,18 eV.

Pour l'instant, l'antimoniure d'indium reste du domaine du laboratoire de recherche.

Principales caractéristiques des semiconducteurs et du bioxyde de silicium

	Ge	Si	GaAs	SiO_2
Nombre atomique	32 (2-8-18-4)	14 (2-8-4)		
Poids atomique ou moléculaire	72,60	28,09	144,63	60,08
Atomes ou molécules/cm^3	$4{,}42 \times 10^{22}$	$5{,}00 \times 10^{22}$	$2{,}21 \times 10^{22}$	$2{,}3 \times 10^{22}$
Structure du cristal	Diamant 8 atomes/maille élémentaire	Diamant 8 atomes/maille élémentaire	Zinc-blende 8 atomes/maille élémentaire	Tétraèdres de SiO_2 disposés au hasard 50 % liaisons covalents 50 % liaisons ioniques
Constante du réseau (Å)	5,66	5,43	5,65	—
Masse spécifique, m (g/cm^3)	5,32	2,33	5,32	2,27
Énergie de la bande interdite (eV)	0,67	1,11	1,40	≈ 8
Densité effective d'états énergétiques : dans la bande de conduction N_c (at-cm^{-3}) dans la bande de valence N_v (at-cm^{-3})	$1{,}04 \times 10^{19}$ $6{,}0 \times 10^{18}$	$2{,}8 \times 10^{19}$ $1{,}04 \times 10^{19}$	$4{,}7 \times 10^{17}$ $7{,}0 \times 10^{18}$	—
Concentration intrinsèque le porteur n_i (at-cm^{-3})	$2{,}4 \times 10^{13}$	$1{,}45 \times 10^{10}$	$\approx 9 \times 10^{6}$	—
Mobilités pour un matériau intrinsèque (cm^2/V.s) des électrons des lacunes	3 900 1 900	1 350 480	8 600 250	Isolant; $\varrho > 10^{16}$ Ω.cm à 300 °K
Constante diélectrique	16,3	11,7	12	3,9
Champ provoquant le claquage (V/μm)	~ 8	~ 30	~ 35	~ 600
Point de fusion (°C)	937	1 415	1 238	~ 1 700
Tension de vapeur (Torr)	10^{-7} à 880 °C 10^{-9} à 750 °C	10^{-5} à 1 250 °C 10^{-7} à 1 050 °C	1 à 1 050 °C 100 à 1 220 °C	10^{-3} à 1 450 °C 10^{-1} à 1 700 °C
Chaleur spécifique, C_p (joule/g°C)	0,31	0,7	0,35	1,0
Conductivité thermique (watt/cm °C)	0,6	1,5	0,81	0,014
Coefficient linéaire de dilatation thermique $\frac{\Delta L}{L \Delta T}\left(\frac{1}{°C}\right)$	$5{,}8 \times 10^{-6}$	$2{,}5 \times 10^{-6}$	$5{,}9 \times 10^{-6}$	$0{,}5 \times 10^{-6}$

- **Principales caractéristiques**
  - — Structure cristalline cubique à faces centrées;
  - — Paramètre cristallographique : a = 6,4788 Å;
  - — Nombre atomique moyen : 50;
  - — Poids moléculaire : 236,58;
  - — Densité : 5,775 g/cm^3;
  - — Point de fusion : 525 °C;
  - — Indice de réfraction : 3,75;
  - — Conductivité thermique (300 °K) : 0,15 W/cm. °C;
  - — Hauteur de la bande interdite (300 °K) : 0,18 eV;
  - — Concentration intrinsèque (300 °K) : $np = 4{,}4.10^{32}.\text{cm}^{-6}$;
  - — Mobilité des électrons (300 °K) ; 78 000 cm^2/V.s;
  - — Mobilité des lacunes (300 °K) : 750 cm^2/V.s;
  - — Résistivité intrinsèque (300 °K) : 0,004 Ω.cm.

■ 4. LE BIOXYDE DE SILICIUM (SiO_2)

Le bioxyde de silicium (SiO_2) n'est pas un semiconducteur, cependant nous avons fait figurer ses principales caractéristiques sur le tableau à la fin de chapitre. En effet, le SiO_2 recouvre les plaquettes de silicium pour toutes les opérations de fabrication des dispositifs selon la technologie planar universellement adoptée.

Le bioxyde de silicium (SiO_2) est un excellent isolant (10^{16} Ω.cm) avec une tension de claquage particulièrement élevée (600 V/μm).

CHAPITRE III

LA FABRICATION DU LINGOT MONOCRISTALLIN DOPÉ

1. L'USINE DE FABRICATION DES DISPOSITIFS A SEMICONDUCTEURS

Avant d'entrer dans le détail de la fabrication des dispositifs à semiconducteurs, il est intéressant de décrire très succinctement les précautions draconiennes qui doivent être prises dans une telle usine.

On a vu la difficulté d'obtenir le silicium ultra-pur qui, par ailleurs, possède une très grande affinité chimique et qui risque à tout moment d'être contaminé. Il s'agit donc de le soustraire à toutes les impuretés. D'autre part, les motifs qui vont être gravés sur la rondelle de silicium sont de l'ordre du μm dans les circuits intégrés VLSI; une poussière posée sur la rondelle risque de rendre défectueux un circuit entier.

Il faut donc éliminer toutes les possibilités de contamination chimique et toutes les poussières.

Une usine de dispositifs à semiconducteurs se présente comme un cube sans fenêtres dont l'atmosphère est complètement climatisée et filtrée (classe 100 000 voit note).

Dans ce cube, les différents ateliers fermés également donnent sur des allées. Ils sont classés selon trois degrés de sévérité.

Les ateliers de contrôle des produits en entrée, de traitement des métaux, d'usinage des lingots, de moulage plastique, de contrôle final et d'entretien sont alimentés par la climatisation générale de l'usine. Les ateliers de tirage et de dopage des lingots, de purification physique, de montage des pastilles sur les grilles de sortie, de contrôles intermédiaires bénéficient d'une filtration de l'air plus poussée (classe 10 000). Le personnel doit porter des chaussons, une blouse, une calotte et souvent des gants. Les visiteurs sont rarement admis dans ces ateliers.

Enfin, les ateliers de diffusion, d'épitaxie et de photogravure sont classés dans le degré de sévérité le plus élevé (classes 1 000 et 100). La climatisation est plus rigoureuse et l'air est dépoussiéré le mieux possible. Dans certains ateliers une variation de température de 0,5 °C ne doit pas se produire. Le personnel se change dans un sas attenant à l'atelier; il porte un masque sur la figure en plus de l'équipement précédent. Le visiteur n'est jamais admis dans ces ateliers. Il peut suivre les opérations depuis l'allée grâce à des glaces.

Le sol de l'usine est revêtu d'un enduit anti-poussières écoulant les charges électrostatiques. Les murs sont peints avec une peinture spéciale anti-poussières. Jusqu'aux blocs de papier et aux crayons qui sont spéciaux.

Les produits utilisés doivent être spectrographiquement purs : l'eau, les gaz et les divers produits chimiques.

Avant toute opération les creusets sont décapés, dégazés et lavés soigneusement.

Les plaquettes de silicium en cours de traitement sont maintenues verticalement dans des tubes de quartz fermés, sous atmosphère inerte ou dans des cassettes spéciales.

Leur manipulation s'effectue au moyen de pinces spéciales. Les contrôles sont fréquents, afin de détecter toute contamination éventuelle.

On voit que les mesures draconiennes qui sont prises à tous les niveaux sont indispensables pour obtenir des dispositifs de qualité.

Note 1 :

C'est la norme U.S.-MIL standard 209 qui définit le degré de filtration de l'air et le nombre de particules restantes dont le diamètre est supérieur ou égal à 0,5 μm.

Nombre de particules par pied cubique (28,316 dm^3) :

100
1 000
10 000
100 000

soit : nombre de particules par litre (dm^3) :

3,5
35
350
3 500.

Les techniciens parlent couramment, sans préciser, de la classe 100, la classe 1 000 ou la classe 100 000. La climatisation générale d'une telle usine correspond à la classe 100 000. Les ateliers de tirage sont de la classe 10 000. Les ateliers de diffusion sont de la classe 1 000, avec des postes de travail de la classe 100 équipés de hottes à flux laminaire. Dans une telle hotte, la vitesse d'écoulement du flux d'air est voisine de 0,45 m/s; c'est la vitesse critique pour le maintien des caractéristiques de la zone de travail stérile.

Une salle « propre » ne l'est plus dès qu'une personne, non habillée spécialement, et venant de l'extérieur, entre dans cette salle. D'après une étude, on estime qu'une personne immobile émet 100 000 particules et qu'une personne en mouvement brasse 5 000 000 de particules de toutes dimensions.

2. LA PURIFICATION PHYSIQUE

Devant les progrès réalisés lors de la purification chimique du silicium, cette purification est maintenant rarement nécessaire.

Si cependant le fabricant de silicium rencontre quelques difficultés quant à la résistivité d'un lingot il peut procéder à l'opération suivante :

• **Purification par zone flottante verticale**

C'est la machine utilisée pour le tirage du monocristal qui est employée pour cette purification (fig. 3-2).

Le lingot est placé verticalement et maintenu par ses deux extrémités dans un tube de quartz, avec un vide léger. Une boucle de chauffage H.F. se déplace, de bas en haut, le long du lingot créant un anneau liquide entraînant les impuretés. Cet anneau ne coule pas car il est maintenu par la tension de surface du lingot. La vitesse de déplacement de la boucle H.F. est d'environ 2 mm/mn, la zone fondue mesure 1,3 mm d'épaisseur. Les impuretés, surtout l'arsenic et le phosphore s'évaporent et sont éliminés par la pompe à vide.

Le bore, non volatil, doit être traité à la vapeur d'eau; il se transforme en oxyde de bore volatil qui est, à son tour, éliminé.

3. LE TIRAGE DU MONOCRISTAL PAR LA MÉTHODE DE CZOCHRALSKI (CZ)

• **Principe**

Cette méthode est la plus employée. Elle est décrite pour le silicium, auparavant elle a été utilisée pour le germanium, à la température de fusion près.

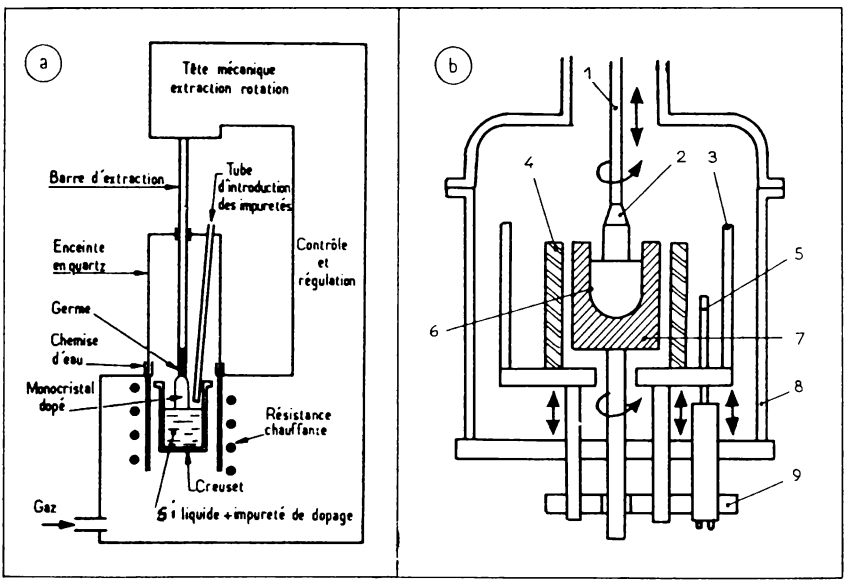


Fig. 3-1. — Tirage du monocristal dopé par la méthode de Czochralski (CZ).
(*a*) Principe de l'ensemble de la machine. (*b*) Détail du creuset.

La figure 3-1 donne, en (*a*) une vue schématique de la machine et en (*b*) le détail du creuset. On distingue : 1. la tige d'extraction, 2. le monocristal de silicium, 3. l'écran thermique, 4. la résistance chauffante, 5. le thermocouple, 6. le creuset en quartz posé dans un second creuset en graphite (7) pour une meilleure constante thermique (8) la paroi de la machine (9) le mécanisme de maintien du niveau constant du bain. Le creuset tourne en sens inverse de la tige d'extraction pour une bonne homogénéisation de la température du bain.

La fixation de la machine sur un socle de ciment, ainsi que des mécanismes sans vibrations sont indispensables. En effet, toute vibration transmise au creuset rend irrégulier le diamètre du lingot.

Le chauffage par élément résistant a été finalement préféré au chauffage par H.F., car il possède une plus grande inertie thermique et permet une régulation plus rigoureuse de la température du bain. La machine doit présenter, une bonne répartition des éléments chauffants, un centrage soigné du creuset et de la barre d'extraction.

On procède de la façon suivante : le silicium polycristallin cassé en morceaux est décapé, lavé, séché pour enlever toute trace d'oxydation superficielle.

Le creuset en quartz pur est aussi décapé, lavé, séché et dégazé, puis placé dans son réceptacle en graphite.

On emplit le creuset avec les morceaux de silicium, on ferme la machine; l'argon chasse l'air et les résistances sont mises sous tension. Le four est porté à 1 500 °C de façon à fondre complètement le silicium.

Les produits de dopage, pesés avec précision, en fonction de la masse de silicium fondu et de la résistivité désirée, sont introduits dans le bain. On peut également doper du silicium à la valeur maximale possible; c'est l'*alliage mère*. Puis on découpe la masse voulue en fonction de la contenance du creuset pour obtenir le dopage correct du lingot à tirer. Par exemple pour tirer un lingot en $n+$ de 0,001 Ω.cm, soit 10^{18} at/cm^3, il y a lieu de placer dans le creuset 300 g d'alliage mère dopé à 10^{20} at/cm^3, pour 3 kg de silicium polycristallin.

On descend régulièrement la température jusqu'à observer un début de cristallisation de la surface du bain. On note cette température, appelée « zéro du bain ». Elle dépend de la pureté du silicium et de la nature du dopage.

On fixe un germe de silicium convenablement orienté à l'extrémité de la tige d'extraction. Ce germe a de 5 à 8 mm de diamètre. Il est descendu à la surface du bain de silicium.

On choisit alors la vitesse d'extraction en fonction du « zéro du bain » et du diamètre désiré pour le lingot.

Ce germe va permettre de tirer un lingot monocristallin ayant la même orientation cristallographique que lui. C'est le principe même de la méthode de Czochralski.

Si on opte pour une température de quelques degrés au-dessus du zéro du bain, on peut tirer relativement vite un cristal de gros diamètre.

Si la température est « moyenne », 15 à 20 °C au-dessus du zéro du bain, on a plus de latitude pour choisir le diamètre du monocristal et déterminer la vitesse d'extraction correspondante.

Si la température est « élevée », 30 à 50 °C au-dessus du zéro du bain, on ne peut que tirer lentement un cristal de faible diamètre.

La vitesse d'extraction s'échelonne entre 1 et 5 mm/mn (pour 3″ : 70 mm/h). La vitesse de rotation de la tige est d'environ 15 tr/mn et celle du creuset, en sens inverse, est un peu plus lente, environ 10 tr/mn. La montée du creuset est d'environ 1,5 cm/h.

Les machines modernes contrôlent le diamètre du lingot par un senseur infra-rouge orienté sur le cristal en formation au niveau du silicium liquide. On supprime ainsi la rectification du lingot au diamètre désiré.

Les lingots actuels sont tirés avec un diamètre de 76 mm (3″) et de 100 mm (4″). Les nouvelles machines permettent de tirer des lingots jusqu'à 125 ou 150 mm.

Pour tirer un lingot de 76 mm, le creuset a un diamètre de 254 mm et il reçoit une charge de 10 à 14 kg de silicium pour un lingot de 1 m de longueur.

Pour tirer un lingot jusqu'à 150 mm, le creuset a un diamètre de 355 mm et reçoit une charge de 24 kg de silicium, toujours pour un lingot de 1 m.

L'augmentation du diamètre du lingot réduit le prix de revient de la pastille de silicium, puisque le lingot est tiré approximativement à la même vitesse et que les pertes de silicium au début et à la fin du tirage sont proportionnellement plus faibles.

De plus, un procédé appelé « *flat crown* » permet d'amener plus vite le lingot au diamètre désiré, au début du tirage; ainsi, on augmente le nombre de plaquettes pouvant être découpées dans le lingot.

- **Qualité du cristal**

La qualité du cristal est actuellement très bonne. Les défauts de cristallisation ont été progressivement éliminés; en particulier les dislocations. Plusieurs procédés ont été étudiés. *Philips* tire le lingot rapidement à plus de 5 mm/mn, sous une atmosphère d'argon additionnée de 10 % d'hydrogène pour éliminer l'oxygène dégagé par le creuset. *Dash* a mis au point une méthode qui est très employée. Le germe de 5 à 8 mm de diamètre, trempé dans le silicium liquide, tire le début du monocristal. Après quelques centimètres de longueur, le diamètre du lingot est diminué pendant une courte période (15 à 18 mm). Enfin, le diamètre du lingot augmente rapidement pour prendre la valeur voulue. Ce « COU » bloque les dislocations du germe et les empêche de se propager dans le lingot en formation.

Ainsi, il est plus aisé de maintenir ce silicium pratiquement sans dislocations au cours des traitements thermiques ultérieurs.

- **Uniformité de l'adjonction du dopant**

Le dopant et les impuretés se distribuent en une structure striée au travers de la rondelle. Cet effet est dû au coefficient de ségrégation du dopant par rapport au silicium qui détermine le taux de croissance microscopique. Comme l'environnement thermique n'est pas rigoureusement symétrique, le cristal est un peu plus chaud d'un côté et il croît un peu moins vite. Le côté le plus froid croît momentanément plus vite. De ce fait, le dopage est légèrement différent, car il dépend du taux de croissance de chaque portion du lingot. On observe une spirale du taux de dopage donné. Il faut choisir une vitesse de rotation qui donne la résistivité du lingot la plus uniforme et l'amplitude de la spirale la plus réduite.

- **Contamination par l'oxygène et par le carbone**

Le creuset dégage à chaud de petites quantités d'oxygène qui se dissout dans le silicium liquide (10 à 50.10^{-6} atomes). Sous l'effet de la température l'oxygène devient électriquement actif et se comporte en donneur (n). Un traitement thermique par refroidissement rapide en deux paliers 700/600 °C et 500/300 °C le rend inactif. Cependant il peut redevenir actif lors d'un traitement ultérieur.

Selon les fabricants, certains demandent un taux d'oxygène haut (30 et 12.10^{-6}) et d'autres un taux bas (au dessous de 6.10^{-6}). Un taux bas d'oxygène évite les défauts d'empilement, dont il sera question ultérieurement. Un taux d'oxygène plus élevé peut servir à piéger des atomes lourds d'impureté et créer une zone superficielle de silicium à résistivité plus élevée.

Par contre, le carbone libéré par le creuset doit être réduit le plus possible.

Certains fabricants préfèrent tirer le lingot sous vide, car ainsi les fumées sont éliminées entraînant avec elles une certaine quantité d'impuretés.

4. LE TIRAGE DU MONOCRISTAL PAR LA MÉTHODE DE LA ZONE FLOTTANTE (FZ)

• **Principe**

La figure 3-2 représente le principe de la méthode. La machine comprend un tube de quartz dans lequel on fixe verticalement un lingot de silicium polycristallin de 50 à 100 cm de longueur. Le vide est fait dans le tube : parfois on préfère une atmosphère neutre d'argon. Un anneau relié à un générateur H.F. est placé autour du lingot.

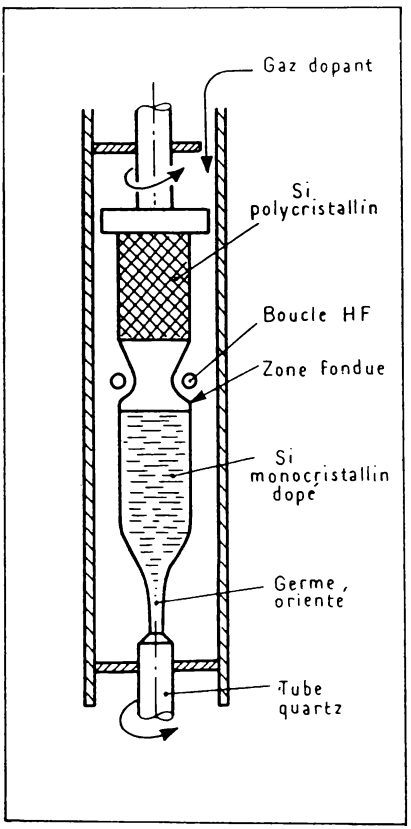


Fig. 3-2. — Tirage du monocristal dopé par la méthode de la zone flottante (FZ).

Cette machine est utilisée pour la purification physique éventuelle du silicium polycristallin; comme il l'a été exposé au début de ce chapitre (§ 2).

Pour le tirage du monocristal, le lingot est fixé par sa partie supérieure. Le germe convenablement orienté est fixé à la partie inférieure de la machine.

L'anneau H.F. est placé de façon à fondre la partie inférieure du lingot. Le germe est amené au contact avec la zone fondue et le tirage peut commencer. On met en route les deux moteurs qui font tourner en sens inverse le haut et le bas de

la machine. On obtient ainsi une bonne homogénéisation de la température. Les gaz des produits dopants sont envoyés sous une pression contrôlée dans le tube de quartz.

On contrôle indépendamment la descente du lingot et la montée du monocristal, de façon à obtenir son diamètre désiré. Le contrôle de la température est moins critique. Les machines modernes sont contrôlées par ordinateur.

L'usage d'un anneau de chauffage H.F. est indispensable à cause des effets de lévitation produits par le champ H.F. Il est ainsi possible d'obtenir une zone fondue plus large, jusqu'à 2 mm, sans risque de coulage du silicium. Avec un chauffage par résistance on ne pourrait obtenir qu'une zone fondue très étroite, car la tension de surface est plus faible que la lévitation. De plus, le diamètre du lingot ne pourrait pas dépasser 25 mm.

Avec les machines actuelles on tire des lingots de 76 mm de diamètre (3″), obtenir des lingots de 100 mm de diamètre (4″) est plus difficile; au-dessus cela paraît difficile à imaginer.

- **Qualité du cristal**

On utilise le même procédé qu'en CZ pour la suppression des dislocations; la formation du « COU » ne présente pas de difficultés. Un choc mécanique lors du tirage détruit la structure monocristalline et l'opération doit être arrêtée.

- **Uniformité de l'adjonction du dopant**

On observe les mêmes spirales qu'avec le CZ. En fait elles sont plus importantes car la symétrie thermique est moins bonne. Le tirage CZ dispose d'une masse thermique plus importante que le tirage FZ : masse du silicium fondu et double creuset.

Le tirage FZ est plus sensible au gradient thermique. Cependant la méthode de dopage par une pression de gaz maintient une bonne uniformité axiale. L'uniformité radiale du dopant est fonction de la vitesse de rotation qui doit être réglée.

On obtient un cristal de grande pureté car le lingot n'est pas exposé à la contamination par l'oxygène et par le carbone d'un creuset. Ainsi, on ne note pas de variation de résistivité lors des différents traitements thermiques.

5. LE DOPAGE DES LINGOTS

- **Méthode CZ**

Le dopant est ajouté au silicium dans le creuset.

On utilise : le phosphore (n) et le bore (p) d'une façon générale; l'antimoine et l'arsenic sont préférés pour des dopages $n+$ à très faible résistivité.

Par suite du coefficient de ségrégation inférieur à 1 des dopants par rapport au silicium (bore : 0,8, Arsenic : 0,13, phosphore : 0,35) la concentration des dopants augmente dans le creuset à mesure du tirage du lingot. Ainsi, la résistivité du cristal diminue progressivement. Par exemple, un lingot de 76 cm dopé au phosphore présente une résistivité de 10 Ω.cm au début et de 5 Ω.cm à la fin. Un tirage sous vide améliore la régularité de la résistivité du lingot.

Grâce à un tri ultérieur des rondelles en fonction de leur résistivité cette variation peut être sans importance.

Le tirage CZ produit des lingots n ou p de résistivité comprise entre 0,005 et 50 Ω.cm. Sur demande on peut livrer des lingots n [1.1.1.] jusqu'à 2 000 Ω.cm.

- **Méthode FZ**

Généralement on utilise : le phosphure d'hydrogène PH_3 (n) et le diborure d'hydrogène B_2H_6 (p). Ces gaz du dopant sont mélangés en proportion convenable avec le gaz inerte.

On règle le dopage par la proportion du dopant dans le gaz inerte et par leur pression dans le tube de quartz.

On peut également préférer l'emploi d'un dopant solide chauffé et parcouru par un gaz inerte qui l'entraîne. A ce moment on choisit un oxyde du dopant : P_2O_5 (n) et B_2O_3 (p).

Plus rarement on adopte un dopant liquide chauffé dont les vapeurs sont entraînées par le gaz inerte : $POCl_3$ (n) et BBr_3 (p).

On peut obtenir des lingots dont la résistivité atteint 30 000 Ω.cm. En production leur résistivité est comprise entre : dopage p : 0,1 et 3 000 Ω.cm et dopage n : 0,1 et 800 Ω.cm.

- **Transmutation par neutrons**

On peut obtenir des cristaux de silicium dopés au phosphore par transmutation. La rondelle de silicium de la plus grande pureté possible est soumise à un bombardement de neutrons thermiques dans un réacteur nucléaire. On observe que les atomes de la surface de la rondelle ont été transmutés de silicium en phosphore.

$$^{30}_{14}\mathrm{Si} + n \rightarrow {}^{31}_{14}\mathrm{Si} + \ldots \gamma = {}^{31}_{15}\mathrm{P}_{1}\beta$$

On obtient ainsi une très bonne concentration uniforme sur la rondelle. Ce procédé de dopage devrait se développer pour obtenir des cristaux à résistivité élevée, régulière et précise.

6. LA COMPARAISON ENTRE LES MÉTHODES CZ ET FZ

Diamètre : CZ : 100.125 mm et plus relativement facilement
FZ : 76 mm, au-dessus difficile.
Cristallographie : CZ et FZ : disponible [1.1.1.] et [1.0.0.].
Dopage : normal : Phosphore (n) et Bore (p) en CZ et en FZ.
dopage important : (n^+) Antimoine ou Arsenic seulement CZ.
FZ tolérances plus serrées et résistivité plus importante que CZ.
Utilisations : FZ : haute résistivité pour les redresseurs de puissance et les thyristors.
CZ : circuits intégrés, dispositifs de faible puissance, systèmes complexes, substrats.

7. LES AUTRES PROCÉDÉS POSSIBLES

Les autres procédés de tirage en cours d'étude n'ont pas encore donné lieu à des réalisations industrielles importantes. Ce sont, soit des tentatives de perfectionnement des procédés classiques, soit des recherches fondamentales pour l'obtention de silicium en plaques bon marché pour la fabrication de cellules solaires.

On sait que dans la recherche des énergies de remplacement l'électricité produite par des cellules solaires à un prix acceptable est à l'ordre du jour.

■ FLUX D'ÉLECTRONS ET CREUSET FROID

On sait que dans la méthode CZ le creuset dégage de l'oxygène qui vient contaminer le lingot. Afin d'éviter cet inconvénient, on a proposé de ne pas

chauffer le creuset. Un flux intense d'électrons fond le silicium au centre du creuset, à l'endroit où le lingot est tiré. Des essais ont permis de tirer, ainsi, un lingot jusqu'à 40 mm de diamètre avec une résistivité comparable à celle obtenue par la méthode FZ.

■ DÉPÔT EN PHASE VAPEUR

Depuis plusieurs années on sait déposer une couche épitaxiale de silicium sur un substrat de saphire pour réaliser des circuits intégrés spéciaux. Le prix d'un tel substrat est coûteux.

Déposer une couche épitaxiale de silicium sur un substrat de silicium fait partie de la fabrication des dispositifs selon la technique planar.

Pour réaliser des cellules solaires bon marché, il faudrait déposer le silicium sur un substrat courant. Des essais sont en cours sans pouvoir déterminer le substrat idéal.

■ CRISTAUX EN PLAQUE PAR LE PROCÉDÉ TYCO (U.S.A.)

On utilise la montée automatique du silicium liquide dans un capillaire en forme de plaque. On place le germe au contact du silicium liquide et on tire vers le haut un cristal en bande (fig. 3-3). Tyco a pu tirer des plaques de 25 à 80 mm de largeur à la vitesse de 0,3 à 2 m/h. L'épaisseur de la bande doit être comprise entre 250 et 500 μm. On doit éviter que le capillaire ne contamine le silicium.

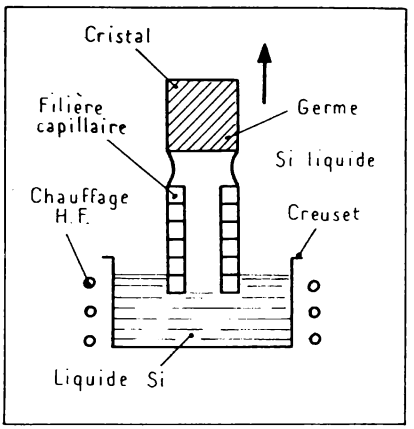


Fig. 3-3. — Fabrication de cristaux en plaque par le procédé Tyco.

■ CRISTAUX EN PLAQUE PAR LE PROCÉDÉ DE LA GOUTTE PENDANTE *(Ugine Kuhlmann)*

On alimente le creuset avec du silicium en poudre d'une façon permanente, afin que le niveau du liquide reste constant. Le silicium liquide s'écoule dans un capillaire en forme de plaque. Le germe solide est placé à sa sortie. On développe ainsi le cristal en bande tiré vers le bas (fig. 3-4).

Des plaques d'une largeur de 25 mm ont été produites, des essais sont en cours pour obtenir des rubans de 50 mm et de 80 mm de largeur. La vitesse de tirage est comprise entre 0,3 et 2 m/h.

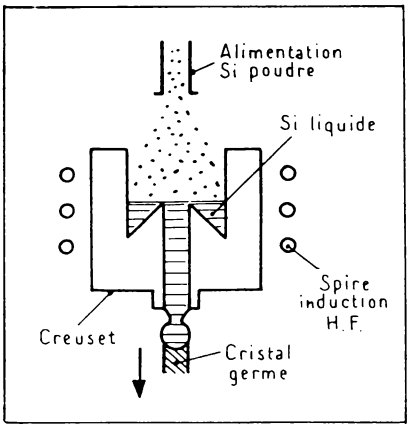


Fig. 3-4. — Fabrication de cristaux en plaque par la méthode de la goutte pendante *(Ugine Kuhlmann)*.

■ CRISTAUX EN PLAQUE SUR SUBSTRAT DE CARBONE *(LEP-Le Carbone Lorraine)*

Par ce procédé on obtient du silicium polycristallin déposé sur un substrat de carbone, ce qui donne une jonction $n+/p$.

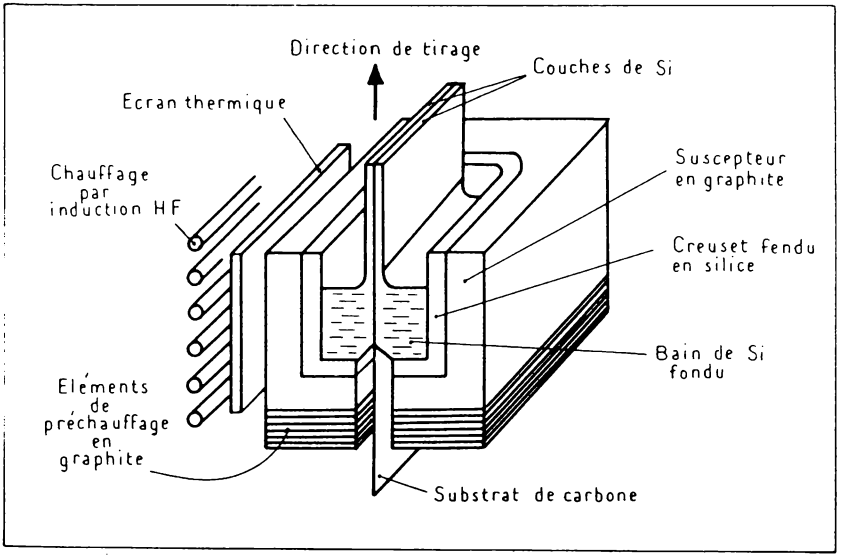


Fig. 3-5. — Fabrication de cristaux polycristallins sur substrat de carbone *(LEP-Le Carbone Lorraine)*.

Le substrat de carbone traverse la zone de silicium fondu en entraînant verticalement un film liquide de silicium qui cristallise en se refroidissant (fig. 3-5). On obtient des couches jusqu'à 100 μm d'épaisseur, à des vitesses allant jusqu'à 12 cm/mn.

Des cellules solaires d'essais de 0,47 cm^2, sous un éclairement normal, ont donné 10 mA sous 400 mV, avec un rendement de 7 à 8 %.

Note 2 :

▪ CRISTALLOGRAPHIE DU SILICIUM

La figure 3-6 donne la constitution du réseau cristallin du silicium. Ce réseau est du type cubique à faces centrées comme celui du diamant. Il comprend huit atomes aux sommets du cube, six au centre des faces et quatre aux tiers des diagonales.

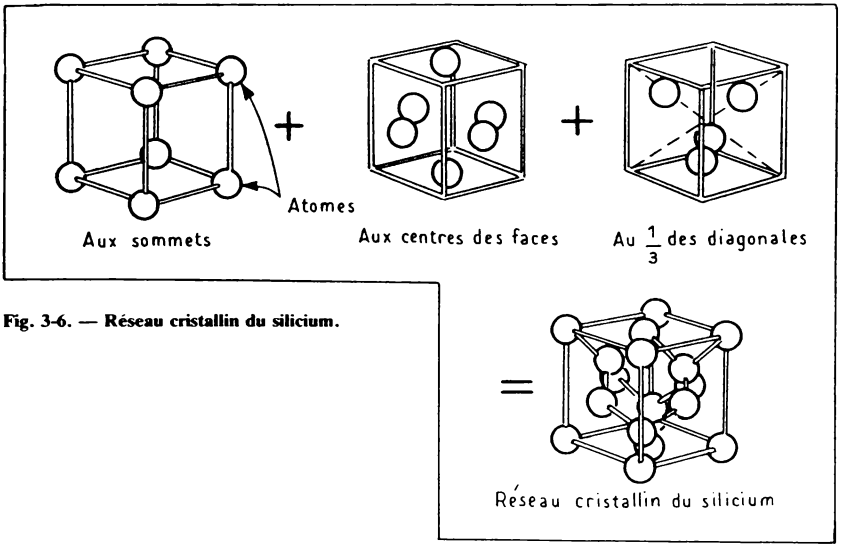


Fig. 3-6. — Réseau cristallin du silicium.

Pour le tirage du monocristal, plusieurs axes de cristallisation peuvent être adoptés; les plus usuels sont :

• **l'axe [1.1.1.] diagonale du cube** adopté pour la fabrication des transistors et des circuits intégrés bipolaires;

• **l'axe [1.0.0.] arête du cube** préféré pour la fabrication des transistors et des circuits intégrés M.O.S.

En effet, avec cette cristallographie les charges d'interface sont moindres et la tension de seuil est plus faible.

• **l'axe [1.1.0.] diagonale d'une face du cube** plus rarement employé.

Ces désignations [1.1.1.] — [1.0.0.] — [1.1.0.] sont les indices cristallographiques de Miller.

■ QUELQUES DÉFINITIONS DE DÉFAUTS CRISTALLOGRAPHIQUES

• **Dislocations**

Lorsqu'on observe au microscope à fort grossissement (X270) une rondelle de silicium monocristallin, on remarque des lignes très fines qui sont des défauts dans la structure cristalline.

Si le germe ayant servi au tirage du monocristal ne possède pas de défaut, si la régulation de la température est parfaite, si les produits de dopage sont bien répartis dans le cristal et s'il n'y a pas d'impuretés dans le bain, le monocristal ne devrait pas présenter de dislocations. Comme il est impossible de réaliser toutes ces conditions on relève un certain nombre de dislocations.

Grâce à la méthode du « COU » on bloque celles provenant du germe. Avec les machines modernes de tirage CZ on dit qu'on obtient un cristal de « dislocation zéro ». En réalité, on peut en compter jusqu'à 100/cm^2.

Le tirage FZ donne un cristal ayant toujours plus de dislocations que la méthode CZ, on peut en relever jusqu'à 1 000/cm^2.

Les dislocations augmentent le temps de recombinaison des porteurs, ce qui est fâcheux pour les dispositifs fonctionnant en haute-fréquence.

Les traitements thermiques ultérieurs lors de la fabrication des transistors et des circuits intégrés ont pour effet d'augmenter le nombre de dislocations des monocristaux.

• **Glissements.** — Lors des opérations de découpe, des forces trop importantes déforment d'une façon plastique le cristal. Des bandes de glissement se produisent, mettant en évidence un décalage cristallographique qui peut atteindre un micromètre.

• **Ruptures.** — Par clivage, par cisaillement, par fatigue sous des contraintes cycliques lors de la découpe, il se produit des glissements importants qui provoquent des ruptures du réseau cristallographique.

• **Mâcles.** — Lors du tirage, par suite d'une variation de température, ou par la présence d'une impureté indésirable dans le bain, le réseau cristallographique a tendance à modifier son orientation par rapport à celle imposée par le germe. Si cette perturbation est importante elle peut entraîner le rejet d'une partie du lingot.

• **Cratères.** — Ce sont des trous microscopiques, appelés également trous de corrosion. Les excellents cristaux en comportent quelques dizaines par centimètre carré. Ils sont dus à des contraintes thermiques lors du refroidissement du lingot ou lors des traitements ultérieurs.

CHAPITRE IV

L'USINAGE DU LINGOT DE SILICIUM

1. LA PRÉPARATION DU LINGOT

Le lingot de silicium monocristallin convenablement dopé doit être découpé en plaquettes, afin de permettre la fabrication des différents dispositifs. Pour cela, il subit les opérations décrites au cours de ce chapitre.

■ ORIENTATION CRISTALLOGRAPHIQUE DU LINGOT

Il est indispensable que toutes les opérations successives de la fabrication du dispositif soient effectuées selon l'orientation cristallographique choisie au moment du tirage du lingot. Pour cela, on le fixe sur un support; un générateur envoie un fin pinceau de rayons X sur le lingot. Un compteur fixé sur un plateau mobile permet de déterminer l'orientation du réseau cristallin. Une meule diamantée usine un méplat sur le lingot permettant de repérer cette orientation. Ce méplat sert de référence de positionnement de la plaquette de silicium lors de toutes les étapes ultérieures de fabrication (fig. 4-1).

■ USINAGE DU DÉTROMPEUR

A moins d'analyser et de mesurer la résistivité de chacune des plaquettes aux différentes étapes de la fabrication, il est indispensable de distinguer un lingot *n* ou *p*, son taux de dopage et son orientation cristallographique.

C'est pourquoi les fabricants utilisent un code. Il s'agit, soit d'une encoche ou « détrompeur » (fig. 4-2), soit d'un méplat plus petit que le précédent. Selon la position du détrompeur, on sait immédiatement les caractéristiques de la plaquette. Le code est le suivant : en regardant la plaquette du côté de la face polie, le méplat en bas, on a :

plaquette *p* [1.1.1.] : pas de détrompeur – *p* [1.0.0.] : détrompeur à 90° à gauche ou à droite;

plaquette *n* [1.1.1.] : détrompeur à 45° à gauche ou à droite – *n* [1.0.0.] : détrompeur à 180° en haut.

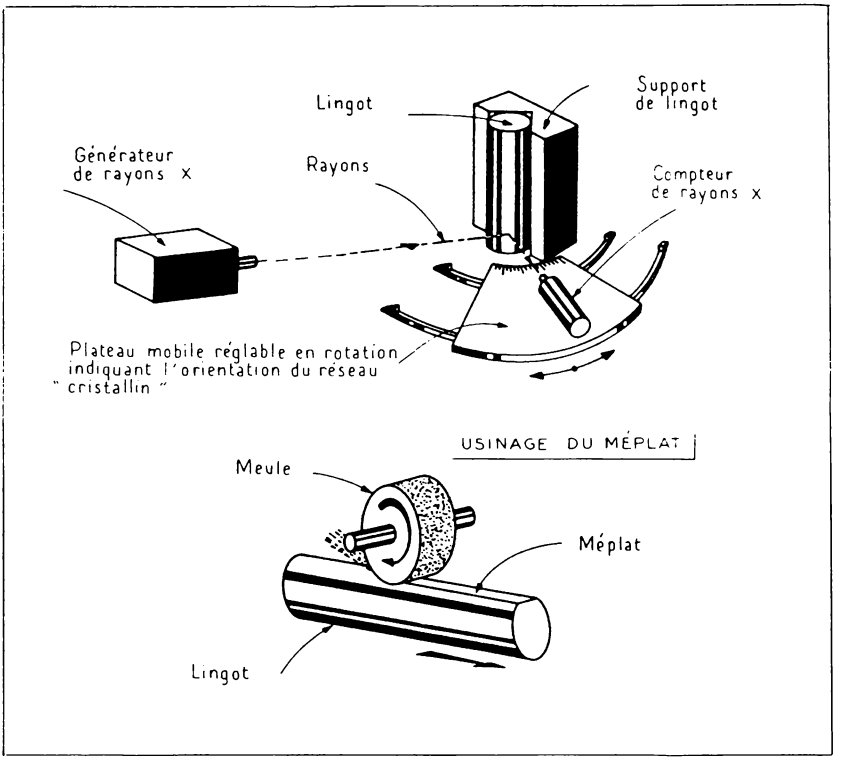


Fig. 4-1 — Orientation cristallographique du lingot et usinage du méplat.

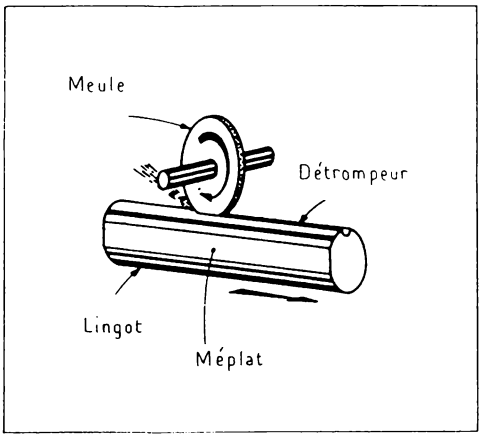


Fig. 4-2. — Identification des caractéristiques du lingot et usinage du détrompeur.

■ COLLAGE DU LINGOT

La figure 4-3 montre comment est obtenu le bossage de colle araldite sur le lingot. Ce bossage est positionné d'une façon précise par rapport au méplat; il sert à fixer le lingot lors de la découpe des plaquettes.

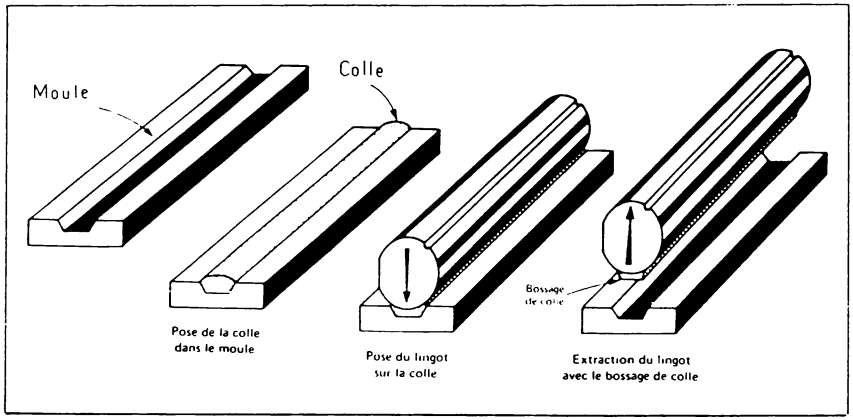


Fig. 4-3. — Pose du bossage de colle sur le lingot pour la découpe.

2. LA DÉCOUPE DES PLAQUETTES

Il s'agit d'obtenir une découpe précise et régulière avec un trait le plus réduit possible, afin de ne pas trop perdre de silicium. Les machines ne doivent pas vibrer ce qui élargirait le trait de sciage. D'autre part, la cristallographie de la plaquette ne doit pas être perturbée en profondeur.

■ DÉCOUPE PAR SCIE ANNULAIRE

La machine est constituée essentiellement par une couronne diamantée à l'intérieur et qui tourne à grande vitesse (2 400 à 3 500 tr/mn). Cette disposition a été adoptée, car la vibration de la couronne est nettement inférieure à celle d'un disque et elle procure un trait de scie plus fin (fig. 4-4). La vitesse de la scie est commandée par ordinateur; elle est maximale au début de la pénétration dans le lingot; elle ralentit pour être minimale au centre, puis elle accélère pour être à nouveau maximale en fin de découpe. La plaquette découpée est mise automatiquement en cassette de façon à éviter tout contact. L'opération complète dure 2 à 4 minutes, selon le diamètre (1 mn/2,54 cm).

Afin d'éviter l'échauffement du lingot, la scie est constamment arrosée à l'eau ordinaire.

La largeur du trait de scie est de l'ordre de 250 à 300 μm avec les meilleures machines.

L'épaisseur de la plaquette est déterminée par le diamètre du lingot, afin de lui donner la solidité mécanique nécessaire.

Monsanto livre les épaisseurs suivantes :

Plaquettes 76 mm (3") : 381 $\pm$ 25 μm et 508 $\pm$ 25 μm.

Plaquettes 100 mm (4") : 500/550 μm et 600/650 μm.

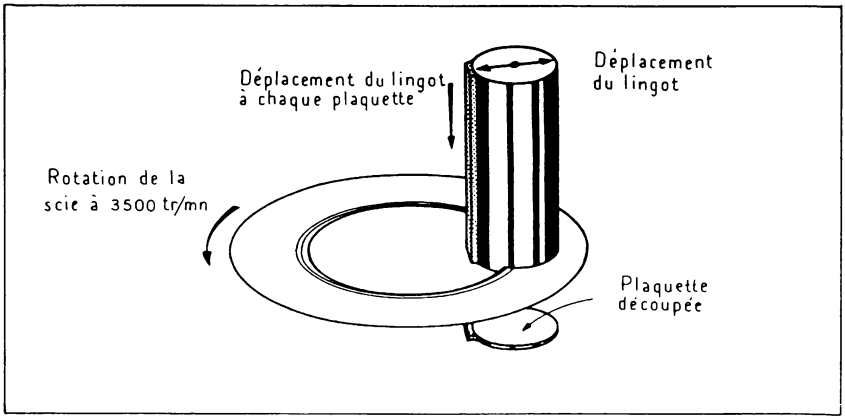


Fig. 4-4. — Découpe des plaquettes par scie annulaire diamantée.

▪ DÉCOUPE PAR LAMES PARALLÈLES

• **Par lames en acier :** La machine peut comporter jusqu'à 50 lames parallèles en acier de 0,1 mm d'épaisseur. La largeur du trait de scie est d'environ 150 μm. L'espacement normal des lames est de 400 μm; il peut être modifié selon les besoins (fig. 4-5).

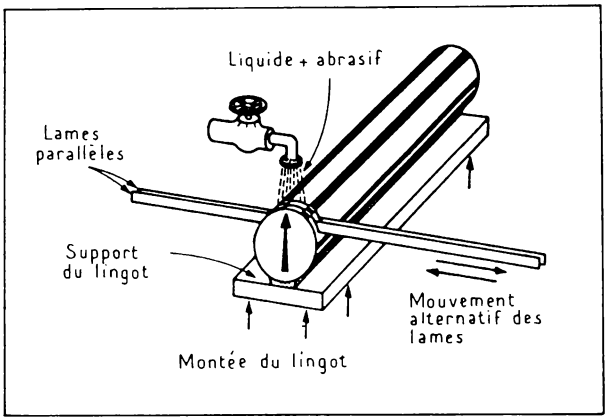


Fig. 4-5. — Découpe des plaquettes par lames parallèles en acier ou en acier diamanté.

Les lames sont animées d'un mouvement de va-et-vient. Elles sont abondamment arrosées par de l'eau contenant un silicate ou un gel de silice. C'est la poudre abrasive qui use le silicium.

• **Par fil en acier :** Il s'agit du même principe, les lames sont remplacées par un fil qui entraîne la poudre abrasive. On coupe 25 à 50 plaquettes à la fois avec un trait de scie de 200 μm environ.

• **Par lames diamantées :** Le principe est toujours le même. Les lames sont serties de diamants industriels. Les lames sont en acier inoxydable de 0,1 à 0,15 mm d'épaisseur; les diamants de 50 à 80 μm sont montés sur nickel. Le trait de scie mesure entre 0,15 et 0,20 mm, si la machine ne vibre pas.

Le liquide contient comme abrasif du carborundum ou de l'alumine qui, à la fois, use le silicium et améliore l'angle de coupe des diamants. La découpe s'effectue surtout par l'action des diamants.

La vitesse de coupe est réglable selon le diamètre du lingot et selon la taille des diamants. Pour un lingot de 76 mm de diamètre (3"), la vitesse normale se situe entre 3 à 4 cm/mn, on peut atteindre 10 cm/mn. Pour un lingot de 100 mm de diamètre (4"), la vitesse de coupe ne dépasse pas 5 cm/mn.

▪ NETTOYAGE DES PLAQUETTES

Après la découpe, les plaquettes sont placées dans un solvant qui élimine la colle ayant servi à maintenir le lingot pendant cette opération. Ce solvant nettoie également les plaquettes des poussières et des traces d'abrasif.

▪ CLASSEMENT EN ÉPAISSEUR

Ce classement peut être fait, soit juste après la découpe, soit après le rodage des plaquettes. Ce tri est effectué, soit manuellement, soit par des machines automatiques avec une précision de $\pm$ 2,5 μm.

Si le tri est effectué après la découpe, une correction peut être effectuée lors du rodage.

▪ PROFILAGE DU BORD DES PLAQUETTES

On doit arrondir les bords du disque pour éliminer les angles vifs. On évite ainsi aux dislocations créées sur les bords par la découpe de se propager dans le silicium lors des traitements thermiques ultérieurs. On évite également l'accrochage des masques de diffusion et une surépaisseur de photorésit sur les bords.

Cette opération est effectuée par un disque diamanté tournant à grande vitesse qui contourne la plaquette. Le rayon de courbure obtenu est compris entre 5 et 10 μm.

3. LE RODAGE DES PLAQUETTES

Ce rodage a pour but d'obtenir une épaisseur correcte, avec des faces parfaitement parallèles, tout en supprimant les traces de sciage et les perturbations superficielles du réseau cristallin.

▪ RODAGE MÉCANIQUE

Le schéma de principe de la machine est donné par la figure 4-6. Les plaquettes sont collées à la cire sur le plateau de la machine. La précision du rodage du point de vue épaisseur et parallélisme dépend de la rigueur de cette opération de collage. Les plaquettes doivent avoir toutes la même épaisseur et le volume de cire doit être distribué avec précision sous chacune des plaquettes. L'épaisseur de la cire est comprise entre 1 et 2 μm.

Le plateau rodeur est en fonte à grains fins. Les plateaux porte-plaquettes sont positionnés sur le plateau rodeur. L'ensemble est arrosé par un liquide contenant un abrasif, de la poudre de carborundum ou d'alumine. Les plateaux

sont animés d'un mouvement de rotation. Ainsi, sous une faible pression, sans échauffement ni arrachement de matière, la face de la plaquette est rodée.

Il existe un autre procédé de rodage mécanique plus rapide et plus précis. La machine équipée de lames surfaceuses attaque les deux faces de la plaquette. On obtient une très bonne planéité du silicium.

Souvent, avec les machines modernes précises et sans vibrations, la qualité de la découpe est telle que cette première opération est éliminée.

▪ RODAGE CHIMIQUE

Les plaquettes de silicium sont placées verticalement dans un panier, ou dans une cassette permettant de rendre cette opération automatique. Elle élimine les défauts cristallographiques dus à la découpe et donne une face arrière non poreuse et propre. On utilise généralement les acides fluorhydrique et nitrique avec des stabilisateurs et des contrôleurs de réaction tels que l'acide acétique, l'iode ou le brome. Cette opération retire environ 13 μm sur chaque face; elle dure de 5 à 10 mn. La machine doit être équipée d'un contrôle précis de la température, de la concentration des acides et de l'agitation du bain.

L'opération se termine par un rinçage à l'eau désionisée.

▪ POLISSAGE MÉCANOCHIMIQUE

La machine repose sur le même principe que celle utilisée pour le rodage mécanique (fig. 4-6).

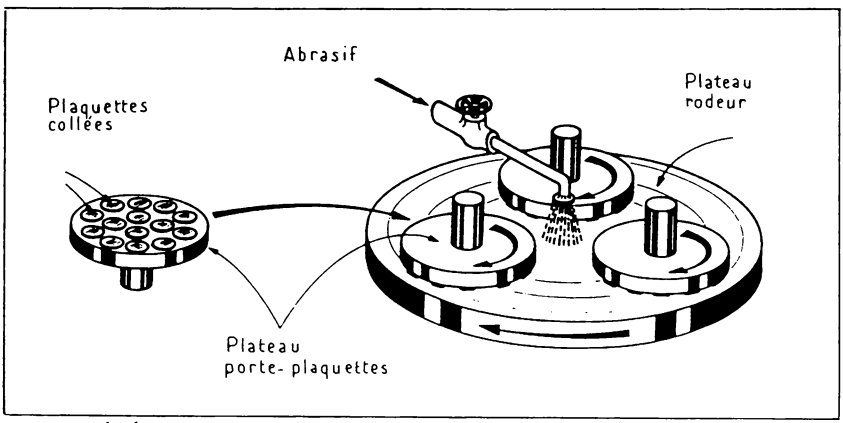


Fig. 4-6. — Rodage mécanique des plaquettes.

Les plaquettes sont collées sur le plateau de la machine. Cette opération est encore plus délicate que pour le rodage mécanique, puisqu'elle est effectuée après le rodage chimique qui a donné à la plaquette une épaisseur précise et un état de surface satisfaisant.

Le plateau polisseur est en fonte d'un grain très fin. L'arrosage est effectué avec une solution de polissage à base d'un silicate colloïdal.

Il ne s'agit plus d'enlever du silicium, mais de donner un poli-optique à la face supérieure de la plaquette.

Une autre machine polit les plaquettes à l'unité au moyen de lames tournant à grande vitesse et appliquées avec une certaine pression. Le polissage dure de 2

à 5 mn par plaquette. On obtient une précision plus grande de la surface de la plaquette. La machine à chargement automatique polit environ 20 plaquettes par heure, ce qui n'est pas très rapide.

Les plaquettes sont lavées ensuite afin d'éliminer les produits de polissage et les restes de colle de fixation.

■ TRAITEMENT DE LA FACE ARRIÈRE DE LA PLAQUETTE

Malgré toutes les purifications possibles, les plaquettes contiennent encore des atomes d'éléments lourds (Fe - Cu - Au - Na) qui diminuent la durée de vie des porteurs. Il faut trouver le moyen de les piéger et de les attirer vers la face arrière de la plaquette qui est le substrat du dispositif. Ainsi, ces éléments vont libérer une couche située à la partie supérieure de la plaquette dans laquelle se trouve la partie active du dispositif. On améliore ainsi les courants de fuite des transistors et surtout des MOS.

Cet effet de piège peut être assuré, dans certains cas, par des atomes d'oxygène dans la plaquette, ou par un traitement de la face arrière.

Ce « getter » est formé par une attaque de la face arrière qui la rend rugueuse et lui donne l'aspect d'un papier de verre très fin. On peut également griffer la face arrière par un procédé mécanique. La plupart des plaquettes sont ainsi traitées.

4. LE CONTRÔLE DES PLAQUETTES

■ ÉTAT DE SURFACE

• **Planéité :** Cette caractéristique est très importante et doit être constamment améliorée, par suite de la précision de plus en plus poussée des masques et de la diminution de la dimension des électrodes des circuits intégrés. On doit obtenir entre 3 et 5 μm de bord à bord pour une plaquette de 76 mm (3") et moins de 10 μm pour une plaquette de 100 mm (4"). L'amplitude maximale « pic-vallée » ne doit pas dépasser 6 μm.

• **Dimples :** Ce sont des dépressions de surface, jusqu'à 6 mm de diamètre, dues à des poussières dans la cire, ou à des imperfections de surface dans le support de la machine à polir. Pour certains dispositifs, ces dépressions ne peuvent pas être tolérées et justifient le rejet de la plaquette.

• **Vagues :** Variations de longue amplitude sur la surface de la plaquette. Elles s'observent par la réflexion d'une grille. Elles sont causées par des irrégularités de l'épaisseur du film de cire, ou du glissement de la plaquette sur la cire pendant le polissage.

■ IDENTIFICATION DES PLAQUETTES

• **Épaisseur :** Tri des plaquettes à $\pm$ 2,5 μm près.

• **Résistivité :** Malgré leur repérage par le détrompeur, les plaquettes présentent une résistivité différente selon leur position dans le lingot, par suite du coefficient de ségrégation du dopant par rapport au silicium.

Par exemple, un lingot, tiré CZ, dopé au phosphore *(n)*, a une résistivité de 8 Ω.cm en haut du lingot et de 3 Ω.cm en bas. Les plaquettes sont mesurées et séparées en deux cassettes : 8-6 Ω.cm et 3-5 Ω.cm.

La mesure de la résistivité s'effectue selon la méthode des quatre pointes

(fig. 4-7). Les pointes sont espacées de 1 mm chacune. Entre les pointes extrêmes, on applique une d.d.p. et on mesure l'intensité; entre les pointes internes, on mesure la tension. Pour obtenir la résistivité moyenne de la couche superficielle de la plaquette, il faut tenir compte de la dispersion des lignes de courant à partir des deux pointes extérieures. On a :

$$\varrho = 4{,}532 \frac{V}{I} xj$$

ϱ en Ω.cm, V en volts, I en ampères, xj épaisseur de la couche mesurée ou de la plaquette, en cm.

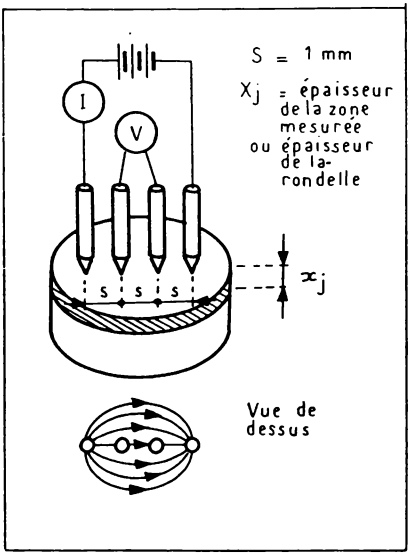


Fig. 4-7. — Mesure de la résistivité par les méthodes des quatre pointes.

Certaines machines automatiques trient les plaquettes en épaisseur et en résistivité, en 14 catégories, à la vitesse de 1 500/h.

Souvent les fabricants de dispositifs achètent leurs plaquettes terminées à un spécialiste. Par exemple, *Monsanto* peut livrer les plaquettes suivantes :

p au bore [1.1.1.] et [1.0.0.] en 2" — 76 mm et 100 mm — ϱ = entre 0,1 et 50 Ω.cm.

p+ au bore [1.1.1.] et [1.0.0.] en 2" — 76 mm et 100 mm — ϱ = entre 0,008 et 0,016 Ω.cm.

n au phosphore [1.1.1.] et [1.0.0.] en 2" — 76 mm et 100 mm — ϱ = entre 0,1 et 30 Ω.cm.

n+ à l'antimoine [1.1.1.] en 2" — 76 mm et 100 mm — ϱ = entre 0,008 et 0,016 Ω.cm.

D'autres valeurs de résistivité peuvent être fournies sur demande.

Les plaquettes sont enfin dirigées vers les ateliers de fabrication des dispositifs dans des cassettes hermétiques, afin de les soustraire à toute contamination.

▪ RÉSISTIVITÉ DES PLAQUETTES POUR LES DIFFÉRENTS DISPOSITIFS

0,001-0,5 Ω.cm	: Diodes zener.
0,5-25 Ω.cm	: Circuits intégrés bipolaires et MOS. Diodes à capacité variable. FET. Cellules solaires.
15-40 Ω.cm	: Transistors de puissance, transistors H.F. Diodes, redresseurs, thyristors, triacs, diacs. Diodes à avalanche.
40-100 Ω.cm	: Diodes, redresseurs, diodes à avalanche, thyristors.
100-1 000 Ω.cm	: Thyristors de grande puissance, redresseurs de puissance, diodes haute tension, PIN diodes. Détecteurs.

5. LES DÉFAUTS DES PLAQUETTES

La recherche des défauts parvenant sur les plaquettes après un ou plusieurs traitements thermiques a fait l'objet de nombreuses études.

▪ DÉFAUTS D'EMPILEMENT (Stacking faults)

Ces défauts sont constatés sur des plaquettes *n* et *p* en [1.1.1.] ou en [1.0.0.] après le premier traitement thermique.

Une plaquette est mise au four et est recouverte par une couche de SiO_2. On attaque ce SiO_2 et on constate sur la plaquette de minuscules défauts d'empilement. Les dispositifs fabriqués à cet endroit de la plaquette présentent un courant inverse plus élevé, une tension inverse plus faible et un bruit plus important.

Le silicium possède une affinité élevée pour capter toutes les impuretés. Par conséquent, il faut veiller à sa propreté de surface et procéder à un nettoyage par HCL avant le dépôt de SiO_2. Cette précaution réduit les risques de défauts d'empilement.

Vus au microscope, les défauts d'empilement se présentent sous la forme de zones blanchâtres en croissant de lune, ou comme un léger brouillard.

Ils proviennent d'impuretés, d'oxygène et du manque d'atomes de silicium dans le cristal; ces défauts se sont formés au moment du tirage. Les trous créent un stress local qui attire les autres points de défauts et les impuretés formant des zones de plusieurs μm.

Le dépôt d'une couche épitaxiale sur ces défauts peut, soit les atténuer, soit les amplifier selon les cas.

C'est pour réduire le nombre de ces défauts que le piège (getter) de la face arrière de la plaquette a été prévu.

On voit par ce bref résumé, très incomplet, combien la fabrication des plaquettes est complexe. Plus les dispositifs deviennent petits et performants, plus la plaquette doit être parfaite et plus on risque de découvrir des défauts, sans importance auparavant.

CHAPITRE V

LES TRAITEMENTS THERMIQUES, BASES DE LA TECHNOLOGIE PLANAR*

1. LA TECHNOLOGIE PLANAR

Les diodes, les transistors et les circuits intégrés sont fabriqués selon une technologie issue du modèle planar initial.

Cette technologie qui sera décrite en détail pour chacun des types de dispositifs étudiés, est basée sur des traitements thermiques qu'il est préférable de traiter au début de cette étude.

En effet, ces dispositifs comprennent une plaquette de silicium fortement dopée, sur laquelle on dépose une *couche épitaxiale* à résistivité élevée. Une couche de SiO_2 est formée en surface, dans laquelle, par photogravure, on dégage des *zones* qui sont *diffusées*.

Les sorties sont obtenues par des *alliages de contact* par *eutexie*.

La formation d'une couche épitaxiale, d'une protection de SiO_2 d'une diffusion et d'un alliage de contact ont été groupés dans ce chapitre.

* Planar : marque déposée par *Fairchild* universellement adoptée pour caractériser la technologie actuelle.

2. LA COUCHE ÉPITAXIALE

L'épitaxie consiste à faire croître à la surface d'une plaquette monocristalline d'un semiconducteur chauffé une mince couche du même semiconducteur généralement. Tant que la couche déposée reste mince devant l'épaisseur du support, l'orientation monocristalline n'est pas modifiée (jusqu'à 10 %).

On peut expliquer ce phénomène de la façon suivante : une plaquette de silicium monocristallin est une succession de couches monoatomiques constituées chacune par un ensemble d'atomes ordonnés. Les couches se superposent de façon périodique et il est évident que la dernière, qui constitue la surface de la

plaquette, comporte des atomes dont des liaisons restent incomplètes. Si la plaquette est placée dans un milieu gazeux riche en atomes de silicium, et si les conditions thermodynamiques sont favorables, ces atomes se fixeront à la surface de la plaquette en continuant l'édifice monocristallin.

On peut également introduire un gaz dopant dans le four. De cette façon, la couche déposée croît en épaisseur avec des caractéristiques définies qui peuvent être différentes de celles de la plaquette initiale qui prend le nom de *substrat.*

L'épitaxie est réalisée dans des réacteurs qui peuvent être horizontaux, verticaux ou pyramidaux selon les fabricants (fig. 5-1).

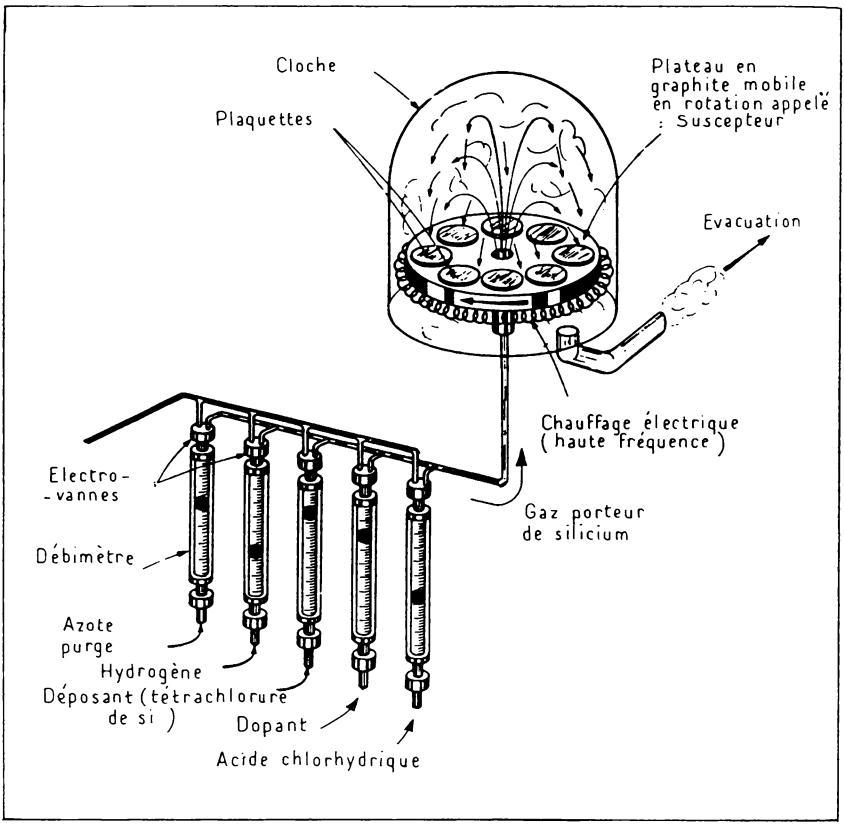


Fig. 5-1. — Schéma d'un four épitaxial vertical.

Les plaquettes de silicium sont posées à plat sur un support en graphite (suscepteur), la face poli-optique sur le dessus. Il faut, en effet, que la couche épitaxiale ne se dépose que sur une face. On chasse l'air du four par un courant d'azote. Le four est chauffé par haute fréquence entre 1 000 °C et 1 300 °C. On envoie des vapeurs d'acide chlorhydrique pour décaper légèrement les rondelles et éliminer toute oxydation de surface. Puis, on admet les vapeurs de tétrachlorure de silicium et l'hydrogène; on a :

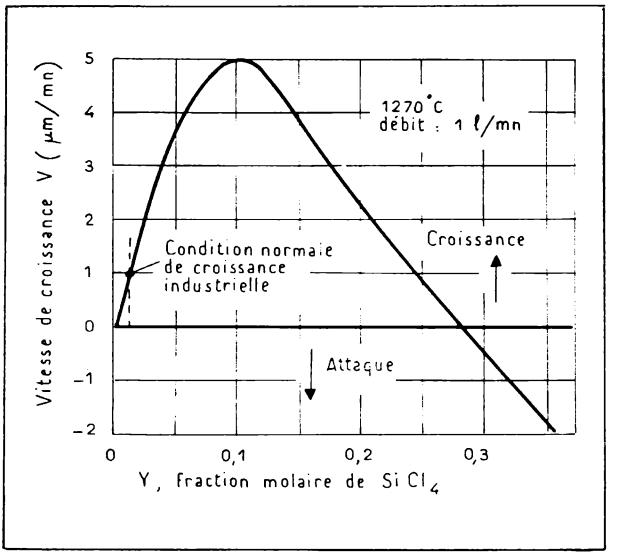


Fig. 5-2. — Effet de la concentration en $SiCl_4$ sur le dépôt du silicium sur le substrat.

Le sens de cette réaction dépend du rapport du nombre de molécules de $SiCl_4$; au nombre de molécules totales dans le gaz; c'est la *fraction molaire* (y). La courbe de la figure 5-2 donne la vitesse de croissance ou d'attaque en μm/mn de la couche de silicium, en fonction de la fraction molaire de $SiCl_4$. A 1 270 °C et pour un débit de gaz de 1 l/mn, la croissance progresse jusqu'à 5 μm/mn, puis diminue. Au-delà de $y = 0{,}3$, la réaction s'effectue en sens contraire, il y a production de $SiCl_4$ et attaque du silicium. Dans l'industrie on ne dépasse pas 1 μm/mn pour obtenir une bonne qualité de la structure cristalline.

Une couche épitaxiale obtenue à partir de $SiCl_4$ ne peut pas être très mince, car le premier dépôt est contaminé et la transition n'est pas très rapide. Son épaisseur est de 15-16 μm pour les circuits intégrés, 10-18 μm pour les circuits linéaires et 3-5 μm pour certains circuits logiques. Elle est plus mince pour les transistors petits signaux 3-5 μm.

Pour les transistors de puissance, on préfère utiliser $SiHCl_3$ pour former la couche épitaxiale, on a :

$$SiHCl_3 + H_2 \rightarrow Si + 3HCl$$

cette couche peut être très épaisse (50 μm) sur un substrat proportionné.

Pour les transistors et les circuits intégrés H.F. on adopte le silane SiH_4 qui donne une transition plus abrupte sur le substrat et qui permet de déposer des couches épitaxiales plus minces, on a :

$$SiH_4 \rightarrow Si + 2H_2$$

La température du four est plus basse, vers 1 000 °C.

Comme on ne dépose pas, généralement, du silicium intrinsèque, il y a lieu de doper convenablement la couche en formation. On admet, donc, dans le four le gaz de l'impureté. On utilise : le phosphure d'hydrogène PH_3 (n), le diborure d'hydrogène BH_6 (p) ou l'arséniure d'hydrogène A_5H_3 (p).

L'épitaxie est possible tant que le désaccord paramétrique entre le substrat et le dépôt est inférieur ou égal à 20 %. C'est-à-dire qu'il est possible de faire de l'hétéro-épitaxie, du silicium sur un substrat de cristallographie voisine, comme

le corindon (saphir). Cette possibilité est mise à profit pour la fabrication des circuits SOS (silicium sur saphir).

Lors de la formation de la couche épitaxiale, au moment où les réseaux cristallins se rejoignent et doivent s'accorder, un certain nombre de dislocations apparaissent. La qualité cristalline des couches épitaxiales est moins bonne que celle du substrat.

Les fabrications les plus courantes sont les suivantes :

— **transistors :** n/n^+ : substrat fortement dopé (0,006 à 0,001 Ω.cm) n^+, couche épitaxiale n (0,1 à 10 Ω.cm), transistors de puissance jusqu'à 50 Ω.cm ou p/p^+ : pour les transistors *p.n.p.*. On obtient, ainsi, des transistors ayant une forte tension de claquage et une faible résistance de saturation.

— **circuits intégrés :** n/p : substrat (p) et couche épitaxiale (n) faiblement dopés (2 à 5 Ω.cm).

L'épaisseur de la couche et sa résistivité sont fixés pour chacun des types de dispositifs à fabriquer.

Après refroidissement sous atmosphère inerte, les plaquettes sont sorties du four. On procède à la mesure de l'épaisseur de la couche épitaxiale au moyen d'un spectrophotomètre enregistreur (fig. 5-3). Grâce à la régulation automatique des débits gazeux et de la température on obtient des dispersions de ± 3,5 % sur l'épaisseur de la couche et de ± 5 % sur sa résistivité.

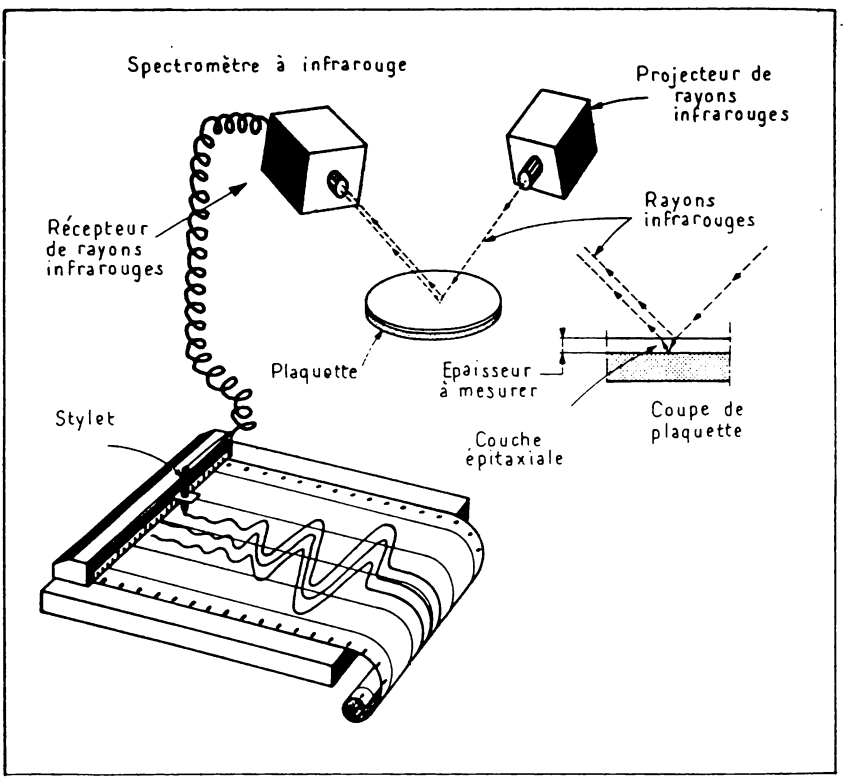


Fig. 5-3. — Mesure de l'épaisseur de la couche épitaxiale par spectrophotomètre à infrarouge. Le déplacement du stylet est proportionnel à l'épaisseur de la couche épitaxiale que l'on mesure.

▪ ÉPITAXIE PAR JET MOLÉCULAIRE

Un procédé d'épitaxie, spécialement prévu pour les composés intermétalliques, par jet moléculaire vient d'être mis au point *(Varian)*.

La plaquette du substrat est placée dans une enceinte ultra-vide; elle est nettoyée en surface par pulvérisation cathodique. La croissance épitaxiale est engendrée sur le substrat chauffé par des jets moléculaires du semiconducteur désiré.

On obtient ainsi des matériaux utilisés pour les dispositifs à très haute fréquence, en optoélectronique, ainsi que pour la réalisation de lasers à injection, de diodes impatt et de transistors à effet de champ.

L'uniformité de la couche épitaxiale est meilleure que ± 5 % en épaisseur et en résistivité.

3. L'OXYDATION THERMIQUE

Les opérations de photogravure et de diffusion qui fixent en surface la géométrie des éléments intégrés, exigent que le silicium soit protégé par une couche d'oxyde. De plus, cette couche évite toute contamination du silicium, par des agents extérieurs, lors des étapes successives de la fabrication.

L'oxydation doit être renouvelée après chaque diffusion pour permettre l'opération suivante.

Elle a lieu généralement dans le four de diffusion. Ce four est constitué par un tube de quartz chauffé par induction H.F. entre 900 et 1 200 °C. Les plaquettes sont disposées sur un support de quartz et exposées à un courant gazeux d'oxygène ou de vapeur d'eau; la vitesse du flux gazeux est d'environ 1 cm/s.

On obtient :

$$Si + O_2 \rightarrow SiO_2$$
$$Si + 2H_2O \rightarrow SiO_2 + 2H_2$$

Avec O_2 la croissance de l'oxyde est relativement lente, tandis qu'elle est plus rapide avec H_2O. Cette vitesse dépend également de la température, du plan cristallin de la plaquette et du temps. Elle est plus rapide au début de l'opération et ralentit ensuite.

En moyenne, on obtient les vitesses de croissance de la couche de SiO_2 suivantes :

— avec H_2O, on obtient à 1 100 °C une épaisseur d'oxyde de 1 μm en 3 h, puis la vitesse se ralentit très sensiblement, 1,2 μm en 4 h et 2 μm en 24 h.

— avec O_2, il faudrait 10 h pour obtenir une couche de 1 μm.

A noter que la vapeur d'eau utilisée n'est pas donnée par de l'eau, mais par la combinaison d'hydrogène et d'oxygène ultra-purs à haute température. En effet, l'eau même désionisée risquerait d'apporter des impuretés et des poussières ou des déchets.

L'oxyde croît vers l'intérieur du silicium, mais puisqu'il y a apport de matière (O_2) le volume de l'ensemble augmente; l'oxyde croît également en surépaisseur : 45 % de l'épaisseur totale de l'oxyde sont pris sur l'épaisseur de la plaquette et 55 % en surépaisseur.

La couche d'oxyde, ainsi obtenue, n'est pas électriquement neutre, car les atomes d'oxygène diffusent sous forme d'ions négatifs, laissant des charges positives au sein de l'oxyde.

D'autre part, le réseau vitreux n'est pas parfait et certaines liaisons manquent; enfin, souvent des ions Na^+ sont introduits par les parois du four, par l'eau, etc. Ces charges présentes dans l'oxyde ont une grande importance sur les caractéristiques des dispositifs intégrés : courants de fuite, effet de canal, etc.

Le choix de la méthode d'oxydation et son déroulement sont importants, car des défauts peuvent naître à l'interface Si/SiO_2, au début de l'oxydation.

L'intérêt du SiO_2 réside dans son faible coefficient de diffusion, par rapport à celui du silicium, environ 10 %. Cela veut dire que la couche d'oxyde doit être suffisamment épaisse pour protéger efficacement le silicium lors des opérations de diffusion. Une couche de SiO_2 de 1 μm protège le silicium de la diffusion des principaux dopants, lors du dopage des zones non protégées jusqu'à une profondeur théorique de 10 μm et pratique de 8 μm. Si la profondeur de diffusion doit être plus importante, il faut augmenter l'épaisseur de la couche de SiO_2.

A noter que le gallium ne peut être employé comme dopant par diffusion, car il traverse aisément la couche de SiO_2.

4. LA DIFFUSION THERMIQUE

La diffusion permet d'obtenir des jonctions uniformes de surface aussi étendue qu'on le désire, sans donner naissance à des tensions mécaniques nuisibles comme les alliages.

Par définition, la diffusion est le phénomène par lequel des corps placés en contact se mélangent sans qu'il y ait un brassage de molécules, par convection, par exemple, lorsqu'il s'agit de fluides. On peut obtenir une diffusion dans un corps à partir d'un alliage superficiel solide ou liquide, et également à partir d'un gaz.

Les lois qui régissent la diffusion sont comparables à celles concernant la propagation de la chaleur dans un solide.

A partir d'une plaquette de silicium dopé, on peut, par diffusion, créer une jonction dans sa masse. Il suffit de diffuser une impureté de type opposé avec une concentration supérieure à celle du cristal original.

On appelle *couche diffusée* la région superficielle dans laquelle la concentration de l'impureté diffusée est partout supérieure à celle de l'impureté présente avant la diffusion. La jonction est située dans le cristal à l'endroit où la concentration des atomes diffusés est égale à celle de l'impureté d'origine.

On pense que les atomes d'impureté s'insèrent dans le réseau cristallin en prenant des places réservées aux atomes du cristal lui-même et laissées vacantes, soit par des imperfections du cristal, soit surtout par l'agitation thermique.

Les atomes du corps diffusant progressent par bonds successifs, d'une place vacante à sa voisine la plus proche.

La *constante de diffusion* dépend de la nature des deux corps en présence. Elle est de plus une fonction très rapidement croissante de la température. Voici quelques valeurs de constante de diffusion (D) d'impuretés dans le silicium à 1 200 °C.

— *Accepteurs (groupe III) :*
  Bore : $D = 2{,}8.10^{-12}$ cm²/s;
  Aluminium : $D = 1{,}3.10^{-11}$ cm²/s.
— *Donneurs (groupe V) :*
  Phosphore : $D = 2{,}8.10^{-12}$ cm²/s;
  Arsenic : $D = 2{,}7.10^{-13}$ cm²/s;
  Antimoine : $D = 2{,}2.10^{-13}$ cm²/s.

On voit que même à 1 200 °C les constantes de diffusion des impuretés dans le silicium sont très petites et qu'ainsi l'opération de diffusion est relativement longue. La courbe de la figure 5-4 donne la répartition N des atomes d'impureté en fonction de la profondeur dans un cristal de silicium contenant 10^{16}/cm³ de dopant. La jonction est située à 4 μm de la surface; la concentration superficielle est égale à 10^{21}/cm³.

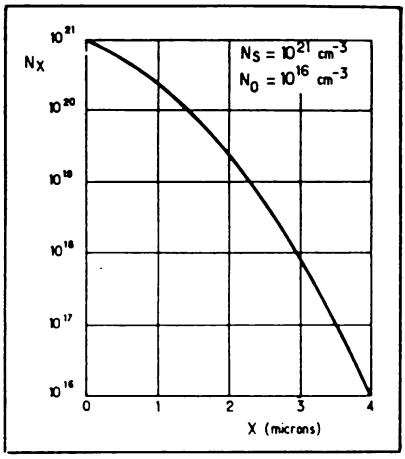


Fig. 5-4. — Diffusion d'une impureté dans un cristal de silicium dopé à 10^{16}/cm^3. La jonction est située à 4 μm de la surface, dont la concentration superficielle est 10^{21}/cm^3.

■ DIFFUSION GAZEUSE

Pour la fabrication des dispositifs au silicium c'est la diffusion gazeuse qui est la plus utilisée.

Les plaquettes de silicium sont placées dans un four où l'on établit une pression partielle de vapeur de l'élément diffusant. On peut évaporer, soit l'impureté elle-même, soit un de ces composés volatils.

Si on évapore l'impureté elle-même, le processus de diffusion est différent selon la pression partielle dans le four.

Si la pression est assez élevée, il se forme sur le silicium à 1 200 °C une phase liquide, mélange en équilibre de l'impureté et du semi-conducteur. La concentration superficielle en atomes d'impureté est alors fixée par la teneur d'impureté en solution dans le silicium.

Si la pression est assez basse, il n'y a pas formation d'alliage superficiel et la concentration de surface est proportionnelle à la pression de vapeur de l'élément diffusant.

On a déjà vu pour le dopage du lingot monocristallin les principaux produits employés; pour la diffusion les impuretés peuvent être :

— sous forme pulvérulente :
P_2O_5 — B_2O_3 qui ne sont pratiquement plus utilisés,
As_2O_3 — Sb_2O_3 encore employés parfois pour les zones enterrées;

— sous forme liquide :
$POCl_3$ — BBr_3 la tension de vapeur est fixée par un bain thermostaté, un gaz inerte entraîne la vapeur vers le four;

— sous forme gazeuse :
PCl_3 — BCl_3 leur emploi tend à diminuer;
PH_3 — B_2H_6 — AsH_3 leur emploi se généralise.

Quel que soit le produit utilisé sa molécule est craquée à haute température, puis les atomes du dopant se combinent avec l'oxygène envoyé dans le four (fig. 5-5).

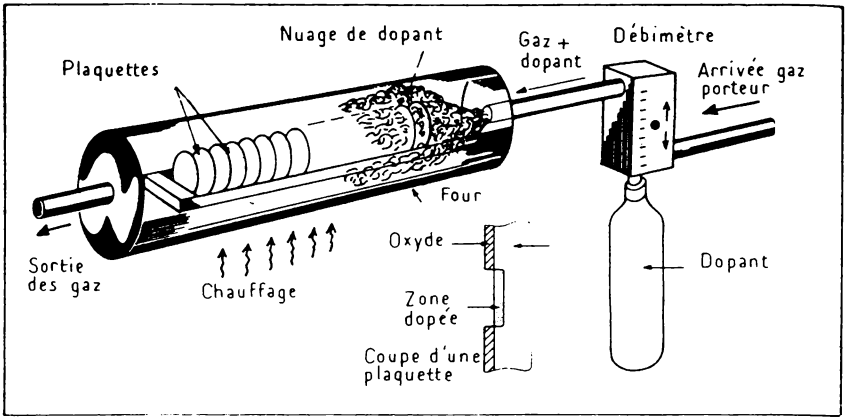


Fig. 5-5. — Représentation schématique d'un four de diffusion.

Ils forment sur les plaquettes une couche vitreuse de verre dopant (P_2O_5 — B_2O_3). La concentration de dopant dans le gaz est maintenue constante pendant l'opération; tandis que le verre se dépose, les atomes du dopant pénètrent le silicium, où ils occupent les imperfections du réseau cristallin.

La température doit être maintenue constante à 1 200 °C ± 0,5 °C dans l'ensemble du four. C'est la prédéposition dont la durée est relativement courte.

La redistribution-oxydation forme la seconde phase de la diffusion. Les plaquettes recouvertes de verre dopant et diffusées sur une faible épaisseur sont placées dans une zone du four dont l'atmosphère est oxydante. Le front d'oxyde se déplace vers l'intérieur de la plaquette selon les cinq points suivants :

• **Participation du verre dopant** à l'édification de la silice vitreuse qui n'est plus pure, mais devient un réseau complexe de SiO_2 — P_2O_5 ou SiO_2 — BO_3 qui va se disputer les liaisons oxygène et perturber la croissance de l'oxyde et même le coefficient de diffusion du dopant.

• **Partage du dopant,** apporté par la prédéposition dans le silicium, à l'interface mobile SiO_2/Si, selon le coefficient de ségrégation du dopant. Si $m > 1$, cas du phosphore, on a une accumulation dans le silicium; si $m > 1$, cas du bore on note une déplétion.

• **Diffusion du dopant** à travers la silice pour retourner dans l'atmosphère du four qui est maintenant dénuée de dopant. Ceci rend nécessaire une phase d'oxydation rapide, à la vapeur d'eau, au départ, suivie d'une phase de densification de réseau d'oxyde, à l'oxygène sec. Cette diffusion dans l'oxyde n'est pas négligeable pour le bore, déjà « pompé » par l'oxyde ($m < 1$).

• **Apparition de dislocations** à l'interface SiO_2/Si, où sont piégés les atomes du dopant qui peuvent y former des précipités.

• **Phénomènes d'exodiffusion** dans le four, maîtrisés par une position convenable des plaquettes sur leur support. On voit qu'une opération de diffusion est toujours accompagnée par un dépôt d'une couche de protection en SiO_2. Cette couche servira pour l'opération de photogravure ultérieure et protège le silicium contre toute contamination.

La diffusion de jonctions de type planar dure plusieurs heures. Cette durée dépend de la nature du dopant et de la profondeur de diffusion. *A 1 250 °C la profondeur de diffusion est proportionnelle à la racine carrée du temps.* Une profondeur de 12 μm est atteinte en 4 h. Les diffusions profondes sont beaucoup plus longues, par exemple : Ga de 80 μm = 40 h, P de 90 μm = 100 h. A ces durées il faut ajouter les temps de montée en température du four de 60 °C/h et de descente en température naturelle jusqu'à 600 °C, température à laquelle on sort les plaquettes du four. Une opération complète de diffusion dure entre 36 h et 48 h, même plus pour les diffusions profondes.

▪ DIFFUSION SOLIDE

Ce type de diffusion est utilisé pour la fabrication des diodes et des thyristors de puissance.

On place les plaquettes de silicium verticalement sur un support rainuré. Ce support présente des petites cavités toutes les dix plaquettes environ, dans lesquelles on dépose le dopant en poudre qui a été pesé avec précision.

L'ensemble est placé dans un tube en quartz fermé à une extrémité. L'autre est obstruée par un bouchon en quartz qui est soudé sur le tube avec un chalumeau. Au centre de ce bouchon se trouve un petit tube de quartz qui est relié à une pompe à vide. Lorsque l'air est complètement éliminé, on le remplace par de l'argon sous une pression égale à $1/5^e$ de la pression atmosphérique. Le petit tube de quartz est fermé, puis coupé au chalumeau.

Le tube sellé ainsi chargé est placé dans le four de diffusion. La montée lente en température est effectuée. A 1 200 °C le quartz se ramollit, il faut alors que la pression interne d'argon contrebalance celle du four. Si le vide avait été conservé le tube s'écraserait sur les plaquettes. Si la pression atmosphérique avait été enfermée dans le tube, à 1 200 °C, elle aurait pu causer sa rupture. On voit que la pression d'argon doit être mesurée avec précision.

Après le temps voulu en fonction de la profondeur de diffusion désirée, le four est refroidi.

Le tube est sorti du four, il est ouvert au moyen d'un chalumeau.

Ce procédé est employé pour les diffusions profondes; étant donné qu'il n'y a pas d'oxygène, ni dans le tube, ni dans le dopant, il n'y a pas formation de SiO_2 à la surface des plaquettes, ce qui est recherché pour certaines technologies.

Le tube de quartz n'est utilisable qu'une fois, ce qui rend ce procédé de diffusion assez coûteux. Par comparaison, les tubes de quartz formant l'enveloppe des fours de diffusion durent un mois environ.

5. LES ALLIAGES

Au début de la fabrication des diodes et des transistors les jonctions étaient obtenues par alliage. Grâce à la technologie planar, les jonctions sont maintenant effectuées par diffusion. Cependant la soudure du dispositif sur l'embase du boîtier et les sorties des électrodes à la partie supérieure de la plaquette se font toujours par alliages; on les appelle « alliages de contact ». Ils ne doivent pas créer une jonction, mais une résistance de sortie la plus réduite possible. La qualité de ce contact dépend des facteurs suivants :

— l'alliage doit avoir obligatoirement un point de fusion inférieur à celui du semiconducteur;
— sa nature chimique doit être telle qu'elle confère au semiconducteur recristallisé de la solution le type choisi (*n* ou *p*) sans introduire d'impuretés susceptibles d'abaisser le temps de vie des porteurs;

— sa pénétration dans le semiconducteur doit être régulière afin de ne pas désorganiser le système cristallin et d'obtenir une bonne planéité de contact. Le mouillage par l'alliage doit être excellent.

Pour bien comprendre le mécanisme des alliages métalliques il y a lieu d'étudier le diagramme d'état d'un alliage binaire (fig. 5-6).

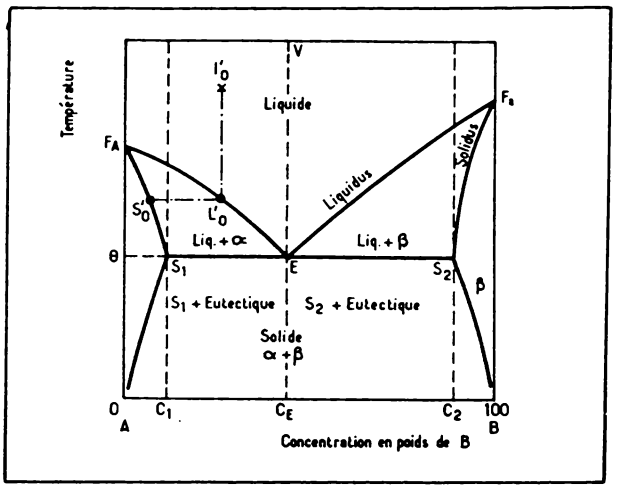


Fig. 5-6. — Diagramme d'état d'un alliage binaire.

On porte en abscisses les concentrations relatives des deux métaux. On a au début du diagramme le premier métal (A), et en fin le second (B). En ordonnées, on indique les températures de début et de fin de cristallisation. Le diagramme obtenu se compose de deux courbes distinctes : le *liquidus,* lieu des températures de début de cristallisation, et le *solidus,* lieu des températures de fin de solidification. Les courbes ont toujours au moins deux points communs : ceux qui correspondent aux points de fusion des constituants à l'état pur (F_A et F_B).

Pour la technologie des semiconducteurs ce sont les diagrammes des alliages qui comportent un point *eutectique* (E) qui sont les plus intéressants. Les deux constituants, totalement miscibles à l'état liquide, ne sont miscibles à l'état solide qu'entre des limites bien déterminées. Le diagramme de fusibilité se présente sous la forme de deux triangles curvilignes dont les sommets supérieurs correspondent respectivement aux points de fusion des deux constituants.

Un liquide homogène figuré par l'_0 commence à cristalliser en L'_0, le premier cristal a la composition donnée par S'_0. A partir de ce moment, le liquide évolue suivant L'_0E et le solide suivant S'_0S_1. Si on continue à refroidir le système, en gardant sa concentration constante, on atteint la température θ pour laquelle le liquide a la concentration C_1 de l'eutectique et le solide a la concentration C_1 du cristal limite S_1. La cristallisation se termine à la température θ. Il se forme un solide hétérogène d'une structure micrographique caractéristique.

On appelle *eutectique* un alliage qui fond ou se solidifie à une température inférieure à celle des deux constituants. La concentration des deux métaux au point d'eutexie est toujours rigoureusement constante.

A titre d'exemple, la figure 5-7 donne le diagramme d'état de l'alliage aluminium-silicium. Le point de fusion de l'aluminium est de 660 °C, celui du silicium 1 420 °C. Le point d'eutexie est à 577 °C. L'alliage comprend 88,3 % d'aluminium et par conséquent 11,7 % de silicium. L'examen de ce diagramme est important. Il permet de prévoir pour les éléments choisis quelles sont leurs concentrations, leurs limites de solubilité mutuelle à une température donnée.

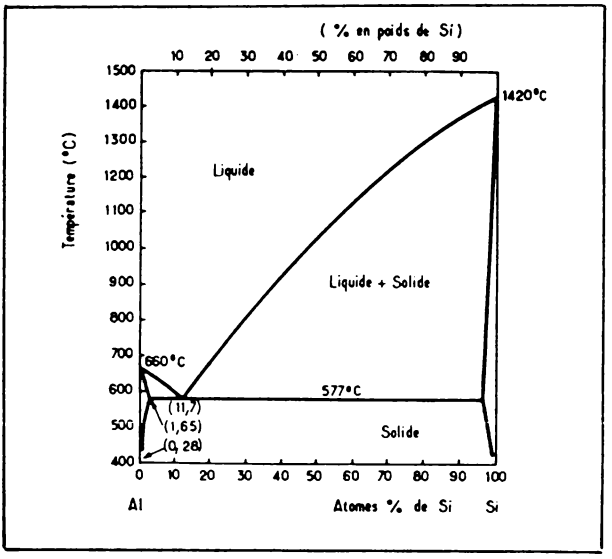


Fig. 5-7. — Diagramme d'état de l'alliage aluminium-silicium.

On peut en particulier en déduire la profondeur de pénétration d'un alliage eutectique dans l'un des constituants porté à une température inférieure à son point de fusion. C'est ainsi qu'à partir du diagramme aluminium-silicium on peut tracer une courbe donnant, en fonction de la température, le rapport de la profondeur de pénétration X de l'alliage à l'épaisseur *e* d'une feuille d'aluminium pur placée sur un monocristal de silicium (fig. 5-8).

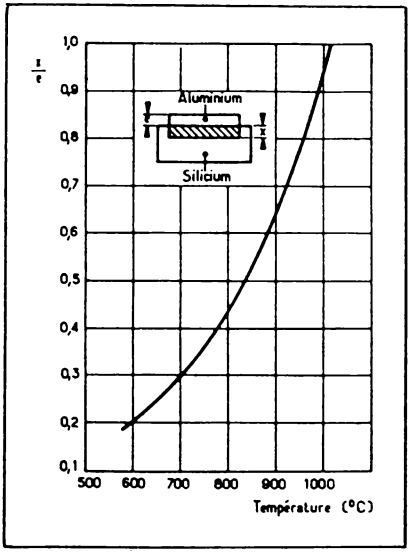


Fig. 5-8. — Pénétration de l'aluminium dans le silicium.

D'une manière générale, il ne faut pas que l'alliage soit élaboré à une température trop élevée. L'expérience montre, en effet, que le temps de vie d'un monocristal diminue rapidement lorsque la température croît.

D'autre part, la tension de vapeur des métaux ou métalloïdes utilisés peut devenir suffisante pour provoquer leur volatilisation partielle, modifiant ainsi les proportions choisies et risquant d'entraîner une pollution du semiconducteur.

La quantité d'élément dopant retenue dans le semiconducteur recristallisé de la phase liquide dépend du *coefficient de ségrégation* de cet élément : $K = C_s/C_l$ (C_s : concentration de l'impureté dans la phase solide, C_l : concentration de l'impureté dans la phase liquide).

Les métaux choisis pour former l'alliage avec les semiconducteurs ont souvent des coefficients de dilatation notablement différents. Il en résulte, lors du refroidissement de l'alliage formé, des contraintes mécaniques qui peuvent devenir rapidement critiques si on cherche à augmenter les surfaces de contact pour les dispositifs de puissance. Cette différence de dilatation amène parfois la destruction du contact.

On a intérêt à choisir un alliage dont le point de solidification soit le plus bas possible, compte tenu d'une marge de sécurité pour les dispositifs à grande puissance dont la jonction peut atteindre 250 °C. En effet, les variations de dimensions sont d'autant plus grandes que l'on s'écarte du point de cristallisation.

Un artifice, couramment utilisé, consiste à compenser les efforts engendrés en appliquant sur l'alliage un métal ayant un coefficient de dilatation voisin de celui du silicium. L'alliage se trouve alors comprimé entre deux lames dont les propriétés mécaniques sont analogues, ce qui a pour résultat d'équilibrer les tensions. C'est le molybdène qui est généralement choisi, car il réunit le plus de qualités. Mais il faut le souder sur l'alliage et l'étamage direct n'est pas possible. On dépose au préalable sur l'une des faces de la lame de molybdène une couche de cuivre ou de nickel que l'on fait diffuser partiellement dans le métal pour en augmenter l'adhérence.

Le tableau I, ci-dessous, donne les caractéristiques eutectiques et le coefficient de dilatation de quelques métaux. On voit, en particulier, les différences appréciables entre le coefficient de dilatation du silicium et celui des métaux généralement employés dans les alliages.

TABLEAU I

Éléments	Type	Température de l'eutectique avec le silicium (°C)	Pourcentage en poids du métal dans l'eutectique	Coefficient de dilatation à 20 °C	Module d'élasticité (dyne . cm²)	Mouillage sur le silicium	Numéro des figures
Si	—	—	—	$4{,}2.10^{-6}$	$15{,}6.10^{11}$	—	—
Al	*p*	577	88,3	25.10^{-6}	$5{,}5\text{-}7{,}7.10^{11}$	facile	5-7
Sb	*n*	630	99,98	12.10^{-6}	$7{,}8.10^{11}$	difficile	5-12
Au	*n*	370	94	$14{,}3.10^{-6}$	$7{,}85.10^{11}$	facile	5-9
Ag	*n*	830	95,6	$18{,}8.10^{-6}$	$7{,}75.10^{11}$	facile	

Le tableau II donne la liste des métaux qui sont utilisés pour compenser les contraintes mécaniques de la jonction. On voit que le molybdène et le tungstène ont des coefficients de dilatation très voisins de celui du silicium.

Enfin, le tableau III donne, en particulier, le coefficient de ségrégation K pour les différents métaux. Il dépend de la température, les valeurs données sont celles situées près du point de fusion. On voit que l'aluminium qui est souvent utilisé avec le silicium a un coefficient de ségrégation très faible : 0,004, soit une

TABLEAU II

Matériau	Coefficient de dilatation à 20 °C	Remarques
Silicium	$4{,}2.10^{-6}$	doit être mince et très dopé pour avoir une conductibilité électrique et thermique suffisante, ne s'étame pas directement
Molybdène	$4{,}9.10^{-6}$	ne s'étame pas directement
Tungstène	$4{,}5.10^{-6}$	—
Tantale	$6{,}7.10^{-6}$	—
Fernico	5.10^{-6}	Fe : 54 %, Co : 17 %, Ni : 29 % — peuvent contaminer l'alliage à température élevée
Covar	3 à 5.10^{-6}	Fe : 54 %, Co : 19 %, Ni : 27 % — peuvent contaminer l'alliage à température élevée

concentration assez faible de métal de type *p* dans la couche de silicium recristallisée. Le bore est plus intéressant (K = 0,9), mais son point de fusion est trop élevé. On peut cependant introduire du bore dans le silicium à 800 °C en profitant de sa solubilité dans l'eutectique aluminium-silicium.

TABLEAU III

Métaux	Poids atomique	Nombre atomique	Densité	$K = \frac{C_L}{C_S}$ pour le silicium	Point de fusion (°C)	Point d'ébullition (°C)	Énergie d'ionisation dans le silicium (eV)	
							Niveaux donneurs	Niveaux accepteurs
Bore	10,82	5	2,3	0,9	2100	2550		0,046
Aluminium	26,98	13	2,7	0,004	660	1440		0,067
Indium	114,76	49	7,3	5.10^{-4}	156,4	2100		0,16
Gallium	69,72	31	5,9	0,01	29,8	2100		0,071
Arsenic	74,91	33	5,7	0,3	814 (36 atm)	subl. 615	0,053	
Antimoine	121,76	51	6,6	0,04	631	1440	0,043	
Phosphore	30,976	15	1,82	0,35	44,1	282	0,045	
Or	197,2	79	19,3	3.10^{-5}	1063	2600	~ 0,7	~ 0,5
Fer	55,85	26	7,9	5.10^{-4}	1535	2800	0,55 et 0,75	
Cobalt	58,94	27	8,9	~ 10^{-7}	1495	2900		
Tungstène	183,92	74	19,3	~ 10^{-4}	3370	5900		
Zinc	65,377	30	7,14		419,5	907		0,31

En pratique, les alliages de contact sur une plaquette de silicium comprennent : la soudure du dispositif sur le boîtier et les connexions effectuées sur la partie supérieure de la plaquette.

■ SOUDURE DU SILICIUM SUR LE BOÎTIER POUR LES DISPOSITIFS DE PETITE PUISSANCE

Après un rodage de la face arrière de la plaquette pour la débarrasser de la couche de SiO_2 de protection, on réalise un contact ohmique avec le substrat.

S'il s'agit de transistors le substrat est dopé n_+, tandis que pour les circuits intégrés il est dopé p.

Par évaporation sous vide, on le recouvre d'une mince couche d'or dopée en conséquence.

Un alliage d'or à 1 % d'antimoine est dopé n, tandis qu'un alliage d'or à 0,6 % de gallium est dopé p.

On fait subir à l'alliage un traitement thermique de façon à l'amener à la température voulue pour obtenir un alliage eutectique avec le silicium (370 °C) (fig. 5-9. On obtient un excellent contact très peu résistant.

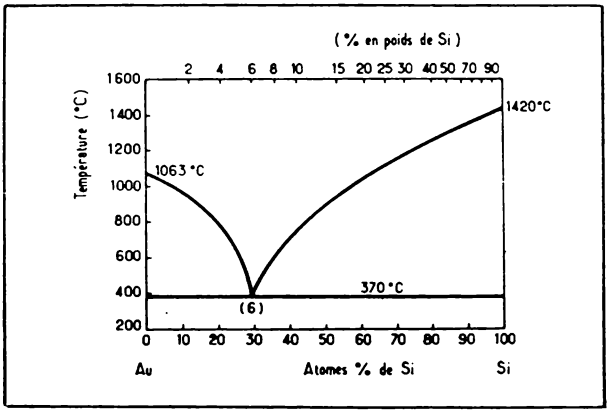


Fig. 5-9. — Diagramme d'état de l'alliage or-silicium.

En fin d'opération, cette couche d'or est soudée sur l'embase dorée du boîtier.

■ SOUDURE DU SILICIUM SUR LE BOÎTIER POUR LES DISPOSITIFS DE PUISSANCE

Ici, les problèmes de différence du coefficient de dilatation entre le silicium et l'embase se posent.

Il existe deux modes de liaison fondamentaux entre la pastille de silicium et l'embase métallique du boîtier qui permettent de tenir correctement les essais de fatigue thermique. Il s'agit des soudures dures et des soudures tendres.

On entend par *soudure dure* une liaison dont le rapport contrainte-allongement est traité dans la région élastique. C'est le cas des techniques au molybdène ou au tungstène où les coefficients de dilatation de ces métaux sont adaptés à celui du silicium. Il est relativement aisé de calculer les forces développées au niveau de chaque interface.

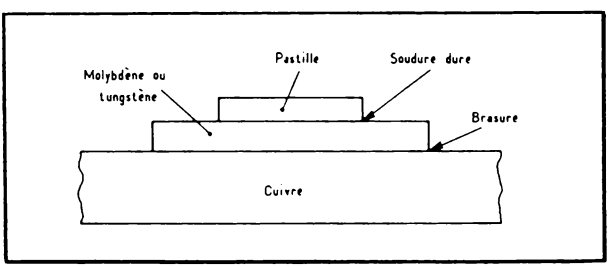


Fig. 5-10. — Technique de soudure dure de la pastille d'un transistor de puissance au silicium sur l'embase.

La figure 5-10 montre le principe de cette soudure. La pastille de silicium est bridée par le disque de molybdène ou de tungstène, sur lequel elle est soudée.

Ce disque est ensuite soudé sans difficulté, par brasure, sur l'embase du boîtier en cuivre.

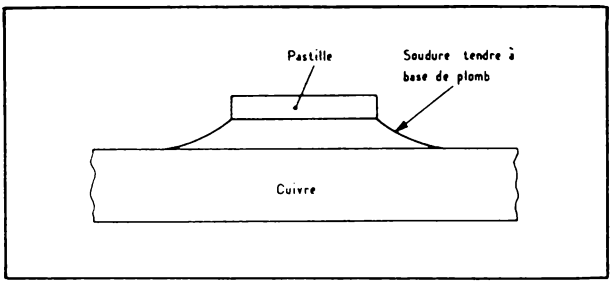


Fig. 5-11. — Soudure tendre de la pastille sur l'embase.

La figure 5-11 donne le schéma de cette soudure. La pastille de silicium est soudée par l'étain-plomb sur l'embase de cuivre. C'est la soudure qui, par son élasticité, absorbe la différence des coefficients de dilatation.

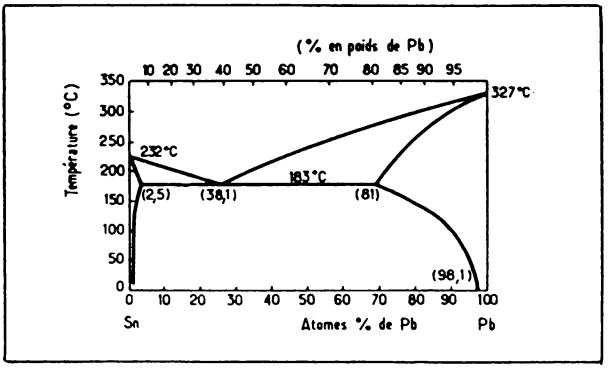


Fig. 5-12. — Diagramme d'état de l'alliage étain-plomb. Il s'agit de la soudure eutectique ordinaire.

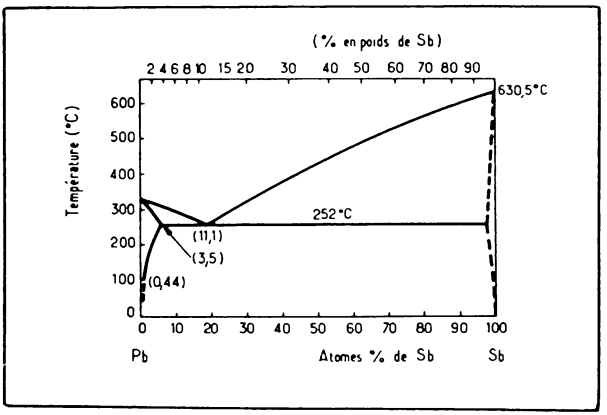


Fig. 5-13. — Diagramme d'état de l'alliage plomb-antimoine.

Dans le cas de *soudure tendre,* le rapport contrainte-allongement est inélastique car il se produit des glissements métalliques. Cette soudure à base de plomb absorbe les forces de dilatation. On peut calculer le nombre de cycles de fatigue avant l'apparition des premiers défauts.

La figure 5-12 montre le diagramme d'état de l'alliage étain-plomb qui est la soudure ordinaire. Sa température eutectique est trop basse (183 °C) pour les dispositifs de puissance importante; pour eux, on préfère l'alliage plomb-antimoine dont la température eutectique est de 252 °C (fig. 5-13).

Parfois, une couche de nickel est appliquée sur le silicium, avant la soudure à base de plomb.

▪ SOUDURE DES SORTIES SUPÉRIEURES POUR LES DISPOSITIFS DE PETITE PUISSANCE

La partie supérieure de la plaquette de silicium est souvent recouverte de nickel pour la fabrication des diodes. Par contre, les sorties des transistors et des circuits intégrés sont en aluminium. Cet aluminium est déposé par évaporation sous vide, suivi d'un traitement thermique, vers 600 °C, qui permet à l'alliage eutectique de se former (fig. 5-7).

L'opération est délicate car les zones diffusées recouvertes par l'aluminium peuvent n'avoir que 1 ou 2 μm d'épaisseur et il ne s'agit pas de court-circuiter cette électrode, ni de faire un contact insuffisant, source de résistance série parasite.

Il s'agit maintenant de relier ces zones recouvertes d'aluminium avec les broches de sortie des transistors et des circuits intégrés. On utilise, soit un fil d'or, soit un fil d'aluminium pour effectuer cette liaison qui nécessite deux soudures.

Les fils de 25 μm sont les plus courants, ils admettent 0,6 A max; si l'intensité de la sortie est supérieure on emploie des fils de 50 μm.

— **Le fil d'or** est soudé selon la technique « *ball bonding* » par ultrasons et chauffé entre 150 et 180 °C. La figure 5-14 (*a*) montre comment l'outil applique la « balle » formée à chaud, par une flamme d'hydrogène ou par une décharge capacitive, sur l'aluminium du dispositif.

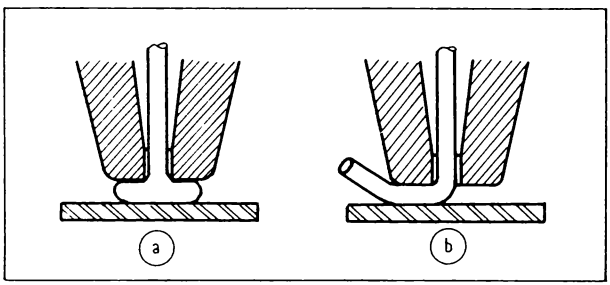


Fig. 5-14. — Fixation des fils d'or par « ball bonding ».
(*a*) soudure sur le circuit;
(*b*) soudure sur la sortie.

Puis, l'outil guide le fil jusqu'à la broche de sortie et le soude par simple pression (fig. 5-14 (*b*)). La flamme d'hydrogène coupe alors le fil.

Cette technique est surtout utilisée pour les transistors et pour les circuits intégrés en présentation plastique.

— **Le fil d'aluminium** est fixé selon la technique « *wedge bonding* » par ultrasons à la température ambiante. La figure 5-15 montre la position de l'outil

pour réaliser les deux soudures. On obtient une interpénétration moléculaire du fil sur l'aluminium et sur la surface de la sortie. Le fil est coupé par une flamme d'hydrogène.

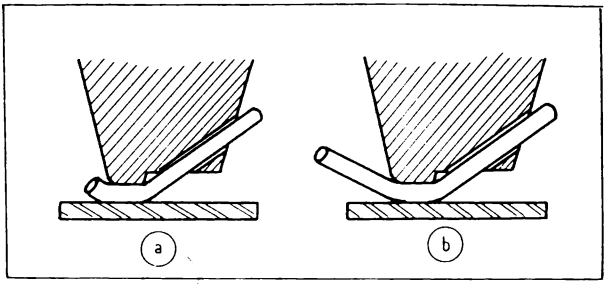


Fig. 5-15. — Fixation des fils d'aluminium par « wedge bonding », sur le circuit et sur la sortie.

Le fil d'aluminium est préféré pour les transistors en boîtier métallique et les circuits intégrés en boîtier céramique des séries militaires, spatiales ou professionnelles.

En effet, avec le fil d'or fixé sur l'aluminium on peut craindre la contamination du silicium. C'est une intermigration de l'or dans l'aluminium, puis dans le silicium. C'est le phénomène de la *peste pourpre* qui détériore le circuit près des sorties. Cette contamination a été fortement réduite depuis que l'on recouvre de verre fondu l'ensemble du circuit terminé, à l'exception des sorties; c'est la *glassivation.*

Devant la progression vertigineuse du prix de l'or, l'utilisation de fil d'aluminium se répand. Cependant il faut veiller à la bonne réalisation des soudures qui sont plus délicates. Les normes prescrivent que ces fils doivent tenir une traction de 1,5 g sans casser, ni se dessouder.

Il existe des machines automatiques pilotées par microprocesseur qui procèdent à la pose et à la soudure de ces fils. Les alignements, les points de connexion, la longueur des fils entre chaque soudure, afin de former une boucle de hauteur normale et la coupure du fil entre chaque connexion sont identifiés au cours de la première opération et mémorisés sur disque souple. Ces machines sont utilisées pour les circuits intégrés complexes nécessitant un grand nombre de sorties (40 ou 64); leur vitesse est impressionnante.

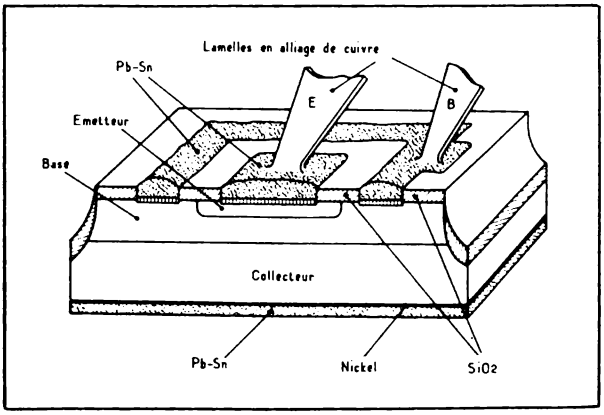


Fig. 5-16. — Prises de contact émetteur et base d'un transistor de puissance à courant élevé.

■ SOUDURE DES SORTIES SUPÉRIEURES POUR LES DISPOSITIFS DE PUISSANCE

Les diodes de puissance sont souvent nickelées et fixées au boîtier et à la tresse de sortie pour soudure tendre, ou par soudure dure.

Les transistors de puissance ont leurs sorties supérieures réalisées par des fils d'aluminium de 50 μm, ou même par deux fils de 50 μm, selon la technique classique par « wedge bonding ». L'interface aluminium-aluminium est préférable à l'interface or-aluminium pour les transistors de puissance, à cause du risque de contamination du silicium par peste pourpre.

Pour les courants très élevés, il est indispensable d'utiliser des lamelles de cuivre soudées sur les broches de sortie (fig. 5-16) et sur les contacts émetteur et base de la pastille. On immerge le transistor dans un bain de soudure liquide à l'étain-plomb. Il se dépose, ainsi, une pellicule de soudure tendre sur les zones métallisées à l'aluminium. Puis, on soude sans difficulté les languettes de cuivre étamé.

6. LA DIFFUSION SOLIDE PAR PEINTURE OU PAR DISQUES DOPANTS

La diffusion en phase vapeur est surtout utilisée pour la fabrication des transistors et des circuits intégrés. Par contre, pour l'obtention des diffusions profondes des diodes de puissance et des diodes zener on emploie souvent la diffusion par peinture ou par disques dopants. Ce procédé permet une production plus importante dans des fours classiques, donc une fabrication plus économique pour les diffusions dont la profondeur dépasse 10 μm.

Nous allons décrire le procédé par disques dopants, mis au point par *Semi-éléments inc-U.S.A.*

Il s'agit de disques de cellulose découpés du même diamètre que les dimensions normalisées pour les rondelles de silicium soit : 5,08 cm (2″), 7,62 cm (3″) et 10,16 cm (4″).

Ils sont teintés pour éviter toute erreur : blanc pour le bore (p) et rose pour le phosphore (n). Ils contiennent respectivement 3 % en poids de produit dopant par rapport à deux rondelles de silicium. En outre, ils sont enduits d'alumine Al_2O_3 afin d'éviter que les rondelles de silicium ne collent les unes aux autres lors de la diffusion au four. Enfin, ces disques ne sont pas hygroscopiques et peuvent être conservés en sachets de plastique fermés, sans autre précaution.

Par exemple, pour la fabrication de diodes zener, on part d'une rondelle de silicium de 200 μm d'épaisseur, dopée n au tirage, et dont la résistivité est fonction de la tension de zener à obtenir. Il s'agit de diffuser sur une face une impureté p pour réaliser la jonction et sur l'autre face une impureté n pour obtenir une zone $n+$ à faible résistivité, donnant une faible résistance de contact de sortie. Enfin, on dépose sur les deux faces une couche de nickel facilitant la soudure de la pastille découpée, sur le boîtier d'une part, et sur la tresse de sortie, d'autre part.

Avec ce procédé, on opère de la façon suivante :

— dégraissage des rondelles de silicium au trichloréthylène;
— rinçage au méthanol et à l'eau désionisée;
— attaque chimique à l'acide sulfurique étendu;
— lavage au méthanol et à l'eau désionisée;
— séchage à l'infra-rouge;

— dans une nacelle de quartz, procéder à l'empilage suivant :
— une rondelle de silicium échantillon qui ne participe pas à la fabrication, un disque de phosphore, une rondelle de silicium, un disque de bore, une rondelle de silicium, un disque de phosphore, une rondelle de silicium et ainsi de suite... La pile formée peut avoir la moitié de la hauteur du four; on peut construire plusieurs piles, côte à côte, pour remplir la moitié de la surface du four;
— porter le four entre 1 275 °C et 1 285 °C;
— placer le chargement à l'entrée du four et le faire pénétrer lentement, afin d'éviter un choc thermique trop important : environ 1 à 2 cm par minute;
— les disques de cellulose sont rapidement détruits et il faut prévoir une petite cheminée dans le four pour l'élimination des fumées; la diffusion s'effectue donc à l'air et non pas sous atmosphère inerte;
— pour obtenir une diffusion profonde de 50 μm environ, la cuisson dure 18 heures; les disques dopants diffusent dans les deux pastilles en contact: elles sont donc inversées les unes par rapport aux autres;
— la sortie du four doit également être progressive pour éviter des contraintes dues à un refroidissement trop rapide;
— les rondelles sont décapées à l'acide sulfurique étendu pour éliminer les résidus vitreux de surface, lavées et séchées;
— elles sont recouvertes de nickel par dépôt chimique;
— découpées au diamant en pastilles de surface compatible avec la puissance du dispositif;
— enfin, les pastilles sont montées dans un boîtier classique, ou enrobées de plastique.

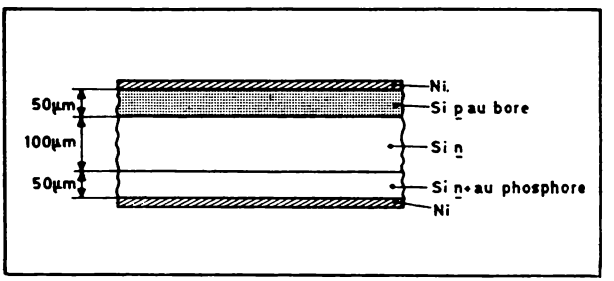


Fig. 5-17. — Vue schématique d'une pastille de silicium pour diode Zener, dopée et recouverte de nickel.

La figure 5-17 donne une vue schématique de la pastille terminée.
Selon la tension de zener désirée, on part d'une rondelle de silicium plus ou moins dopée au tirage; en voici deux exemples :

TABLEAU

	ρ Si Ω cm	Porteurs/ cm³	Tension de zener (V)	Durée de vie des porteurs	Courant direct
A	80	10^{14}	1200	5 à 8 µs	2 A pour 1 V de chute directe pour une pastille de 0,5 cm²
B	0,02	10^{16}	15	< 1 µs	

La figure 5-18 donne le profil de diffusion pour ces deux exemples; la concentration superficielle des porteurs est comprise en 10^{18} et 10^{19} par cm³; la

profondeur de diffusion est de 50 μm, après 18 heures à 1 275 °C.

Il faut remarquer qu'avec ce procédé les tranches des rondelles de silicium ne sont pas dopées et qu'il n'est pas nécessaire de les éliminer.

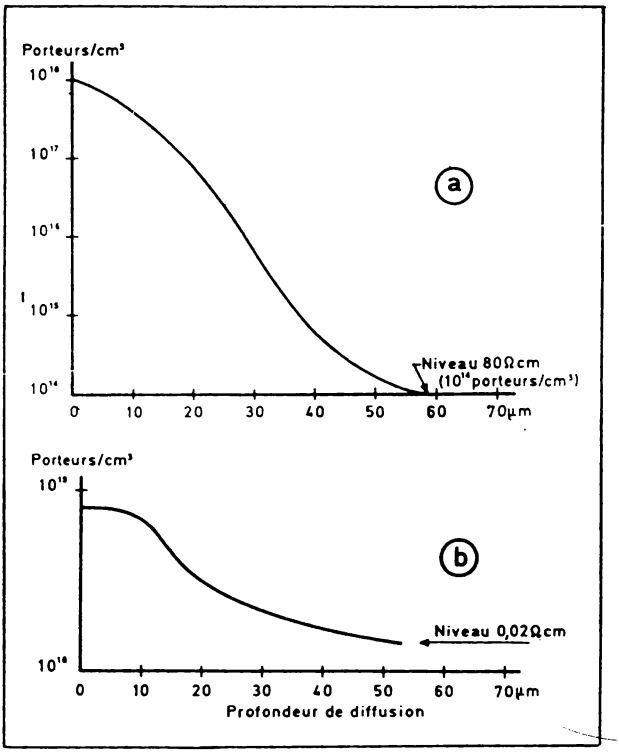


Fig. 5-18.
(*a*) profil de la concentration des porteurs de bore diffusés dans une plaquette de silicium *n* de résistivité 80 Ω.cm (température diffusion 1 275 °C, bore 3 % en poids);
(*b*) même courbe de diffusion pour une plaquette de silicium n^+ de résistivité 0,02 Ω.cm.

7. L'USINAGE ET LE DOPAGE PAR LES IONS OU PAR LES RAYONS X

Deux procédés sont utilisés :

■ L'USINAGE ET LE DOPAGE PAR LES IONS, SANS MASQUE

Dans ce procédé, la plaquette de silicium est soumise directement à l'action des ions, sans masque ni photorésist.

Un très fin pinceau d'ions vient bombarder la surface du silicium qui est positionnée avec précision en X et en Y (fig. 5-19). La plaquette est refroidie et cette opération est effectuée à une température bien inférieure à celle des fours de dif-

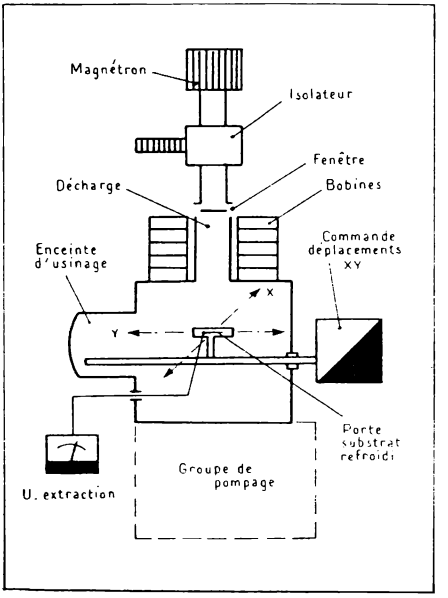


Fig. 5-19. — Principe d'une machine pour l'usinage et pour l'implantation ionique.

fusion, ce qui est un avantage en ce qui concerne la durée de vie des porteurs, l'implantation de dopages faibles et l'obtention de profils de concentration optimisés.

Selon l'énergie des ions, on distingue :

— **Les ions à faible énergie** (0,1 à 100 eV) se fixent en surface, on obtient des couches ioniques par pulvérisation.

— **Les ions de moyenne énergie** (100 eV à 5 keV) produisent un décapage superficiel, c'est un sablage ionique.

— **Les ions à haute énergie** (5 keV et 1 MeV) pénètrent dans la structure cristalline du silicium jusqu'à 1 à 2 μm de la surface. Chaque ion prend sa place dans cette structure en créant autour de lui une zone de perturbation. Il faut prévoir, ensuite, un traitement thermique vers 600 °C pour rétablir la structure originelle; c'est l'implantation ionique. Tous les dopants habituels (B-Al-P-As) peuvent être employés. Du fait du contrôle précis des paramètres, on peut obtenir des niveaux de concentration très faibles (inférieur à $10^{16}/cm^3$) que la diffusion thermique ne permet pas d'atteindre.

— **Les ions à très haute énergie** (> 1 MeV) entraînent des dislocations détruisant la structure cristalline. Les avantages de l'implantation ionique sont les suivants :

— excellente définition des dimensions et de la position des zones dopées; précision du faisceau : 0,1 μm;
— liberté du choix de l'importance et de la profondeur du dopage par le réglage de la durée et de l'énergie d'accélération des ions;

Par contre, les inconvénients de l'implantation ionique sont les suivants :

— nécessité de travailler sous vide avec un appareillage coûteux;
— lenteur de l'opération, puisque les zones à doper sont balayées par le faisceau les unes après les autres.

▪ LE DOPAGE IONIQUE AVEC MASQUE ET PHOTORÉSIST

Ce procédé nécessite la création de masques spéciaux. Le photorésist utilisé est sensible à un flux d'électrons; on obtient, ainsi, des masques présentant des détails extrêmement fins, de l'ordre du μm.

Grâce à ces masques et par photogravure on attaque le SiO_2 aux endroits à doper.

Les plaquettes sont ensuite placées dans une machine sous vide qui ressemble à celle de la figure 5-19, mais dont le bombardement ionique couvre toute la surface de la plaquette. On dope ainsi, en une seule fois, les nombreuses zones existant à la surface d'une plaquette de 10 cm destinée à fabriquer des circuits intégrés.

Cette technologie s'oriente vers l'utilisation de rayons X qui permettra la réalisation de masques encore plus précis et dont les détails seront inférieurs au μm.

▪ LA TECHNOLOGIE SOUS PLASMA RÉACTIF

Lorsqu'on soumet un gaz sous pression réduite à un champ électrique, il se forme une décharge luminescente et la création d'un plasma.

Le plasma est un milieu fortement ionisé qui contient des ions positifs, des ions négatifs, des radicaux neutres excités et des électrons.

Cette technologie est utilisée pour le dépôt d'isolants à basse température et pour la gravure sèche.

— **Dépôt d'isolants :** le réacteur est équipé d'électrodes spéciales. L'une d'elles, chauffée par effet joule, sert de porte substrat (fig. 5-20).

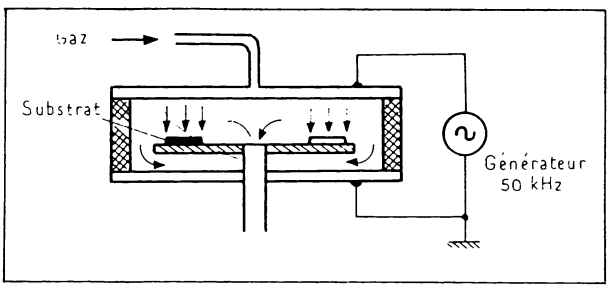


Fig. 5-20. — Principe d'un réacteur à plasma.

Par ce procédé on peut déposer du Si_3N_4 sur les circuits intégrés pour les passiver. On peut également encapsuler les dispositifs à l'arséniure de gallium (vitesse de dépôt : 10 à 20 nm/mn).

— **Attaque sèche :** c'est-à-dire sans acide liquide. On peut graver des motifs jusqu'à 1,5 μm dans un film d'aluminium, par exemple.

On peut graver aussi bien l'oxyde de protection des circuits (SiO_2 — Si_3N_4) que le silicium, l'arséniure de gallium ou l'aluminium et le tungstène, avec une grande précision.

CHAPITRE VI

LE PROCESSUS GÉNÉRAL DE LA TECHNOLOGIE PLANAR

Après avoir étudié, au cours du chapitre précédent, les traitements thermiques de base, nous allons maintenant suivre le cheminement de la plaquette de silicium dopée, dans les divers ateliers, jusqu'à sa sortie sous forme de diodes ou de transistors classiques.

Nous reviendrons sur ce processus pour les circuits intégrés, car il se complique sérieusement.

Pour fabriquer une diode il suffit d'établir une jonction, avec éventuellement une couche épitaxiale.

Pour un transistor, il faut déposer une couche épitaxiale, dans laquelle on procède à deux diffusions successives. Les dispositifs de chacun des types fabriqués seront étudiés séparément, au cours des chapitres suivants.

1. LES MAQUETTES

Les maquettes servent à étudier les caractéristiques dimensionnelle du dispositif de façon à réaliser le ou les masques de photogravure.

Pour une diode, on a besoin d'un masque pour la diffusion de la jonction et d'un masque pour la sortie de la zone diffusée.

Pour un transistor, il faut prévoir un masque supplémentaire, car il nécessite une double jonction.

La figure 6-1 donne le schéma de principe de la diode et du transistor, pris en exemple.

Le dessin des maquettes est effectué à la main, ou avec l'aide de la bibliothèque des structures en mémoire dans un ordinateur.

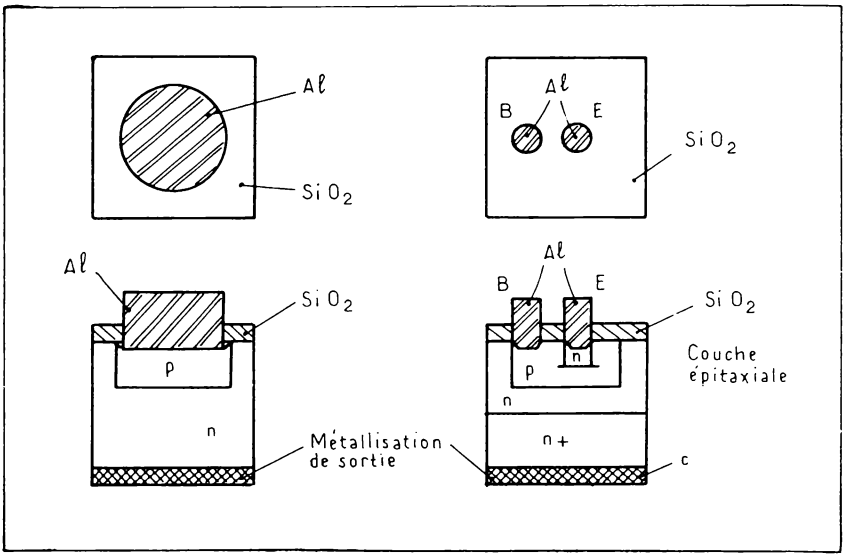


Fig. 6-1. — Principe de la fabrication d'une diode et d'un transistor.

Les maquettes définitives sont découpées sur un film plastique pelliculable. Ce film comprend, en fait, deux épaisseurs collées l'une sur l'autre. Celle du dessous est transparente; celle du dessus qui est pelliculable est rouge, opaque pour le rayonnement ultraviolet. L'échelle adoptée dépend de la complexité du dessin, elle peut atteindre 200, ou même 500 pour les circuits intégrés à haute intégration LSI et VLSI.

On obtient le dessin du circuit transparent sur fond opaque.

Pour les deux exemples simples (fig. 6-1), le dessin se compose uniquement d'une circonférence dont le diamètre est plus ou moins important.

2. LES MASQUES

Les maquettes définitives sont photographiées de façon à obtenir une plaque négative à l'échelle 10.

Cette plaque est contrôlée avec soin, elle doit être absolument plane; un bombé de 1 μm est inacceptable pour les circuits intégrés complexes, car il entraînerait des défauts de netteté.

La pastille élémentaire peut mesurer 0,5 mm de côté dans notre exemple. Or, la plaquette possède un diamètre de 76 mm ou de 100 mm. Il faut donc reproduire ce dessin, autant de fois qu'il est nécessaire de façon à couvrir toute la surface de la plaquette de silicium; dans notre exemple, environ 6 000 fois sur une plaquette de 100 mm.

C'est le rôle du *photorépétiteur*, une machine extrêmement complexe et précise qui reproduit à l'échelle 1 le dessin, sur un film photographique de la dimension voulue. On obtient un cliché, sur lequel les dessins sont noirs sur fond clair transparent. Il est contrôlé avec soin. Toutes ces opérations sont effectuées dans un local ultra-propre, sans poussières, avec un personnel complétement protégé.

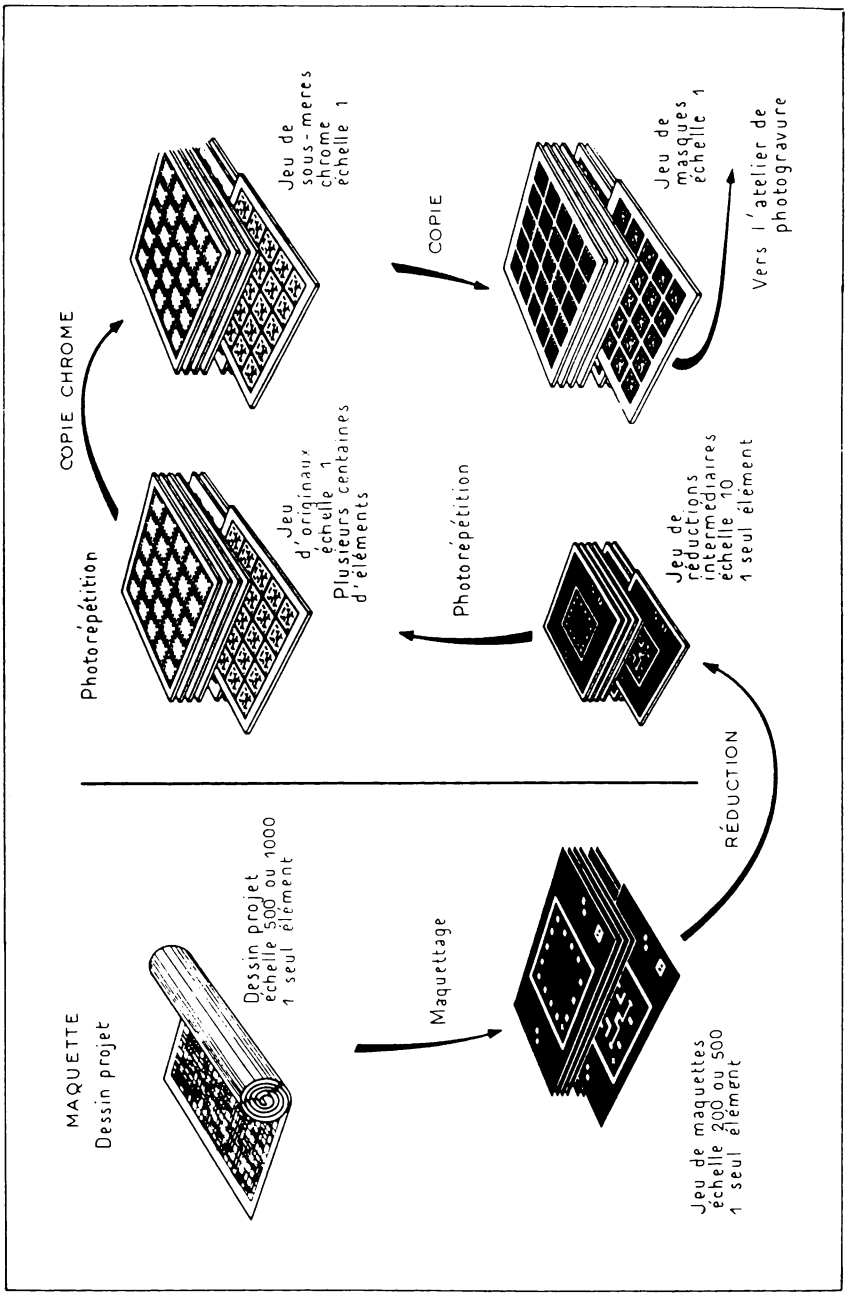


Fig. 6-2- — Résumé de la fabrication de la maquette et des masques pour un circuit intégré.

La gélatine des plaques photographiques n'est pas assez résistante pour servir en fabrication. On transfert le cliché obtenu par le photorépétiteur sur une plaque de verre recouverte de chrome ou d'oxyde de fer.

• **Masque au chrome**

Une plaque de verre est revêtue de chrome (O,2 μm) par vaporisation cathodique. Elle est recouverte d'une mince couche de résine photosensible et séchée en étuve.

Cette plaque est placée sous le cliché du photorépétiteur et insolée ou moyen de rayons ultraviolets.

La résine est polymérisée sous les parties transparentes du cliché, tandis qu'elle n'est pas modifiée sous les parties sombres (résine dite « négative »).

La plaque est développée; la résine des zones non polymérisées est dissoute dans le bain.

La plaque est plongée dans l'acide — qui attaque le chrome non protégé par la résine — (Perchlorure de fer + acide chlorhydrique ou Ferricyanure de potassium + soude).

Un solvant spécial élimine la résine restante. Après lavage, séchage et vérification, on obtient les *sous-mères chrome*.

• **Masque à l'oxyde de fer**

Certains industriels préfèrent l'oxyde de fer au chrome pour la fabrication des masques. Un tel masque est opaque aux ultraviolets (365 nm), mais il est transparent au rouge (550-620 nm) ce qui permet à l'opérateur d'aligner le masque sur le motif déjà diffusé avec plus de facilité.

Le processus de fabrication est le même que celui des masques au chrome. L'attaque du fer à éliminer est effectué par une solution saturée de cristaux de chlorure ferreux dans l'acide chlorhydrique.

• **Masque de fabrication**

La sous-mère chrome ne sert uniquement qu'à produire les masques de fabrication. C'est une référence durable du circuit, tandis que les masques de fabrication s'usent et doivent être remplacés assez souvent. En définitive le dessin est transparent sur fond opaque.

La figure 6-2 résume la fabrication de la maquette et des masques qui vient d'être exposée; il s'agit ici d'un élément schématisé d'un circuit intégré.

3. LA PHOTOGRAVURE

• **Oxydation des plaquettes**

Les plaquettes de silicium correctement dopées, recouvertes ou non par une couche épitaxiale doivent être oxydées en surface. Ces opérations ont été décrites au cours du chapitre V.

• **Pose de la résine photosensible *(photorésist)***

La plaquette de silicium oxydée est séchée en étuve. Puis, elle est recouverte par une mince couche de 1 μm de photorésist.

Afin que cette couche soit bien régulière, on pose la plaquette sur le plateau d'une « tournette ». Quelques gouttes de résine sont versées sur le centre de la plaquette. La « tournette » est mise en route, à environ 6 000 tr/mn. La résine s'étale en un film très régulier; le surplus est éliminé.

La plaquette est à nouveau placée dans une étuve pour sécher la résine.

• **Insolation**

Le premier masque est positionné avec précision sur la plaquette. L'ensemble est insolé par une source riche en rayons ultraviolets : lampe à arc ou tubes fluorescents (λ = 300 à 400 nm). Avec une épaisseur de photorésist de 1 μm, il faut 1 mW/cm^2 de rayons ultraviolets pendant 10 s.

Le deuxième masque, et les suivants, sont positionnés au moyen d'une mire, ou d'un détail produit lors de l'opération précédente. Cette superposition rigoureuse est indispensable; elle conditionne le fonctionnement correct du circuit terminé.

On a vu que sur le masque de fabrication le dessin du circuit est transparent sur fond sombre. La résine utilisée est dite « positive »; c'est-à-dire que ce sont les parties insolées de la résine qui sont solubles dans le produit de développement livré avec la résine, par le fournisseur.

Ce type de résine se comporte à l'inverse de celle « négative », qui a été employée pour le masque de chrome.

• **Développement ou dépouille**

La plaquette est plongée dans le bain de développement, la résine correspondant au circuit est éliminée (dépouillée). Puis, elle est rincée à l'eau et séchée. Un contrôle sous microscope, s'assure que la dépouille est complète et que le positionnement du masque est correct. On observe la superposition parfaite des mires.

La plaquette est passée au four, afin de durcir la résine pour qu'elle résiste à l'attaque chimique. Elle est plongée dans un bain d'acide fluorhydrique qui dissout la couche de SiO_2 non protégée par le vernis; on enlève ainsi la protection, mettant à nu le silicium aux endroits à diffuser.

Un contrôle est effectué au microscope de façon à s'assurer que l'oxyde a bien été éliminé complètement, aux endroits voulus.

• **Élimination de la résine**

Un solvant spécial dissout la résine restant sur la plaquette. Puis, elle est décapée à l'acide, lavée à l'eau et séchée à l'air chaud.

• **Diffusion du dopant**

La plaquette est mise au four. Elle est progressivement portée à 1 200 °C environ. Les vapeurs du dopant sont envoyées dans le four pour atteindre les zones de silicium non protégées. La durée de la diffusion dépend de la profondeur de la couche. On sait que les vapeurs du dopant diffusent aussi dans l'oxyde, mais environ dix fois moins vite. On est donc limité, en ce qui concerne la profondeur de la diffusion du dopant, par l'épaisseur de la couche de SiO_2 de protection.

La vapeur d'eau ou l'oxygène sont admis dans le four et une nouvelle couche de SiO_2 vient protéger l'ensemble de la plaquette.

Pour une diode planar une seule opération de photogravure est nécessaire, puisqu'il n'y a qu'une seule jonction *p-n*. Par contre, pour un transistor qui comporte deux jonctions *n-p-n*, il y a lieu de reprendre toutes les opérations décrites pour une deuxième photogravure.

4. LA MÉTALLISATION DES SORTIES

Pour une diode, ou pour un transistor, tous deux de faible puissance et fabriqués selon la technologie planar, les sorties sont effectuées par une métallisation à l'aluminium. Il s'agit, en fait, de deux opérations de photogravure supplémentaires.

Au cours de la première, on ouvre les « fenêtres » pour atteindre le silicium à l'endroit de la ou des sorties. On ne procède pas à une diffusion, mais on recouvre toute la plaquette d'une mince couche d'aluminium (environ 1 μm) par évaporation cathodique sous vide,

La dernière opération de photogravure consiste à enlever l'aluminium où il n'est pas nécessaire; c'est-à-dire partout, sauf à l'endroit des sorties. L'attaque de l'aluminium est effectuée par un mélange d'acides phosphorique, acétique et nitrique à 70 °C qui enlève 1 μm/mn. Cette opération se termine par le recuit de l'aluminium à 450 °C de façon à assurer un bon contact avec le silicium. Si on désire former un alliage entectique entre le silicium et l'aluminium le recuit est effectué à 600 °C. Cette opération a lieu dans un four, sous atmosphère d'azote et d'hydrogène.

La face arrière de la plaquette est rodée, de façon à enlever la couche de SiO_2 de protection, puis elle est revêtue d'une couche d'or par évaporation cathodique. Un dernier passage au four assure un bon contact de l'or avec le silicium.

5. LA PASSIVATION DE LA PASTILLE

La protection des semiconducteurs se décompose en deux niveaux.
— celle de la partie semiconducteur,
— celle des connexions métalliques qui le recouvrent.

■ PROTECTION DU SEMICONDUCTEUR PASSIVATION

• **Silice thermique,** c'est le dépôt de la couche de SiO_2 qui recouvre la plaquette tout au long des opérations de fabrication du dispositif.

C'est un excellent diélectrique à faible conductivité contenant peu de défauts et de pièges en volume. L'interface avec le silicium est caractérisé par une charge et une recombinaison en surface faible et contrôlable. Ces propriétés risquent d'évoluer lorsque la silice est contaminée, par du sodium par exemple, lors de la fabrication ou de l'utilisation de l'élément si la protection est insuffisante.

• **Passivation de la silice avec du phosphore,** ce procédé consiste à contrôler le dopage de l'oxyde lors de la diffusion de l'émetteur des transistors. Le verre ainsi formé, piège le sodium présent et joue le rôle de barrière vis-à-vis des contaminations ultérieures.

Cependant ce verre est le siège d'une hystérésis diélectrique d'autant plus marquée que la concentration de phosphore et l'épaisseur formée est importante. Il convient donc d'en limiter l'importance au minimum nécessaire à la passivation recherchée. De plus l'ouverture des contacts met en évidence des flancs d'oxyde non protégés, passages offerts à la pénétration latérale du sodium.

• **Passivation par dépôt d'une seconde couche de diélectrique (Si_3N_4—Al_2O_3);** cette technique consiste à déposer sur la silice une couche imperméable au sodium présentant des caractéristiques électriques de l'ordre de celles de la silice.

La méthode la plus répandue consiste à déposer en phase vapeur à haute température, le produit de la réaction obtenue entre les composants introduits sous forme gazeuse.

Deux réactions sont ainsi utilisées entre 700 et 1 000 °C; la première entre du silane et de l'ammoniaque donne le nitrure de silicium (Si_3N_4), la seconde entre le trichlorure d'aluminium et de l'eau donne l'alumine (Al_2O_3) en présence de gaz carbonique.

Les couches obtenues ont une composition qui peut varier en fonction des conditions qui régissent les réactions. Les propriétés chimiques et électriques

évoluent en conséquence. On doit contrôler en particulier la conductivité qui conditionne la stabilité des dispositifs.

▪ PROTECTION MÉCANIQUE DES MÉTALLISATIONS

Elle évite la détérioration mécanique des métallisations et les effets de la présence de poussières sur le circuit.

Elle diminue l'influence sur le silicium des charges, à la surface du diélectrique, en les éloignant notablement. Cette couche est déposée après métallisation et la température est limitée par celle utilisée lors de l'alliage des métallisations avec le silicium. On ne peut guère dépasser 550 °C dans le cas de l'aluminium.

• **Glassivation :** on sélectionne un verre en fonction des critères retenus : température de fusion, coefficient de dilatation et pureté (teneur en sodium). Le verre est broyé en fines particules et mis en suspension dans un solvant. La sédimentation est effectuée par centrifugation de la plaquette. On procède alors à un recuit qui va permettre de napper convenablement le verre à la surface de la plaquette.

• **Dépôt en phase vapeur :** ce procédé est identique à celui utilisé pour la couche de passivation. Cependant la réaction d'oxydation du silane permet d'obtenir un dépôt d'oxyde à basse température entre 400 et 500 °C, plus bas même si la réaction est effectuée sous plasma.

Ce procédé très souple permet d'ajuster la composition et le dopage du verre formé. On peut, par exemple, ajoutant du bore dans un premier temps, obtenir un coefficient de dilatation proche de celui du silicium et terminer le dépôt avec du phosphore, augmentant de ce fait la passivation du circuit.

• **Dégagement de sorties**

Bien entendu après une glassivation de la plaquette il faut une opération de photogravure supplémentaire pour dégager les sorties des dispositifs fabriqués.

6. LE CONTRÔLE DES DISPOSITIFS

La plaquette de 76 ou de 100 mm est terminée, elle groupe un grand nombre de diodes ou de transistors. Leur nombre dépend de la surface de chacun d'eux sur la plaquette.

Un contrôle de tous les dispositifs doit avoir lieu sur la plaquette, car il est inutile de monter les défectueux dans un boîtier métallique, ou de les enrober de plastique. En effet, le boîtier représente une valeur importante par rapport au prix total de l'ensemble terminé.

La plaquette est posée sur le socle de l'appareil de contrôle qui la positionne avec précision.

Pour une diode un contact, pour un transistor deux contacts, au moyen d'électrodes très fines, sont positionnés sur la ou les métallisations de sortie de la face supérieure de la plaquette (fig. 6-3).

La machine de tri électrique comprend : une armoire électronique programmée, selon les caractéristiques du dispositif à essayer; un ordinateur industriel d'analyse et un enregistreur de résultats.

La machine est réglée de façon à avancer le plateau de la largeur d'un dispositif; puis, de passer d'une colonne à la suivante. Ainsi, toutes les pastilles sont essayées électriquement automatiquement.

Si un dispositif est défectueux une microgoutte d'encre rouge magnétique ou non est déposée, par l'encreur sur la pastille. Ainsi, les éléments défectueux seront éliminés, lors de la découpe de la plaquette.

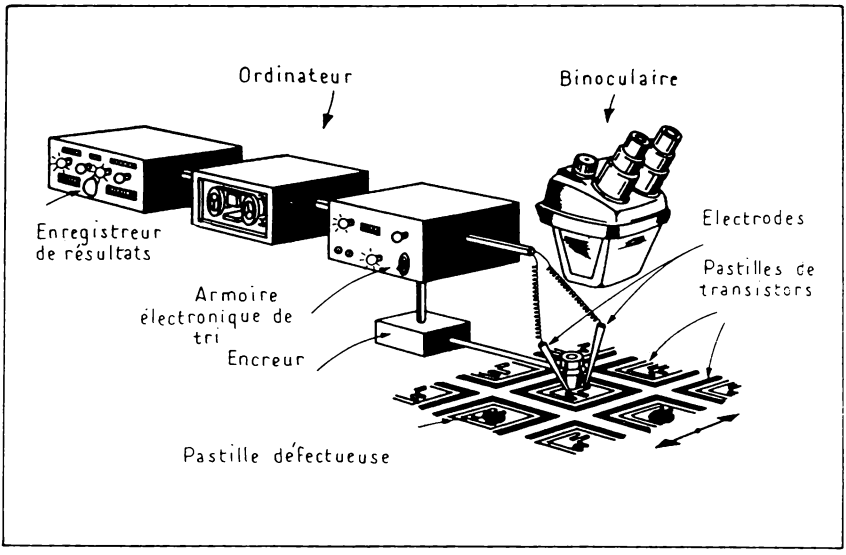


Fig. 6-3. — Machine automatique pour le contrôle et pour le tri des dispositifs défectueux sur la plaquette.

7. LA DÉCOUPE DES PASTILLES

Il est temps maintenant de découper la plaquette en pastilles élémentaires représentant chacune un dispositif, diode ou transistor. Trois procédés sont employés.

▪ DÉCOUPE AU DIAMANT (SCRIBING)

Une machine très précise comporte un outil de gravure terminé par un diamant taillé de façon à présenter à sa pointe un rayon de courbure de 1 μm.

Sur la plaquette un chemin de découpe de 50 à 100 μm est prévu entre chaque pastilles du dispositif.

La machine trace un trait au diamant au milieu du chemin de découpe. Elle est réglée de façon à passer automatiquement d'un chemin de découpe à l'autre, sur toute la plaquette. A la fin du premier réseau, on fait pivoter la plaquette de 90° et on trace le second réseau perpendiculaire au premier.

La pression du diamant sur la plaquette est d'environ 10 g; le trait tracé mesure entre 2 et 3 μm.

La plaquette est maintenue en place par aspiration généralement c'est elle qui se déplace et la pointe de diamant qui reste fixe.

A la fin de l'opération la rondelle est cassée. Les fractures se produisent au niveau des traits tracés par la pointe diamant. Il se produit très peu de cassures défectueuses. Plusieurs méthodes sont utilisées, par aspiration ou par un rouleau d'acier sur un matelas souple. On reproche parfois au scribing de produire des copeaux de silicium qui sont difficiles à éliminer sur la plaquette.

▪ DÉCOUPE PAR RAYON LASER

Ce procédé est au point et il est adopté par un certain nombre de fabricants. Le laser est facile à régler et il est extrêmement précis; il donne un trait de découpe de l'ordre de 1 μm. C'est une source de chaleur idéalement propre qui ne contamine pas chimiquement le cristal. En effet, la brièveté des impulsions qu'il délivre est telle que l'échauffement produit reste très localisé.

Une vue au microscope montre que le cristal est fondu sur une profondeur relativement importante, ainsi la séparation des pastilles est aisée.

Cependant certains fabricants ont observé des défauts cristallographiques provoqués par le laser en bordure du trait de découpe. Pour la découpe des pastilles rondes destinées aux diodes et aux thyristors de grande puissance, l'emploi du laser est obligatoire.

C'est généralement un laser YAG qui est utilisé.

On adopte également le rayon laser pour attaquer le SiO_2 et ouvrir les « fenêtres » de contact dans la fabrication des circuits intégrés. On élimine ainsi une opération de photogravure.

▪ DÉCOUPE PAR SCIE DIAMANTÉE

Certains fabricants préfèrent toujours la découpe par scie diamantée, surtout pour les pastilles de surface importante.

La scie de 80/90 μm tourne à 30 000 tr/mn, elle est arrosée à l'eau ordinaire. Elle peut réaliser une découpe verticale ou une découpe en biseau à 45° pour une meilleure tenue en tension du dispositif, surtout pour les diodes.

▪ SÉPARATION DES PASTILLES

Auparavant on séparait les pastilles immédiatement après la découpe. Les pastilles défectueuses marquées par une goutte d'encre étaient éliminées, ainsi que celles présentant un défaut de découpe.

Si l'encre magnétique était utilisée, un aimant permettait d'attirer les pastilles défectueuses très simplement.

Maintenant on préfère maintenir la plaquette entière dans un cadre circulaire et de diriger l'ensemble vers la machine de montage. On estime qu'ainsi les pastilles sont moins manipulées et que c'est une cause de défectuosité qui est éliminée. Bien entendu les pastilles défectueuses ne seront pas montées.

8. LE MONTAGE DES PASTILLES

▪ EN BOÎTIER MÉTALLIQUE

Les embases des boîtiers, fabriquées séparément, sont vérifiées et leur partie supérieure est dorée. Elles sont placées dans la machine de montage qui les chauffe à 450 °C. Une pipette aspirante prélève une pastille et vient la souder sur l'embase (fig. 6-4). Les pastilles peuvent être déjà séparés, comme sur la figure, ou prélevées directement sur la plaquette découpée et maintenue dans son cadre.

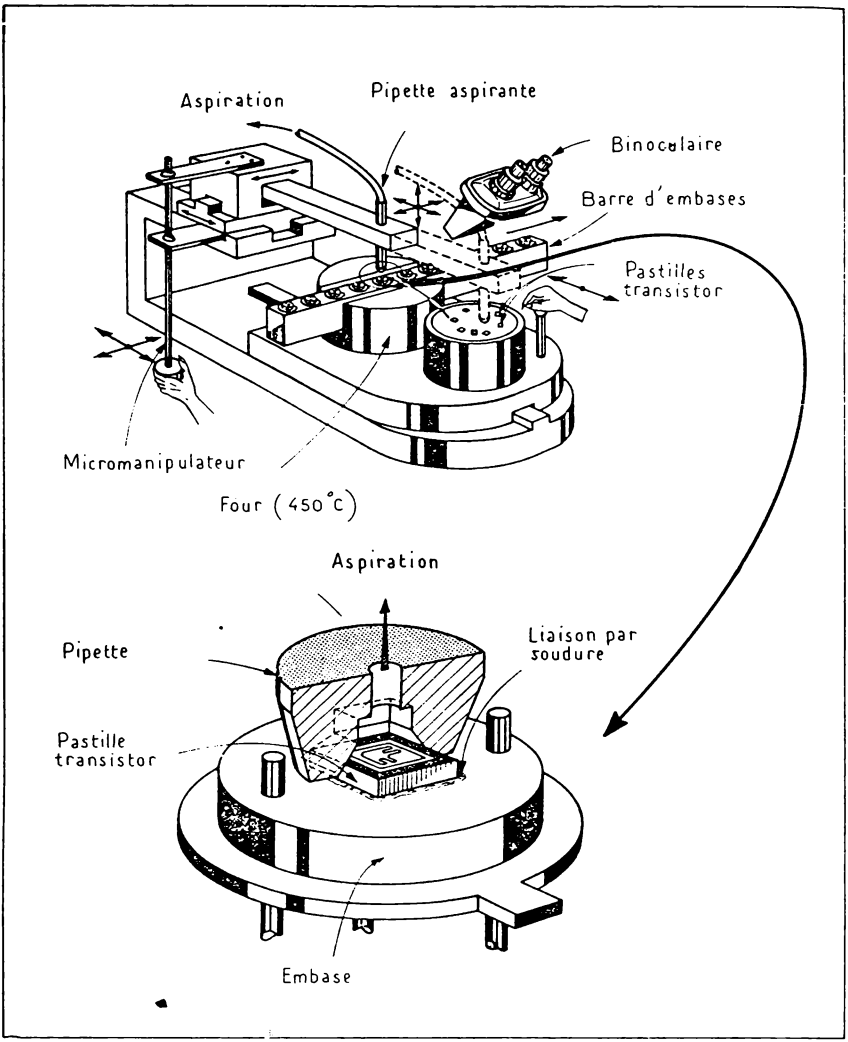


Fig. 6-4. — Machine automatique pour le montage de la pastille sur l'embase du boîtier métallique.

Selon les dispositifs la soudure est effectuée selon les méthodes exposées au cours du chapitre V.

Il en est de même pour la soudure des fils d'or ou d'aluminium entre les parties métallisées de la pastille et les sorties du boîtier.

Les embases montées sont rincées à l'eau chaude à 50 °C, puis dégraissées à l'alcool et séchées en étuve, afin d'enlever les traces d'impuretés avant la fermeture définitive du boîtier.

Un dernier contrôle sous binoculaire est effectué. Puis le capot est soudé électriquement sur l'embase sous une atmosphère d'azote. Le boîtier est parfaitement étanche, il protège la pastille contre toute attaque des agents extérieurs.

Les boîtiers métalliques sont adaptés à la puissance de la diode ou du transistor fabriqué; nous aurons l'occasion d'y revenir par la suite.

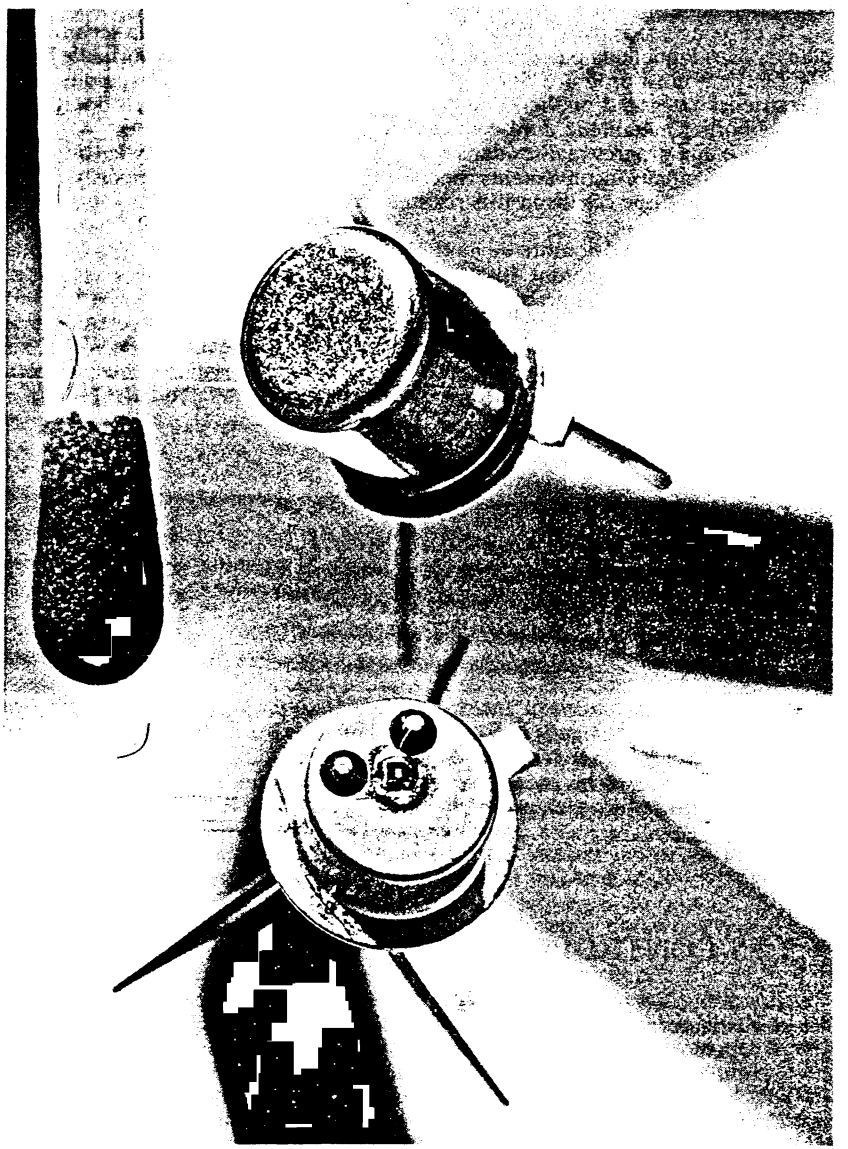


Fig. 6-5. — Transistor petits signaux monté dans un boîtier TO 18 de 5,83 mm de diamètre et de 5,5 mm de hauteur. On voit le faible encombrement de la pastille sur le fond du boîtier *(Thomson C.S.F.)*.

La figure 6-5 donne en exemple, un transistor petits signaux monté dans un boîtier normalisé TO 18. On voit que la pastille de silicium occupe une faible place sur l'embase du boîtier.

▪ EN BOÎTIER PLASTIQUE

L'enrobage sous plastique n'a été rendu possible que grâce à la technologie planar, dans laquelle la pastille de silicium est protégée par une couche de SiO_2.

On peut ainsi produire des diodes ou des transistors, pour les applications industrielles ou grand public, à des prix très compétitifs. En effet, on élimine ainsi le boîtier métallique doré coûteux.

Grâce aux progrès réalisés dans la confection des résines époxydes ou siliconées, les principaux inconvénients rencontrés au début ont été éliminés. On peut dire maintenant que ces dispositifs résistent très bien aux différents agents extérieurs.

Il existe un grand nombre de modèles de boîtiers plastique adaptés à la puissance du dispositif; ils seront étudiés au cours des chapitres suivants.

A titre d'exemple nous avons choisi le modèle *Thomson C.S.F.* (fig. 6-6). L'embase du transistor comporte les trois sorties; celle du collecteur est au milieu. A son extrémité est soudée une plaquette de kovar ou de nickel sur laquelle on soude la pastille. La machine de report de la pastille sur la plaquette de kovar est semblable à celle décrite pour les boîtiers métalliques (fig. 6-4).

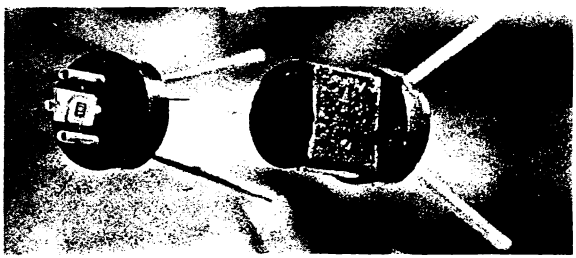


Fig. 6-6. — Transistor petits signaux en enrobage plastique : Diamètre de l'embase 5,2 mm, hauteur totale : 6 mm *(Thomson C.S.F.)*.

Les zones émetteurs et base sont reliées aux sorties correspondantes au moyen d'un fil d'or généralement. Puis, on nettoie une dernière fois la pastille et on la recouvre d'un vernis protecteur, polymérisé à chaud. Enfin, on encapsule le transistor par transfert sous pression d'une résine époxy ou siliconée.

9. LES CONTRÔLES ET LE TRI

Les dispositifs subissent une série d'épreuves afin d'être certain de leur fiabilité et d'éliminer les pièces défectueuses. Les principaux essais sont les suivants.

— étuve chaude à 100 °C pour stabiliser
— étuve froide à 0 °C les caractéristiques
— choc violent pour détruire les éléments mécaniquement fragiles.

On procède ensuite au contrôle des paramètres électriques statiques et dynamiques. Ces tests sont pilotés par un ordinateur puissant qui mémorise et compare les valeurs limites des dispositifs en cours de tri. Ils sont classés automatiquement selon un certain nombre de critères : tension inverse, courant direct, classe de gain pour les transistors, etc.

Enfin, ils sont identifiés par un numéro de code et emballés.

CHAPITRE VII

LES DISPOSITIFS A UNE JONCTION : LES DIODES

1. LE COMPORTEMENT D'UNE JONCTION *p-n* NON RELIÉE A UN CIRCUIT EXTÉRIEUR

Supposons un bâtonnet de silicium dopé *n* à une extrémité et dopé *p* à l'autre. On a un nombre prépondérant d'électrons libres dans la région *n* et de lacunes dans la région *p*. Les électrons libres de la région *n* vont diffuser vers la région *p*, les lacunes de la région *p* vont diffuser vers la région *n*. Les électrons libres arrivent dans une région où il y a beaucoup de lacunes et ils vont rapidement se recombiner. Il en est de même pour des lacunes arrivant en contact avec les électrons en surnombre de la région *n*.

Il faut bien différencier les électrons et les lacunes libres qui peuvent se déplacer d'avec les atomes ionisés qui sont liés au réseau cristallin et ne peuvent se déplacer.

Ainsi, dans le cristal dopé *n*, lorsque les électrons libres ont quitté cette zone, il reste des atomes ionisés positivement. De même, dans la région *p*, lorsque les lacunes sont recombinées, il reste des atomes ionisés négativement. Il en résulte la création d'une charge spatiale positive, près de la jonction, dans le cristal *n*, et une charge spatiale négative, près de la jonction, dans le cristal *p*. Ces charges spatiales ne peuvent se recombiner puisqu'elles sont liées au réseau cristallin et qu'elles ne sont pas libres.

Cette double charge spatiale fait apparaître un champ électrique à cause interne (*e*, fig. 7-1) orienté dans le sens charge spatiale positive, vers la charge spatiale négative. Ce champ électrique *e* s'oppose à la diffusion des lacunes vers la région *n* et des électrons libres vers la région *p*. Il s'établit une *barrière de potentiel* qui refoule les lacunes vers la zone *p* et les électrons vers le matériau *n*.

Note : Pour cette édition nous avons repris le sens traditionnel du courant et des champs, du pôle positif vers le pôle négatif. Nous avons, en effet, constaté que le sens traditionnel est plus utilisé que le sens électronique et c'est dommage.

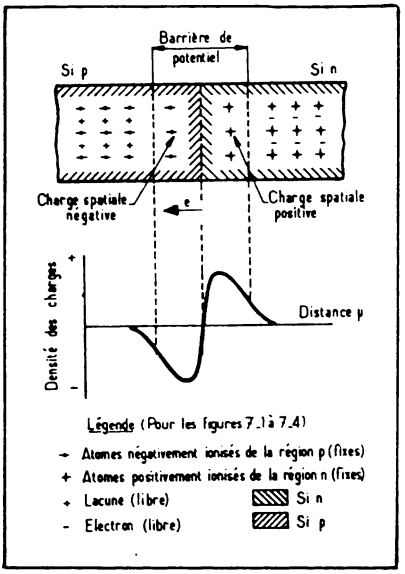


Fig. 7-1. — Comportement d'une jonction *p-n* non reliée à un circuit extérieur.

Les porteurs de charges mobiles diminuent au voisinage immédiat de la surface de contact. Cette région étroite d'environ 0,1 μm à 0 V peut être considérée comme une couche de transition limitée par une barrière de potentiel.

Un bloc de silicium de type *p* ou du type *n* au repos est électriquement neutre. Sur la figure 7-1, la courbe donne la densité des charges en fonction de la distance par rapport à la jonction. La zone *p*, la plus éloignée de la jonction, ne reçoit aucun électron libre de la région *n*, l'équilibre des charges y est donc maintenu; cette zone est toujours électriquement neutre. En se rapprochant de la jonction on constate que des électrons de la région *n* sont venus combler quelques lacunes de la région *p*; il s'y produit un déséquilibre négatif. Ce déséquilibre augmente et atteint sa valeur maximale dans la barrière de potentiel négative avant la jonction. Puis, brusquement, on passe de la densité maximale des charges négatives à la densité maximale des charges positives. Ensuite, cette valeur diminue du fait d'un raisonnement semblable pour la zone *n* du cristal.

Dans la zone de transition, il y a relativement peu d'éléments porteurs mobiles, seules subsistent les charges spatiales des atomes fixes. On peut considérer cette zone comme un très bon isolant. Connaissant la section du bâtonnet, l'épaisseur de la barrière de potentiel et la constante diélectrique du semiconducteur, on peut calculer la capacité de ce petit condensateur.

Une jonction *p-n* non reliée à un circuit extérieur est ainsi en équilibre électronique pour une température constante.

2. LE BRANCHEMENT D'UNE JONCTION SUR UN CIRCUIT EXTÉRIEUR

Soit une jonction *p-n* reliée à une pile. Il y a deux façons de la brancher; ces deux possibilités déterminent un comportement très différent du semiconducteur. On distingue : le sens passant et le sens bloqué.

■ JONCTION POLARISÉE DANS LE SENS PASSANT

Sur la figure 7-2, on a connecté le pôle positif de la batterie à l'extrémité *p* du bâtonnet semiconducteur et le pôle négatif à l'extrémité *n*. La tension U de la pile crée un champ électrique E dans le sens du courant du plus vers le moins. Ce champ s'oppose à l'action du champ interne *e*. Comme E est beaucoup plus important que *e*, il permet à nouveau la diffusion des électrons et des lacunes. La barrière de potentiel est surmontée. Les électrons vont circuler de la région *n* vers la région *p*, et les lacunes, en sens inverse. Un courant important I prend naissance. On dit que la jonction est polarisée dans le sens passant ou direct. Elle conduit et sa résistance est extrêmement faible.

Cependant cette conduction directe dépend de la largeur de la bande interdite du semiconducteur et de la température.

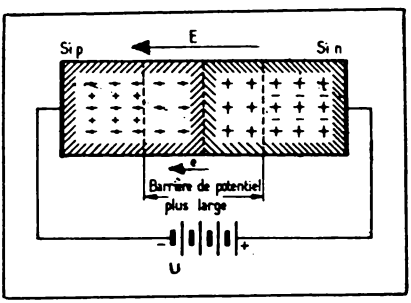
Lorsque la tension aux bornes de la jonction est très faible le courant direct est également très faible. En augmentant la tension on constate un coude de la caractéristique qui est fonction de la largeur de la bande interdite. Ce coude se produit à 0,4 V pour le germanium (0,76 eV), à 0,7 V pour le silicium (1,1 eV) et à 1 V pour l'arséniure de gallium (1,4 eV).

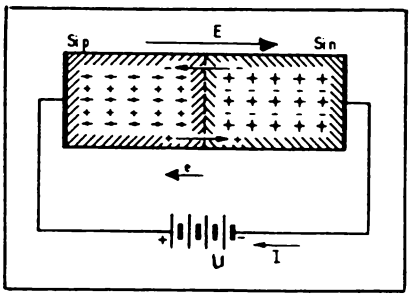
Le courant direct dépend également de la température par suite du coefficient négatif des semiconducteurs; leur résistivité diminue.

■ JONCTION POLARISÉE DANS LE SENS BLOQUÉ

Si on inverse les polarités de la batterie (fig. 7-3), le champ électrique E est orienté dans le même sens que le champ interne *e*; il vient renforcer son action. La barrière de potentiel est plus importante, l'épaisseur de la zone de transition augmente et sa capacité diminue par augmentation de l'épaisseur du diélectrique.

Fig. 7-2. — Jonction polarisée dans le sens passant. ▶





◀ **Fig. 7-3. — Jonction polarisée dans le sens bloqué.**

Les électrons libres de la région *n* ne peuvent diffuser vers la région *p*. De même, les lacunes de la région *p* ne peuvent atteindre la région *n*. La jonction ne laisse passer pratiquement aucun courant, elle est polarisée dans le sens bloqué; sa résistance est très grande.

• Courant inverse

Puisque cette résistance n'est pas infinie, il passe malgré tout un certain courant, appelé *courant inverse* (fig. 7-4). Sur les figures précédentes, seuls les électrons libres dus aux atomes d'impuretés ont été représentés, car ils sont les plus importants pour étudier la conduction du semiconducteur.

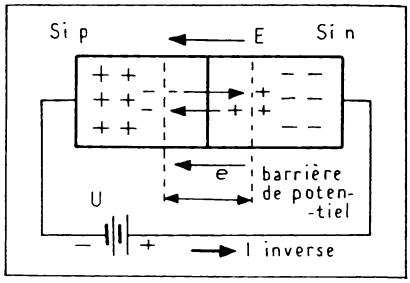


Fig. 7-4. — Origine du courant inverse.

Un semiconducteur n'est jamais parfait; il existe toujours quelques électrons dans la zone *p* et quelques lacunes dans la région *n*. Si ces porteurs sont près de la barrière de potentiel ils sont entraînés par le champ électrique.

A la température ordinaire, l'énergie thermique est suffisante pour faire passer quelques électrons de la bande de valence à la bande de conduction. Lorsque cette paire électron-lacune est créée dans la zone de transition, le champ électrique intense entraîne l'électron vers la zone *n* et la lacune vers la zone *p*. Pour une température donnée, le courant inverse reste stable quelle que soit la valeur de la tension inverse appliquée, jusqu'à une certaine limite. Lorsque la température augmente, l'énergie thermique augmente et permet le passage d'un plus grand nombre d'électrons de la bande de valence à la bande de conduction. Pour le silicium, le courant inverse double tous les 8 °C d'augmentation de température. La valeur de ce courant inverse est inversement proportionnelle à la largeur de la bande interdite. C'est pourquoi ce courant est le plus faible pour les dispositifs à l'arséniure de gallium et le plus important pour le germanium.

- **Claquage de la jonction**

Lorsque le champ électrique externe E dépasse une certaine limite, en fonction de la tension inverse appliquée et du dopage du semiconducteur, le courant inverse devient très important; c'est le claquage de la jonction. Si la température du cristal dépasse la limite admise (175-195 °C pour le silicium) la jonction est détruite; c'est le claquage thermique.

Si une résistance en série limite le courant à une valeur qui n'échauffe pas trop le semiconducteur, la diode peut fonctionner dans cette zone de sa caractéristique.

Si le dopage du semiconducteur est très important le claquage intervient avant 6 V inverse, par *effet zener*.

Si le dopage est très réduit le claquage peut se produire pour des tensions inverses atteignant 2 000 V, par *avalanche*.

On voit que le claquage inverse d'une jonction est fonction du dopage du silicium.

— *L'effet zener :* lorsque le champ électrique externe atteint la valeur de 3.10^5 V/cm, dans la zone de transition étroite due à la faible tension inverse (< 6 V), un phénomène d'arrachement des électrons se produit. Les paires électrons-lacunes sont dirigées vers les zones *p* et *n* du cristal par le champ électrique et forment un courant très intense. Il est limité par la résistance totale du circuit.

— *L'effet d'avalanche* est différent. Le cristal est moins dopé, la tension inverse est plus importante et la largeur de la barrière de potentiel est plus large. Lorsque le champ électrique externe atteint approximativement la même valeur que pour l'effet zener, quelques électrons deviennent libres dans la zone de transition et sont accélérés par le champ. Mais la barrière de potentiel est trop large pour permettre à l'électron de se recombiner dans la zone *p* et à la lacune d'atteindre la zone *n*. Il se produit des collisions avec les atomes voisins et la libération d'autres électrons et d'autres lacunes. Plusieurs collisions sont nécessaires

avant que les porteurs atteignent les limites de la barrière de potentiel et puissent se recombiner. Cette multiplication des porteurs peut être comparée à une avalanche qui prend rapidement de l'importance (fig. 7-5). La zone de déplétion s'ionise et devient conductrice brutalement.

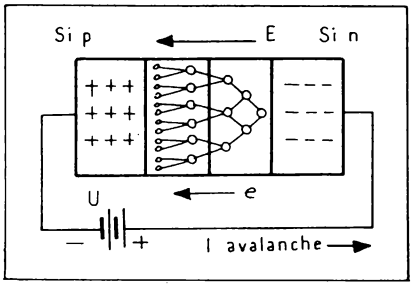


Fig. 7-5. — Multiplication des porteurs par avalanche.

Nous aurons l'occasion de revenir sur ces deux claquages inverses qui ont reçu des applications importantes.

3. LES CARACTÉRISTIQUES GÉNÉRALES DES DIODES

Une diode est constituée par un cristal semiconducteur comportant une jonction *p-n*. Si on la relie successivement dans le sens direct et dans le sens inverse aux bornes d'une source extérieure variable on obtient la courbe de la figure 7-6.

■ CARACTÉRISTIQUE DIRECTE

Si on applique une tension croissante aux bornes de la diode, en relevant l'intensité dans le circuit, on trace la caractéristique directe. On note d'abord une zone exponentielle, une zone parabolique du second degré, puis enfin, une grande zone linéaire qui est celle d'utilisation normale. Ce coude détermine une tension de seuil E_0 qui est proportionnelle à la largeur de la bande interdite du semiconducteur. La détection d'un signal de faible amplitude n'est pas linéaire, elle est affectée d'une forte distorsion. C'est pourquoi jusqu'à présent on utilisait des diodes au germanium pour la détection des petits signaux. Des astuces technologiques ont permis de construire des diodes spéciales, dans lesquelles le coude de la caractéristique du silicium a été atténué ou même supprimé. On emploi le silicium pour la quasi totalité des diodes de toutes puissances, seul l'arséniure de gallium est utilisé pour la fabrication des diodes hyperfréquences à faible bruit.

La *résistance directe* de la diode, appelée *résistance différentielle rd* $= \dfrac{\Delta V_F}{\Delta I_F}$ pour I_F ou V_F donnés. Puisque la pente de la courbe change, la résistance directe varie en fonction de l'endroit de la mesure. Elle est d'abord relativement élevée, puis diminue lorsqu'on atteint la partie rectiligne de la caractéristique. Une faible augmentation de la tension entraîne une variation importante de courant dans la jonction. On doit veiller à ne jamais dépasser la valeur de l'intensité maximale I_{FM}, ou ce qui revient au même, le circuit extérieur doit avoir une valeur minimale de résistance en série.

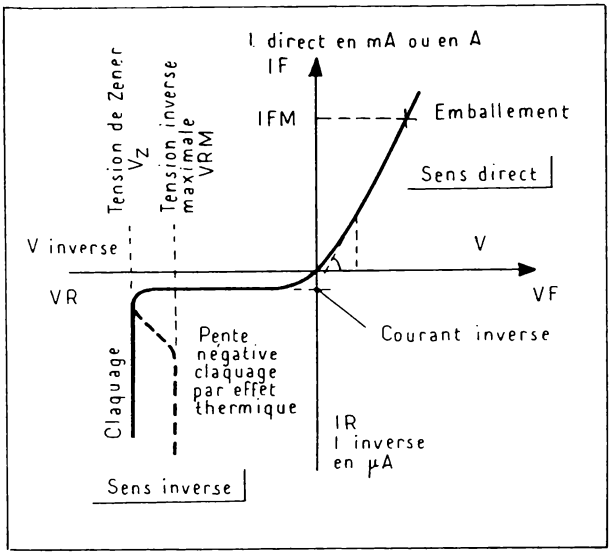


Fig. 7-6. — Caractéristiques directe et inverse d'une diode.

Si l'intensité maximale, pour une ambiance déterminée, était dépassée, la température de la jonction provoquerait sa destruction par emballement.

La forme de la caractéristique directe est peu affectée par l'élévation de température. On observe une translation parallèlement à l'axe des tensions accompagnée d'une légère déformation de la courbe. Pour une tension donnée, le courant est d'autant plus important que la température est élevée.

Pour l'intensité directe nominale I_F donnée par le fabricant, la chute de tension directe aux bornes de la diode V_F est généralement de 1 V; c'est un repère intéressant.

■ CARACTÉRISTIQUE INVERSE

La jonction est polarisée en sens inverse. Le courant inverse (I_R) et très faible. Sur la figure 7-6 l'échelle du courant inverse est en μA, alors que l'échelle du courant direct est en mA ou en A selon les modèles. Ainsi la lecture de la courbe est plus aisée.

La courbe est tout d'abord linéaire en prolongement de la caractéristique directe. On voit donc que pour les très faibles tensions alternatives, il n'y a pas détection. Puis, la courbe est parabolique du second degré. Le courant inverse tend vers une valeur presque constante qui est fonction de la surface de la jonction et de l'agitation thermique, donc de la température.

La résistance inverse est très élevée, mais jamais infinie. On peut utiliser cette courbe pour le redressement jusqu'à la *tension inverse maximale* V_{RM}. Cette tension est généralement égale à 80 % de la tension d'avalanche.

Au-delà, se trouve le coude de la caractéristique. Souvent dans les articles techniques et dans les catalogues on parle de coude de zener. on a vu que cette appellation est incorrecte, car cette tension de coude est supérieure à 6 V pour des diodes normales. C'est donc l'effet d'avalanche qui se produit. Malgré cela ce sont les indices V_Z et I_Z qui sont utilisés.

La figure 7-6 différencie les courbes de claquage inverse thermique et par avalanche.

Lors du claquage thermique, la puissance dissipée provoque l'échauffement

de la jonction qui devient supérieur à son refroidissement naturel; l'équilibre thermique est rompu. L'effet devient cumulatif et la caractéristique présente une pente négative. Tant que la jonction n'atteint pas sa température limite (175 °C pour le silicium), elle n'est pas détruite.

• **Influence de la température.** Le courant inverse double pour une augmentation de la température de 8 °C pour le silicium; de ce fait la résistance inverse diminue dans la même proportion. La figure 7-7 donne la valeur du courant inverse en fonction de la tension inverse et de la température de la jonction entre − 55 °C et + 150 °C.

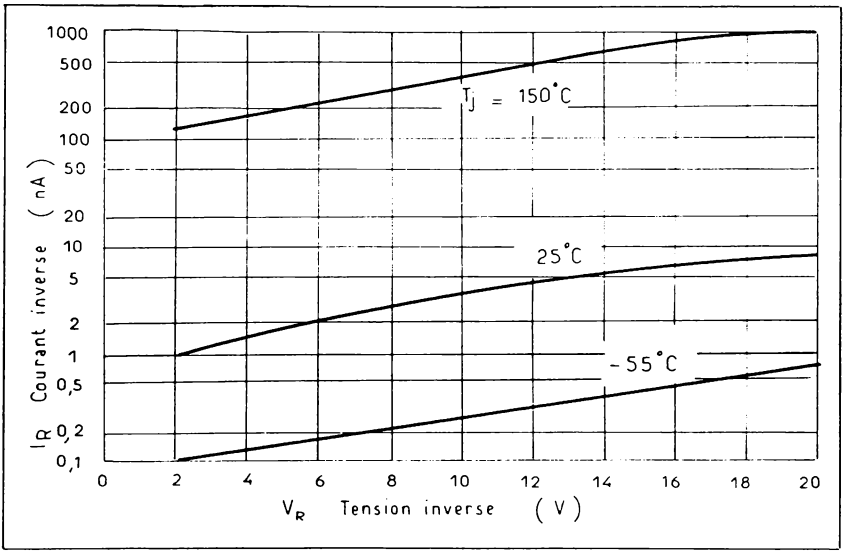


Fig. 7-7. — Variation du courant inverse (I_R), d'une diode, en fonction de la tension inverse (V_R) et de la température.

4. LES APPLICATIONS DES DIODES

Les diodes classiques sont surtout utilisées en : redressement du courant alternatif, détection des signaux H.F. et commutation.

▪ REDRESSEMENT DU COURANT ALTERNATIF

Le schéma théorique de redressement d'une alternance sur charge résistive est donné sur la figure 7-8. Le redressement sur charge inductive ou capacitive est traité au chapitre des redresseurs de puissance.

Le courant alternatif est appliqué aux bornes de la diode au travers de la charge. Par sa caractéristique seule l'alternance positive est transmise, l'alternance négative est pratiquement supprimée (fig. 7-9).

Il ne faut pas que l'amplitude de la tension de crête alternative atteigne ou dépasse la tension inverse maximale de la diode (V_{RM}) donnée par le constructeur. Il ne faut pas non plus que l'alternance positive détermine une intensité

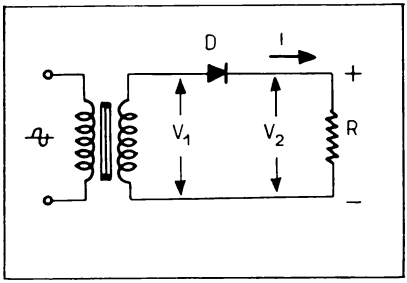


Fig. 7-8. — Redressement du courant alternatif sur charge résistive.

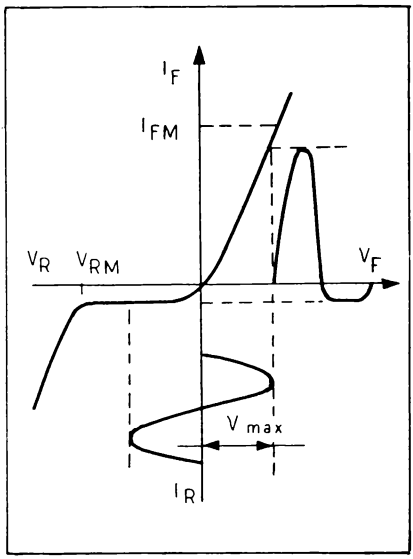


Fig. 7-9. — Courbe de redressement d'une alternance. ▶

supérieure à I_{FM} pour la température ambiante au lieu d'utilisation. Ce sont les deux précautions indispensables à observer rigoureusement.

L'intensité maximale I_{FM} détermine la température de la jonction dans des conditions précises.

Si on monte la diode sur une ailette de refroidissement, la résistance thermique du dispositif diminue et on peut admettre une intensité maximale supérieure. On peut également refroidir ce radiateur par un courant d'air forcé, ce qui augmente encore les possibilités de la diode.

On voit que l'intensité maximale dépend de l'efficacité du système de refroidissement de la jonction. Une réfrigération parfaite permettrait théoriquement d'admettre une intensité infinie, mais non une tension plus élevée que V_{RM}.

■ DÉTECTION DES SIGNAUX H.F.

Alors que le redressement concerne les circuits de puissance, la détection se rapporte aux signaux H.F.

La qualité d'un circuit détecteur est fonction de son rendement, de sa résistance équivalente d'amortissement et de son comportement en H.F.

Le schéma d'un détecteur classique est donné sur la figure 7-10. On relève : la résistance directe (R_d), la résistance inverse (R_{inv}) et la capacité de la diode

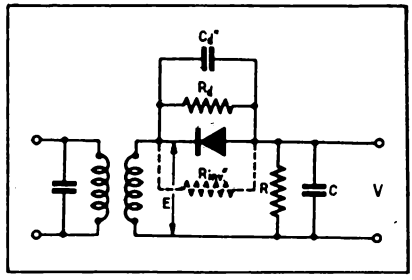


Fig. 7-10. — Circuit détecteur classique. Dans les récepteurs la diode est montée de cette façon, elle détecte les alternances négatives du signal H.F. On peut ainsi prélever la tension de C.A.G. dans le bon sens.

(C_d), la résistance (R) et la capacité (C) de détection. La tension de crête fournie au détecteur est E, la tension détectée aux bornes du condensateur est V. Le rendement de détection est :

$$\eta = \frac{V}{E},$$

Pour une diode idéale dont la valeur de R_d et de R_{inv}est constante pour toutes les valeurs de E, le calcul montre que le rendement de détection est fonction de :

$$G + G_{inv}/G_d.$$

G est la conductance de la charge $R\left(G = \frac{1}{R}\right)$;

G_d est la conductance directe de la diode $\left(G_d = \frac{1}{R_d}\right)$;

G_{inv} est la conductance inverse de la diode $\left(G_{inv} = \frac{1}{R_{inv}}\right)$.

Le rendement est maximal lorsque G et G_{inv} sont très petits, c'est-à-dire lorsque la résistance de la charge R et la résistance inverse de la diode sont très grandes.

Or, par la suite des impédances des circuits à transistors, il est difficile de se rapprocher de ce cas idéal. En pratique la résistance inverse peut être grande, mais la résistance de détection est généralement plus faible. Le rendement de la détection n'est pas maximal. Dans ces conditions l'action de la température sur le rendement de la détection est négligeable.

Il faut définir également l'importance de l'énergie consommée par la détection. Elle dépend de la diode, de la résistance et de la capacité de détection, de la forme et de l'amplitude du signal appliqué. La *résistance équivalente d'amortissement* substituée au circuit détecteur consomme la même énergie que lui (r_d). Si P est la puissance extraite et E la tension de crête du signal fourni par la source, la résistance $r_d = E^2/2P$.

Si la résistance de détection R et la résistance inverse de la diode (R_{inv}) sont très grandes, la tension V continue aux bornes de C est sensiblement égale à la tension de crête E du signal appliqué. La puissance dissipée est alors $P = E^2/R$.

La résistance équivalente d'amortissement d'une diode à vide est égale à la moitié de la résistance de détection. Pour une diode à semi-conducteur dont la résistance inverse n'est pas infinie on a :

$$\frac{1}{r_d} = \frac{2}{R} + \frac{3}{R_{inv}}$$

Une augmentation de tcmpérature provoque une diminution de la résistance équivalente d'amortissement.

Lorsque la fréquence du signal augmente, la capacité de la diode C_d intervient; en effet, elle dérive un pourcentage appréciable du signal H.F. dans le condensateur de détection.

On choisit alors des diodes dont la capacité C_d est de l'ordre du picofarad.

■ COMMUTATION

Lorsqu'une diode conduit un courant dans le sens direct, il y a formation d'un excès de porteurs minoritaires de part et d'autre de la jonction.

Si on applique alors une tension inverse, la diode ne se bloque pas immédia-

tement. Elle présente une impédance inverse faible jusqu'à complète recombinaison des porteurs minoritaires et reconstitution de la barrière de potentiel. La figure 7-11 donne la forme du signal appliqué et la réponse de la diode. Le temps nécessaire à cette commutation : sens direct-sens inverse s'appelle *temps de recouvrement inverse* (t_{rr}). Les diodes spéciales pour commutation, ont des temps de recouvrement inverse de l'ordre de quelques nanosecondes.

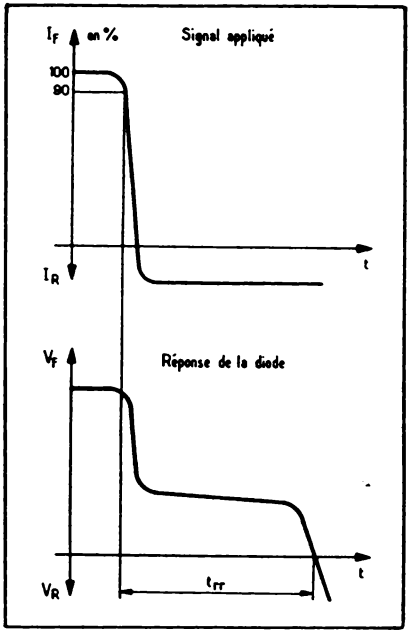


Fig. 7-11. — Définition du temps de recouvrement inverse.

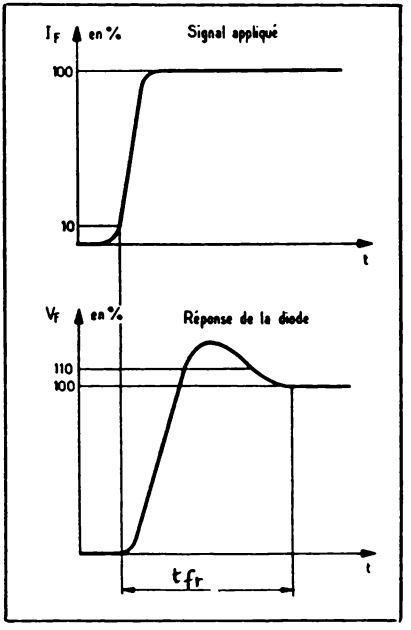


Fig. 7-12. — Définition du temps de recouvrement direct.

Si on inverse à nouveau la tension dans le circuit, la réponse de la diode n'est pas immédiate non plus. il faut le temps aux porteurs minoritaires d'annuler la barrière de potentiel de la jonction. La figure 7-12 donne la forme du signal appliqué et la réponse de la diode. Ce temps s'appelle *temps de recouvrement direct* (t_{rr}) ou *temps de montée*. Il est également de l'ordre de quelques nanosecondes pour les diodes spéciales pour commutation rapide. Il est évident que ces temps limitent la vitesse de commutation maximale du dispositif.

On conçoit que le temps de recouvrement inverse dépend de la charge stockée dans la jonction et de la durée de vie des porteurs, c'est-à-dire de la dimension de la jonction et du dopage du cristal.

Ces diodes rapides sont fabriquées selon plusieurs technologies qui seront décrites au cours des chapitres suivants.

CHAPITRE VIII

LES DIODES DE FAIBLE PUISSANCE

1. LES DIODES AU SILICIUM EN PETIT BOÎTIER

Deux types de fabrication principaux sont à étudier :

■ EN BOÎTIER VERRE D07

La figure 8-1 montre le détail du tube de verre, des sorties, de la crosse et du cristal.

Les fils de sortie sont en « copperclad » c'est-à-dire en fer spécial plaqué de cuivre et parfois doré. Ce type de fil doit avoir le même coefficient de dilatation que le verre, afin de ne pas provoquer des microfêlures, permettant à l'humidité de pénétrer dans la diode. Le fil doit également se souder à l'étain.

Ce fil reçoit sa perle de verre qui est soudée près d'une extrémité. L'ensemble fil-perle de verre s'appelle un « dummet ».

Ce dummet se termine par une plaquette métallique dorée sur laquelle on soude la pastille de silicium dopée *n-p* protégée par le $Si0_2$ et dont la sortie supérieure (*p*) est métallisée. L'ensemble est placé dans le tube de verre qui est soudé à la perle de verre du dummet.

Le second dummet se termine par une crosse en forme de S souple en différents alliages, selon les fabricants; on rencontre souvent du platine-tungstène. Il est introduit dans le tube. La crosse est soudée sur la sortie *p* de la jonction, sous une pression bien contrôlée. Puis, la perle de verre est soudée au tube. Cette opération de fermeture est effectuée sous argon, afin qu'il n'y ait pas d'air dans le tube.

La cathode de la diode est repérée.

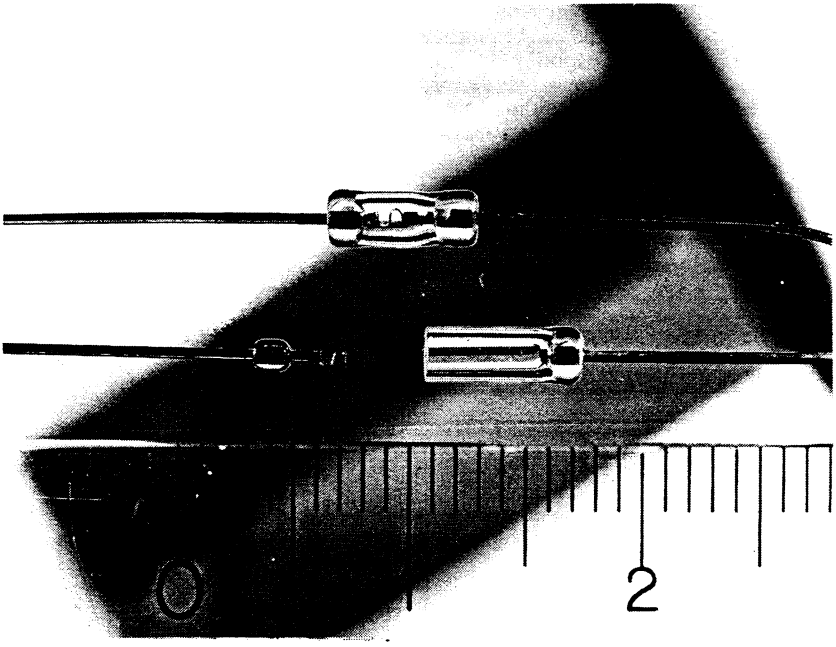


Fig. 8-1. — Diode sous boîtier verre D07
Dimensions : longueur du verre : 7,6 mm max. diamètre des fils : 0,5 mm
diamètre du verre : 2,5 mm max. longueur des fils : 25,4 mm.

■ EN BOÎTIER PLASTIQUE

A titre d'exemple nous décrivons la fabrication des diodes miniatures et zener *Thomson C.S.F.* à Tours.

La plaquette de 76 mm (3″) du type *n* est diffusée *n*+ sur une face et *p*+ sur l'autre. Puis, elle est recouverte par deux couches de nickel suivies chacune par un recuit et par une troisième couche de nickel sans recuit. Ces couches constituent l'accrochage sur le silicium. Un flash d'or de 0,2 μm sur les deux faces évite l'oxydation du nickel.

La plaquette est découpée par une scie diamantée en carrés de 1,2 mm de côté. On obtient ainsi 2 300 diodes par plaquette.

La pastille est soudée, sur chaque face, à une électrode d'aluminium-argenté ou en argent massif (fig. 8-2). Cette soudure est effectuée à 300 °C sous hydrogène.

Le petit pavé, ainsi constitué, est soumis à une attaque chimique qui ôte 100 μm sur chacune des tranches de silicium. Après lavage et séchage, les deux fils de sortie en cuivre sont soudés sur les électrodes grâce à une soudure cuivre-argent-étain-antimoine à 230 °C. L'ensemble est revêtu d'un vernis silicone de protection, puis il est enrobé de résine époxy.

Après un ébavurage chimique de la résine et des fils de sortie, ces derniers sont étamés électrolytiquement. Ces diodes subissent les essais d'intensité directe, de tension inverse, de chute de tension directe et de stabilité. Elles sont triées en fonction de leurs caractéristiques, puis montées sur bande.

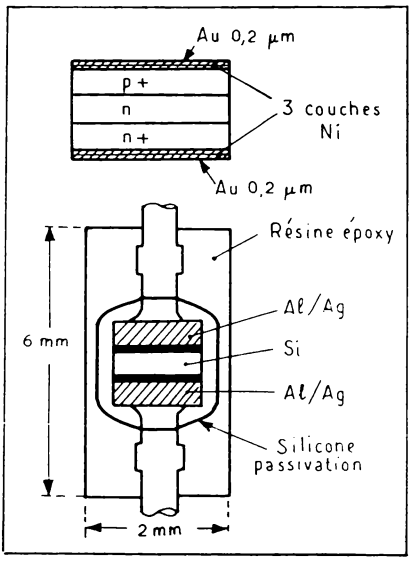


Fig.8-2. — Diode sous boîtier plastique.
Dimensions :
longueur du plastique : 6 mm max.
diamètre du plastique : 2 mm max.
diamètre des fils : 0,56 mm max.
longueur des fils : 25,4 mm.

Elles supportent 1 A et une tension inverse comprise entre 50 V et 1 600 V; $V_F = 1{,}1$ V et $I_R = 5$ µA à 25 °C.

Le boîtier F 126 mesure 6,35 mm de longueur et 3,05 mm de diamètre; les connexions mesurent 0,86 mm de diamètre pour une longueur de 26 mm.

■ CARACTÉRISTIQUES

Toutes ces diodes admettent la plage de température : − 55 à + 150 °C.

• **Diodes de signal,** à fort courant ou à tension élevée pour usage général.

V_R (V)	I_{FM} (mA)	I_{FSM} (A)	I_R (nA)	trr (nB)	Cd (pF)
10/50	225	2	500	4	2
25/150	200/100	1	100	6	4
75	450	2	500	4	4
60/250	625	2	500	50	5

Bien d'autres modèles existent dans cette catégorie, ces exemples montrent la variété des diodes de signal.

• **Diodes de commutation de bande VHF-UHF,** elles sont utilisées dans la tête H.F. de réception, au moyen d'une simple inversion d'une tension continue aux bornes. Elles suppriment ainsi toutes les commutations mécaniques. A l'état passant, elles présentent une résistance dynamique inférieure à 1 Ω jusqu'à 1 GHz. A l'état bloqué, sous une tension inverse de quelques volts, leur courant inverse ainsi que leur capacité sont très faibles. On obtient :

V_R : 20/35 V. I_{FM} : 50/100 mA. I_R : 50 nA. Cd : 1/2 pF.

Un autre modèle à très faible capacité présente les caractéristiques :
V_R : 10/200 V. I_{FM} : 40/60 mA. I_R : 500 nA. Cd : 0,4 pF.

• **Diodes pour commutation rapide dopées à l'or,** on a vu que pour augmenter la vitesse de commutation d'une diode, il fallait réduire le temps de combinaison des porteurs minoritaires, lors de l'inversion de la polarité de la tension aux bornes. Pour cela, il faut réduire la résistivité du silicium. On dope, donc, à l'or le cristal lors de sa diffusion *p*. Bien entendu, on diminue en même temps la tension inverse maximale. Les valeurs classiques sont les suivantes :
V_R : 15/20 V. I_{FM} : 50 mA. I_R : 100 nA. trr : 0,75 ns. Cd : 0,8 pF.
V_R : 75/100 V. I_{FM} : 75 mA. I_R : 25 nA. trr : 2 ns. Cd : 1/2 pF.

2. LES DIODES « PETIT REDRESSEUR »

Les boîtiers métalliques sont progressivement éliminés et remplacés par des boîtiers en verre moulé (fig. 8-3), qui permettent de redresser jusqu'à 4 A. Ils couvrent la plage de température : − 55 à + 150 °C.

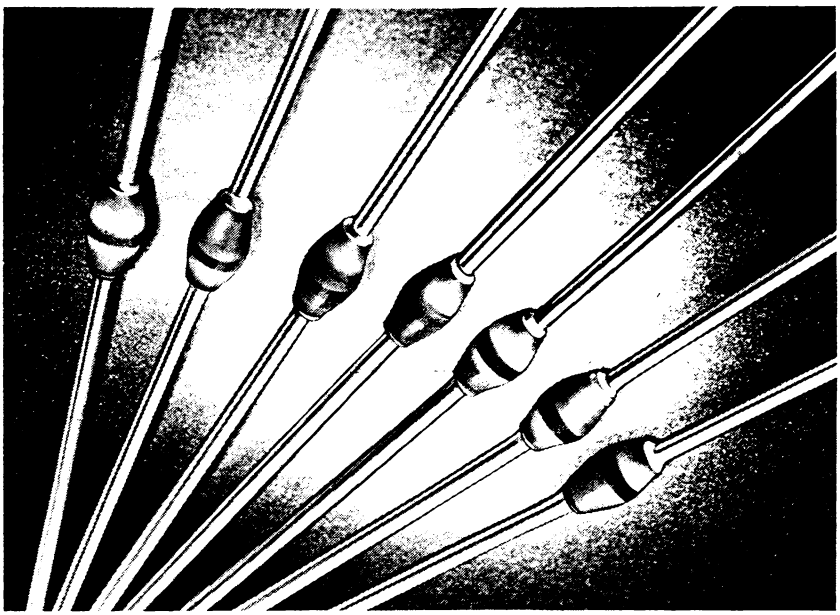


Fig. 8-3. — Diode sous boîtier en verre moulé SOD 64 *(Sinterglass)*.
Dimensions : longueur du verre : 5 mm diamètre des fils : 1 mm
diamètre du verre : 4,5 mm longueur des fils : 28 mm.

On obtient les caractéristiques suivantes :

Petit redresseur : V_R : 400/1 000 V. I_{FM} : 2 A. I_{FSM} : 12 A.
Diode de récupération en télévision : V_R : 1 500 V. I_{FM} : 4 A. I_{FSM} : 8 A.
En boîtier plastique D035, il existe un « petit redresseur » :
V_R = 400/1 000 V. I_{FM} : 1 A. I_{FSM} : 10 A.

3. LES DIODES « HYPER-FRÉQUENCES » AU SILICIUM

Elles couvrent également la plage : − 55 à + 150 °C.

■ DIODES PIN DE COMMUTATION RAPIDE ET ATTÉNUATEURS

La plaquette de silicium est dopée $n+$ au tirage; elle est recouverte par une couche épitaxiale non dopée, intrinsèque I. Dans cette couche on diffuse la zone p, plus ou moins dopée selon les modèles.

Sous un courant direct, cette diode accumule dans la zone I une charge proportionnelle à ce courant. Cette zone saturée de porteurs constitue, en fait, une résistance réglable par le courant direct, sur une large plage, pour les signaux H.F. On les utilise dans les atténuateurs, les commutateurs, les filtres en T ou en π, pour les fréquences très élevées.

- **Diodes pour commutation rapide**
  V_R : 50/70 V. I_{FM} : 20 mA. trr : 4/6 ns. Cd : 0,4 pF.
  V_R : 100/250 V. I_{FM} : 100 mA. trr : 15/70 ns. Cd : 0,4 pF
  V_R : 500/1 800 V. I_{FM} : 100 mA. trr : 150/500 ns. Cd : 0,4/0,8 pF.

- **Diodes pour atténuateurs**
  V_R : 100 V. I_{FM} : 10 mA. Épaisseur zone I : 70/200 μm. Cd : 0,3/0,5 pF.

■ DIODES DE RÉCEPTION : mélangeurs-détecteurs

Les cristaux mélangeurs sont utilisés jusqu'à des fréquences comprises entre 3 et 9 GHz pour le changement de fréquence.

Les cristaux détecteurs couvrent la même gamme de fréquence, leur puissance est limitée à 5 μW.

■ DIODES A AVALANCHE (IMPATT DIODES)

Les diodes *Impatt* sont formées d'un substrat p dans lequel on diffuse, d'un côté, une zone n^+. De l'autre côté de la plaquette, on dépose une couche épitaxiale intrinsèque assez épaisse, dans laquelle on diffuse partiellement une zone p^+. On obtient une pastille n^+, p, i, p^+. On applique à cette diode une polarisation inverse. Le champ électrique produit élimine tous les porteurs des zones p et i centrales qui forment une zone à déplétion.

De ce fait, à l'interface de la jonction $n^+ p$ se manifeste un fort champ électrique; dès qu'il atteint 350 kV/cm l'avalanche se déclenche par multiplication de paires électron-lacunes.

Les porteurs traversent la région à déplétion à une vitesse constante, de l'ordre de 10^7 cm/s pour les électrons dans le silicium. Le temps de transit des porteurs est indépendant de la tension de polarisation. Si la tension de polarisation est juste inférieure à celle qui déclenche l'avalanche, la moindre tension supplémentaire la déclenchera. Si cette tension est une onde H.F., la première demi-alternance provoque l'avalanche. Lorsque la tension alternative s'annule puis s'inverse, l'avalanche décroît et s'arrête. Ainsi, à partir d'une onde sinusoïdale, on dispose d'un pic de courant déphasé de 90°par rapport au signal H.F.

Ce courant va traverser la zone à déplétion à une vitesse précise. Si le temps de transist dure le temps d'une alternance, le déphasage est de 180°. On obtient un effet de résistance négative qui permet à la diode d'absorber de l'énergie du champ de polarisation continu.

Pour une fréquence de 10 GHz, par exemple, et une vitese des porteurs de 10^7 cm/s, la largeur de la zone de déplétion sera de 5.10^{-3} cm et la surface de la jonction de 5.10^{-4} cm^2. La densité de courant atteindra 10 kA/cm^2, on juge, ainsi, de l'importance des problèmes de dissipation. Le boîtier doit avoir une base en cuivre et un couvercle en molybdène de surface suffisante pour dissiper les calories produites.

Ce boîtier est prévu pour être inséré dans une ligne coaxiale pour réaliser un oscillateur. Avec l'utilisation de cavités appropriées, les diodes Impatt peuvent remplacer les klystrons, ou les tubes à onde progressive pour des puissances de l'ordre de 100 mW à 1 W.

Elles peuvent servir d'amplificateur dans un circuit classique à circulateur à ferrrite.

On relève les caractéristiques suivantes :

V_R : 85/95 V. I_F : 80 mA. P_O : 500 mW. F : 6/12 GHz.
V_R : 60 V. I_F : 75 mA. P_O : 350 mW. F : 12/18 GHz.
V_R : 50 V. I_F : 60 mA. P_O : 200 mW. F : 18/27 GHz.
V_R : 25/40 V. I_F : 100/150 mA. P_O : 300 mW. F : 27/42 GHz.

Forte puissance :
V_R : 100 V. I_F : 130 mA. P_O : 1 500 mW. F : 6/8 GHz.
V_R : 85/70 V. I_F : 115/100 mA. P_O : 750/1 000 mW. F : 9/13,5 GHz.
V_R : 60/70 V. I_F : 85/100 mA. P_O : 500/750 mW. F : 13,5/16 GHz.

Température de fonctionnement : − 40 à + 70 °C.

Toutes les diodes hyperfréquence sont montées en boîtier céramique à sorties axiales.

■ DIODES SNAP OFF *(step recovery diodes)*

Grâce à un profil de pièges adéquat à proximité de la jonction *p-n* on assure que la charge produite lors du fonctionnement direct soit emmagasinée près de cette jonction. De ce fait, on obtient une réaction de commutation beaucoup plus abrupte du sens direct en sens inverse. Grâce à ce recouvrement important et brutal, on peut commuter des centaines de milliampères autour du GHz. Ces diodes permettent la création d'harmoniques de rang élevé et sont remarquables par leur simplicité d'utilisation :

V_R : 20/50 V. I_R : 10 mA. P_O : 0,25/1 W. trr : 15/40 ns.
Cd : 1/1,5 pF. Plage de température : − 55 à + 175°C.

4. LES DIODES D'ÉMISSION A EFFET GUNN A L'ARSÉNIURE DE GALLIUM

On désigne sous le nom d'« effet Gunn » l'apparition d'oscillations hyperfréquence de courant dans un semiconducteur soumis à un champ électrique.

On sait que dans un conducteur la conductivité électrique est due aux élec-

trons libres. Sous l'action d'un champ électrique ces électrons peuvent prendre des vitesses dirigées élevées qui viennent s'ajouter aux vitesses aléatoires de l'agitation thermique. Comme les collisions sont nombreuses, l'énergie acquise par les électrons ne peut croître indéfiniment sous l'effet du champ, mais atteint une limite proportionnelle au champ électrique. Cette mobilité dépend du semiconducteur utilisé. Jusqu'à présent tous les électrons ont la même mobilité et le solide obéit à la loi d'Ohm.

Par contre, lorsque le champ électrique devient très élevé (3 kV/cm), les vitesses des électrons peuvent devenir du même ordre que les vitesses thermiques et des phénomènes nouveaux apparaissent. En particulier, la distribution en énergie des électrons est profondément modifiée et certains d'entre eux peuvent acquérir des énergies considérables. A ce moment le solide ne suit plus la loi d'Ohm. Ce sont des « électrons chauds » qui sont très peu couplés au réseau cristallographique.

On remarque alors que le système devient instable, à partir d'un seuil de tension, le courant se met à fluctuer rapidement.

Dans des échantillons d'arséniure de gallium courts et peu dopés, l'inverse de la fréquence d'oscillation est égal au temps de parcours des électrons d'un bout à l'autre du cristal. C'est donc un phénomène qui se développe dans le volume du cristal et qui est lié au mouvement des électrons.

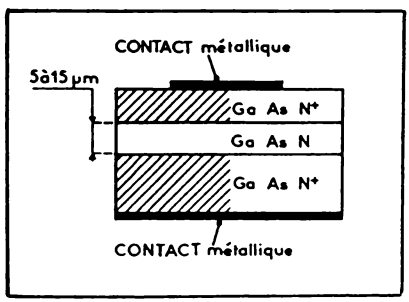


Fig. 8-4. — Structure d'un élément Gunn à l'arséniure de gallium.

La figure 8-4 montre la structure d'un élément Gunn à l'arséniure de gallium; étant donné que cet effet est lié au volume du matériau utilisé, cet élément ne comporte pas de jonction *p-n*.

La fréquence d'oscillation dépend, donc, de la longueur du bâtonnet et de l'épaisseur de la couche active de Ga As.

Ces diodes sont montées dans des cavités, avec accord électrique par varactor ou accord mécanique. Ces sources hyperfréquence sont utilisées plus particulièrement en remplacement des klystrons reflex de faible puissance, ou pour la réalisation d'oscillateurs locaux. Applications : télémesures, liaisons multivoies, détection de vitesse et de sens, mini-radar industriel et de trafic, contre-mesures électroniques militaires, mini-radar détecteur d'intrus pour la protection des appartements, etc.

Caractéristiques :
V_F : 10/13 V. I_F : 450/700 mA. P_O : 100/300 mW. F : 6/8 GHz.
V_F : 8/9 V. I_F : 500/800 mA. P_O : 100/300 mW. F : 8/12 GHz.
V_F : 7 V. I_F : 550/700 mA. P_O : 100/200 mW. F : 12/18 GHz.
V_F : 4 V. I_F : 400/500 mA. P_O : 50/100 mW. F : 18/26 GHz.
V_F : 4 V. I_F : 600/1 200 mA. P_O : 50/150 mW. F : 26/40 GHz.

5. LES DIODES TUNNEL

■ PRINCIPE

Le principe de ces diodes a été découvert au Japon par le Dr Leo Esaki, en 1958. Il tire son nom d'un phénomène connu en physique des solides, l'« effet » de tunnel quantique », qui est à peu près le suivant. Lorsque des particules se trouvent dans un certain état, correspondant à une certaine énergie et que l'on veut les faire passer dans un autre état, correspondant à une énergie supérieure, il faut normalement leur fournir l'énergie excédentaire. Il y a une barrière entre les deux états. Or, on constate que certaines particules arrivent à franchir cette barrière sans que leur énergie le justifie. Tout se passe comme si ces particules, au lieu de passer par-dessus la barrière, étaient passées par-dessous, dans une sorte de tunnel creusé sous celle-ci.

Le principe de fonctionnement d'une diode tunnel est extrêmement complexe. On peut le schématiser par l'explication approximative ci-dessous.

Une diode à jonction ordinaire possède un courant inverse très faible qui croît rapidement pour une certaine tension qui dépend du dopage du semiconducteur.

Plus le dopage est important et la résistivité du cristal faible, plus la tension de claquage est faible. On peut donc concevoir une diode dont la tension de claquage est de 0 V. Or, on constate que si on augmente encore la concentration en impuretés des zones *n* et *p*, la diode ne détecte plus et son comportement est profondément modifié.

De part et d'autre du zéro, la diode se comporte comme une résistance de très faible valeur.

Si on augmente un peu la tension directe, on sort de la zone de claquage, donc le courant *diminue* et devient un courant direct très faible. Puis, en augmentant encore la tension directe, le courant augmente selon le processus normal de la diode en sens direct (fig. 8-5) après la tension de seuil.

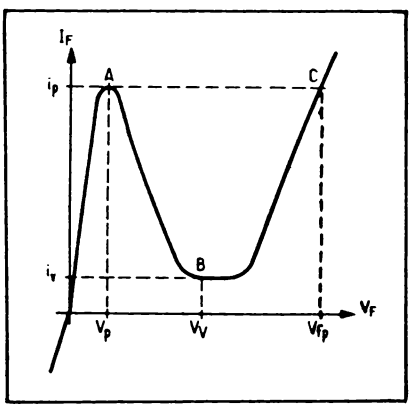


Fig. 8-5. — Courbe courant-tension d'une diode tunnel.

Le point A correspond à i_p/V_p, c'est-à-dire à l'intensité de « pic » ou de pointe pour une certaine tension positive très faible. Entre A et B, la pente de la courbe $I = f(V)$ est négative, on a donc une certaine conductance $\Delta I/\Delta V$ qui correspond à une résistance négative, en pratique de quelques dizaines à quel-

ques centaines d'ohms. C'est la zone d'utilisation de la diode tunnel. Le point B est caractérisé par i_v/v_v ou intensité et tension de « vallée ».

Ces appellations pic ou pointe et vallée caractérisent bien la barrière de l'effet tunnel quantique. Puis le courant direct augmente à nouveau et atteint en C la valeur précédente i_p, mais cette fois pour une tension plus importante v_{fp} (pic direct ou forward peak). On ne doit jamais dépasser cette valeur sous peine de détérioration de la diode. Une caractéristique fort intéressante est le rapport i_p/i_v qui donne l'étendue de la zone d'utilisation. Il est compris entre 4 et 20 selon les modèles.

La durée de commutation de ces diodes est extrêmement rapide (ps), leur bruit de fond est faible, on peut réaliser des oscillateurs simples et compacts, à très faible consommation. On les utilise pour les micro-émetteurs, les oscillateurs et les détecteurs.

■ APPLICATIONS

• Commutation

On réalise le montage bistable de la figure 8-6. On place en série avec une diode tunnel, une résistance R; l'ensemble est alimenté par la source E. Dès qu'on applique la tension, le montage prend un état stable qui correspond, soit au point A (état basse tension), soit au point C (état haute tension) (fig. 8-7). Ces points sont stables, puisque la résistance dynamique de la diode est positive. Le point B correspond à un régime instable, puisque la résistance dynamique de la diode est négative, et le montage ne peut se stabiliser en ce point.

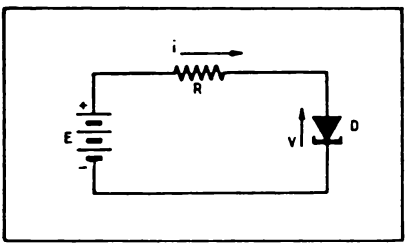


Fig. 8-6. — Montage bistable théorique.

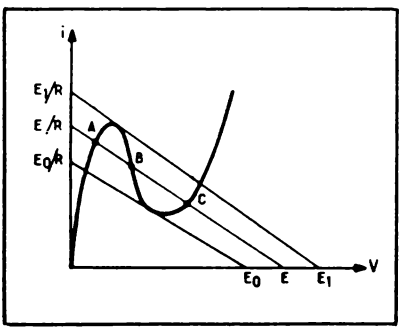


Fig. 8-7. — Courbe courant-tension en fonction du rapport E/R obtenu dans le montage bistable, montrant les deux états stables A et C.

Pour passer du point A au point C, il faut modifier la tension, sans changer la valeur de R. La droite de charge E/R se déplace parallèlement à elle-même. Si E dépasse la valeur E_1, puis diminue légèrement, le montage se stabilise au point C.

De même, si la tension diminue et tombe en dessous de E_0, le montage se trouve obligatoirement dans l'état basse tension, correspondant au point A.

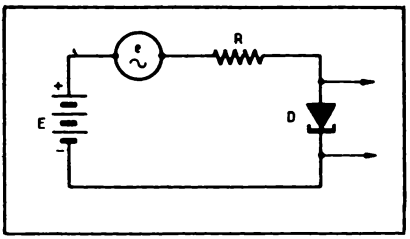


Fig. 8-8. — Montage bistable utilisé en commutation et en mémoire.

On peut donc réaliser un montage bistable utilisé en commutation et en mémoire (fig. 8-8). La tension alternative *e* s'ajoute et se retranche de E, faisant passer le montage de l'état basse tension (A) à l'état haute tension (C). Cette commutation s'effectue extrêmement rapidement en 1 à 2 ns. L'impulsion peut également être appliquée sur l'anode de la diode tunnel au moyen d'un condensateur. Une impulsion positive fait passer le montage en état haute tension. Une impulsion négative fait passer le montage en état basse tension.

Ces appellations sont très relatives, puisque l'état basse tension se situe vers 50 mV et l'état haute tension vers 450 mV.

- **Oscillation et amplification**

On monte une résistance en parallèle sur la diode D (fig. 8-9). La valeur de la résistance doit être approximativement égale à la résistance dynamique négative de la diode tunnel. La courbe résultante est celle de la figure 8-10.

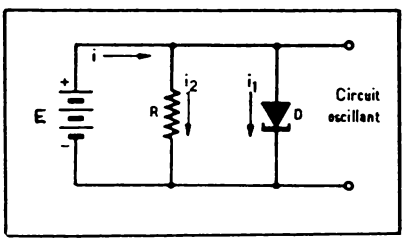


Fig. 8-9. — Schéma théorique d'un circuit amplificateur.

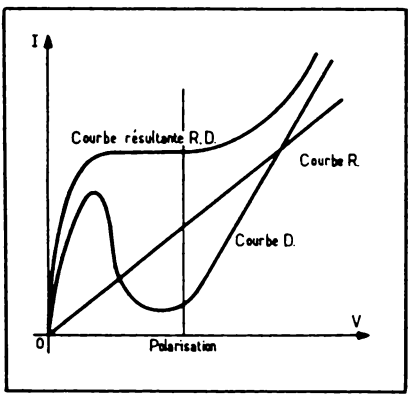


Fig. 8-10. — Courbe résultante : résistance-diode du schéma de la figure 8-9.

La courbe courant/tension de l'ensemble ne présente plus de zone à résistance négative, mais un palier très légèrement montant. La polarisation E place le point de repos au milieu du palier. Un circuit oscillant ajoute une composante alternative ne débordant pas du palier. Puisqu'on peut augmenter la tension, sans faire varier l'intensité, le circuit présente une résistance infinie. La source qui envoie la composante alternative n'a pas à fournir de puissance, puisqu'elle délivre une tension sans intensité.

Par contre, si le courant total : diode + résistance est constant, le courant dans la résistance ou dans la diode ne l'est pas. On recueille un courant variable, sous une certaine tension, donc une puissance.

Le circuit oscillant ne fournit pas de puissance, mais le circuit R. D en donne une qui provient de la source. C'est ainsi qu'un tel circuit fournit une amplification en puissance.

En bref, ces diodes sont utilisées dans les oscillateurs à relaxation très rapide, les amplificateurs hyperfréquence de radar, les circuits de mise en forme d'un signal d'une durée de l'ordre de 1 ns.

Cependant elles sont d'un emploi difficile, leur adaptation parfaite en impédance est obligatoire, si on veut éviter l'accrochage du circuit. C'est pourquoi le nombre de modèles catalogués est réduit.

6. LES DIODES INVERSES, BACKWARD OU UNI-TUNNEL

Ces diverses appellations se rapportent à un type spécial de diode tunnel permettant la détection des très faibles niveaux, sans tension de seuil.

La courbe I/V d'une diode inverse est donnée sur la figure 8-11. En modifiant le dopage du cristal d'une diode tunnel on parvient à supprimer la zone de résistance négative. A ce moment, on constate que la courbe I_F/V_F passe par l'origine. Il n'y a donc pas de tension de seuil. On peut détecter des signaux de très faible amplitude sans distorsion et avec un bon rendement, puisque la caractéristique directe est très raide.

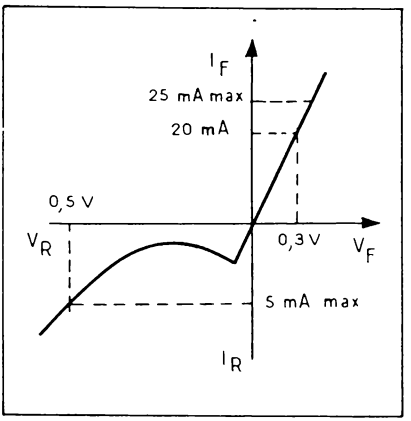


Fig. 8-11. — Courbe d'une diode inverse.

La résistance directe est très faible et le courant de fuite inverse est de l'ordre du microampère. Ces diodes au silicium ont une très bonne stabilité en fonction de la température entre − 85 °C et + 200 °C. Le coefficient de température est de 0,11 mV/°C. La figure 8-12 montre la comparaison entre les diodes inverses et les diodes normales au silicium à ce sujet.

Les autres caractéristiques I_F et V_F se rapprochent de celles des diodes tunnel. Sur la courbe de la figure 8-12 le courant direct maximal est de 25 mA. La tension directe est inférieure à 0,4 V. La tension inverse maximale est de 0,5 V.

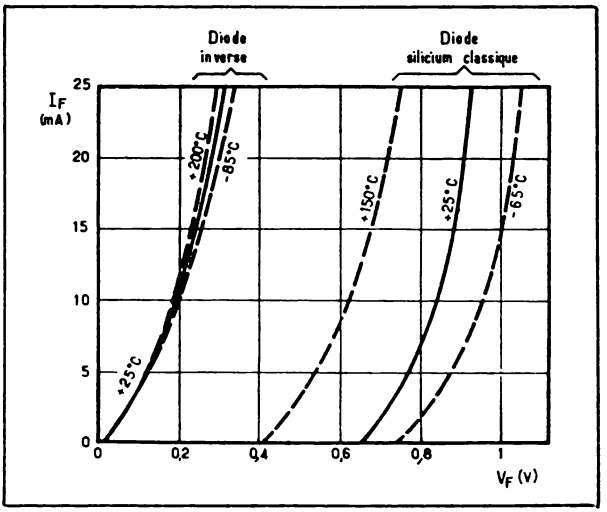


Fig. 8-12. — Caractéristique directe des diodes inverses en fonction de la température, par rapport aux diodes classiques au silicium.

7. LES DIODES SCHOCKLEY OU 4 D

La diode Schockley ou 4 D est, dans la famille des semiconducteurs, l'analogue de la diode à gaz.

La figure 8-13 donne sa constitution et la caractéristique V_F/I_F.

C'est un cristal de silicium dans lequel on a obtenu, par dépôt d'une couche épitaxiale et par diffusion, quatre couches alternées *p, n, p, n*. C'est une diode miniature présentée dans un boîtier en verre DO7. D'autres modèles plus puissants sont à l'étude.

Si on polarise la diode, comme indiqué sur la figure, on constate que les jonctions *p, n* sont dans le sens direct, tandis que la jonction *n, p* centrale est bloquée. Le courant résultant correspond au courant inverse de la jonction centrale, il est très faible. On augmente la tension aux bornes, le courant reste très faible, c'est la zone de barrage (I); la diode peut être représentée comme une jonction polarisée à l'envers.

Lorsqu'on atteint la tension d'avalanche de la jonction centrale, brusquement, en une fraction de microseconde, une commutation se produit. L'intensité directe augmente, tandis que la tension diminue. On se trouve en présence d'une résistance négative shuntée par la capacité de la jonction centrale en avalanche (II). Le circuit atteint une certaine tension, dite de maintien, qui correspond au courant minimal pour lequel la diode reste conductrice (I maintien). Puis, la caractéristique redevient positive et à forte pente (III), donc à faible résistance dynamique.

Pour ramener la diode dans son état de barrage, il faut diminuer le courant qui la traverse à une valeur inférieure au courant de maintien.

Les ordres de grandeur des valeurs sont portés sur la courbe.

La tension de commutation étant atteinte, le temps nécessaire pour que la caractéristique courant/tension de la diode s'inverse est de l'ordre de 0,05 à 0,2 μs. A partir de cet instant, la tension aux bornes de la diode diminue avec une vitesse croissante jusqu'à la tension de maintien. Elle est de l'ordre de 20 V/μs pour 500 μA et atteint 40 V/μs pour 1 mA.

Les variations de température ambiante sont sans grand effet sur la tension

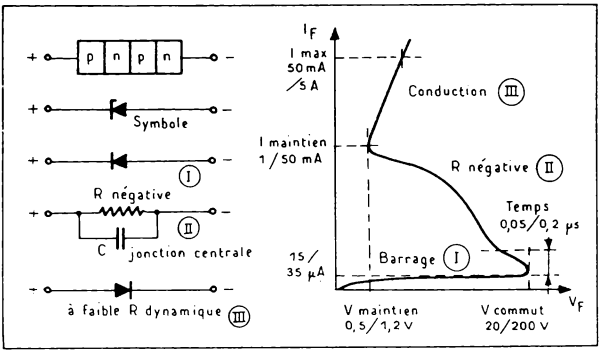


Fig. 8-13. — Diode Schockley ou 4 D. Principe et courbe I_F/V_F.

de commutation de la diode entre 0 et 60 °C. Par contre, le courant de maintien a un coefficient de température négatif, il décroît lorsque la température augmente.

La capacité de jonction de la diode est plus faible que pour les types normaux. Elle est de l'ordre de 40 pF en régime statique. Sous l'effet d'une impulsion, cette capacité est le siège d'un courant qui vient s'ajouter au courant de fuite normal de la diode; cela a pour effet de diminuer la valeur de la tension de commutation. Pour les très grandes vitesses de commutation, ce courant capacitif peut atteindre ou même dépasser la valeur du courant de maintien. Pour certains circuits cet effet doit être évité en amortissant le temps de montée de l'impulsion par un circuit RC.

■ APPLICATIONS

Ces diodes sont intéressantes dans les circuits à commutation rapide et à faible tension, tels que : circuits logiques, générateurs d'impulsions, commande de mémoire ou de relais, multivibrateurs, anneau de comptage, commutation téléphonique sans relais, circuits d'alarme, clignoteurs, etc.

Le schéma de principe de la figure 8-14 permet de prévoir la majeure partie des applications de la diode 4 D.

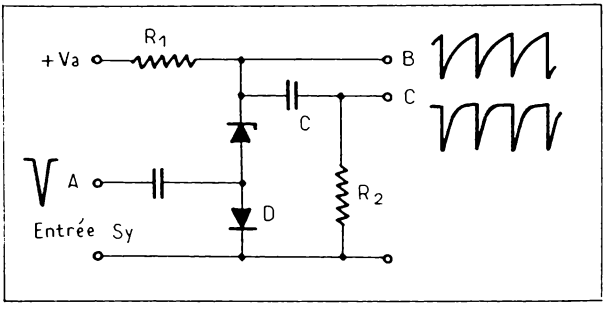


Fig. 8-14. — Principe du fonctionnement de la diode 4 D.

Lorsque la tension d'alimentation V_a est inférieure à la tension de commutation de la diode 4 D, le condensateur C se charge à + V_a. Si on applique une impulsion négative en A, aux bornes de la diode D, celle-ci polarisée en sens inverse présente une résistance élevée. Il n'en est plus de même pour la diode 4 D, dont la tension aux bornes atteint à ce moment la tension de commutation et

qui devient brusquement conductrice. Le condensateur C se décharge à travers les diodes 4 D et D en série avec la résistance R_2. Cette dernière limite le courant de décharge de C à une valeur inférieure au courant de crête maximal admissible par les diodes.

Lorsque le courant de décharge tombe en dessous du courant de maintien de la diode 4 D, elle se désamorce et le cycle peut recommencer. La résistance R_1 doit être suffisamment grande pour limiter le courant d'alimentation à une valeur

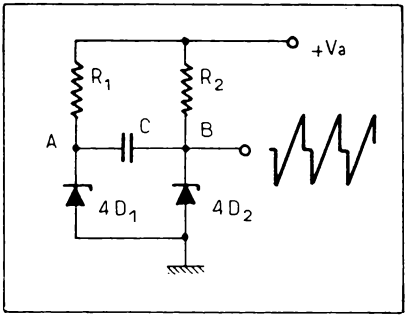


Fig. 8-15. — Schéma d'un multivibrateur à diodes 4 D.

inférieure à celle du courant de maintien. L'impulsion résultante est recueillie en C. L'impulsion en B est produite par le courant de charge du condensateur.

Si la tension d'alimentation V_a est supérieure à la tension de commutation de la diode 4 D, on obtient un oscillateur de relaxation qui peut donner une dent de scie linéaire, en remplaçant R_1 par un transistor, dont on peut régler le courant collecteur. On a ainsi une analogie avec le montage utilisant un tube à gaz.

De ce schéma peut découler celui d'un multivibrateur (fig. 8-15). La tension d'alimentation est supérieure à la tension de commutation des diodes 4 D. Supposons que la diode 4 D_1 est conductrice, le potentiel en A est voisin de zéro et le condensateur C se charge au travers de R_2. Lorsque la tension aux bornes de C et par conséquent de 4 D_2 atteint la tension de commutation, cette diode devient brusquement conductrice. Le condensateur C se décharge puis se charge en sens inverse au travers de R_1, la diode 4 D_1 se désamorce et reste bloquée. Puis le cycle recommence, lorsque C est chargé, la diode 4 D_1 redevient conductrice. Si les résistances R_1 et R_2 sont égales et si la tension de commutation des diodes 4 D_1 et 4 D_2 est la même, le signal de sortie est symétrique.

CHAPITRE IX

LES DIODES A CAPACITÉ VARIABLE

1. LES CARACTÉRISTIQUES

On a vu qu'une jonction polarisée en sens inverse présente une zone de transition dont l'épaisseur est fonction de la tension inverse. Par conséquent la capacité d'une jonction est maximale pour une très faible tension inverse et elle diminue lorsque cette tension augmente.

Par suite de leur très faible courant inverse, les diodes silicium sont largement utilisées; il existe des diodes hyperfréquence à l'arséniure de gallium.

N'importe quelle diode au silicium donne une variation de capacité en fonction de la tension tout à fait satisfaisante. Les fabricants ont cependant mis à leur catalogue des modèles spéciaux pour cet usage.

Généralement on a besoin d'une faible variation de capacité, loin de la tension de zener, et par conséquent la diode n'a pas à fournir de puissance. On construit, donc, des modèles miniatures qui sont prévus pour offrir une inductance parasite faible et qui peuvent être utilisés à des fréquences très élevées. Ces diodes sont montées, soit dans des boîtiers en verre DO7 comme les diodes à microjonction, soit dans des boîtiers coaxiaux qui permettent un bon fonctionnement à des fréquences atteignant plusieurs GHz.

Une diode à capacité variable peut être représentée schématiquement par le circuit simplifié de la figure 9-1.

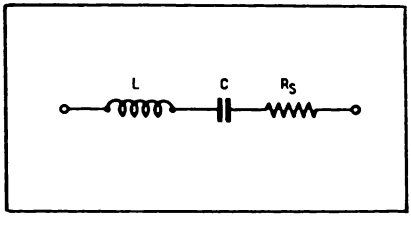


Fig. 9-1. — Représentation schématique simplifiée d'une diode.

Pour le fonctionnement à des fréquences élevées il faut que la valeur de L soit la plus petite possible (quelques nanohenrys), ainsi que la valeur de R_s (quelques ohms). On obtient un facteur de qualité Q de plusieurs centaines. Le courant inverse est de quelques nanoampères.

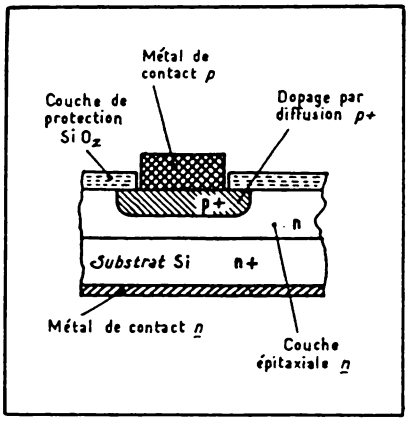


Fig. 9-2. — Technologie de la diode à capacité variable.

Les diodes à capacité variable sont construites selon la technique planar. La figure 9-2 montre les principales étapes. La pastille de silicium est fortement dopée ($n+$), c'est le substrat. Une couche épitaxiale dopée n est déposée sur le substrat. Par une fenêtre pratiquée dans la couche de protection d'oxyde de silicium, on diffuse dans la couche n une zone à dopage $p+$. Sur la surface inférieure du support et la surface supérieure de la zone $p+$, on vaporise des métaux appropriés permettant la soudure aux fils de sortie.

Si on applique aux bornes de la diode une tension inverse U_R, la capacité de la couche d'arrêt est égale à :

$$C(U_R) = \frac{C_0}{(1 + U_R/U_d)^Y}$$

avec :

- C : capacité à la tension U_R;
- C_0 : capacité de la diode sans tension extérieure;
- U_O : tension de diffusion, ou tension de seuil : 0,7 V pour le silicium;
- l'exposant Y est déterminé par le profil des charges des deux côtés de la transition p-n.

Lorsque la concentration des impuretés à l'intérieur de la couche d'arrêt passe de façon *abrupte* d'une valeur constante p à une autre valeur n, l'exposant Y reste indépendant de la tension U_R et est égal à 0,5 (fig. 9-3 *a*).

Si la concentration des impuretés croît *linéairement* avec la distance de transition p-n de part et d'autre de la couche d'arrêt, y est égal à 0,33 et indépendant de la tension U_R (fig. 9-3 *b*). Si la concentration des impuretés varie comme indiqué sur la figure 9-3*c*, on obtient des valeurs de y supérieures à 0,5; on dit que la transition est *hyperabrupte*.

Les diodes d'accord sont surtout à transmission abrupte et hyperabrupte. Les diodes abruptes ont l'avantage d'avoir une variation de capacité en fonction de la tension à peu près identique d'une diode à l'autre, du fait de la constance de y. Les problèmes d'étalonnage sont plus faciles à résoudre. En revanche, la variation de capacité admissible est assez faible.

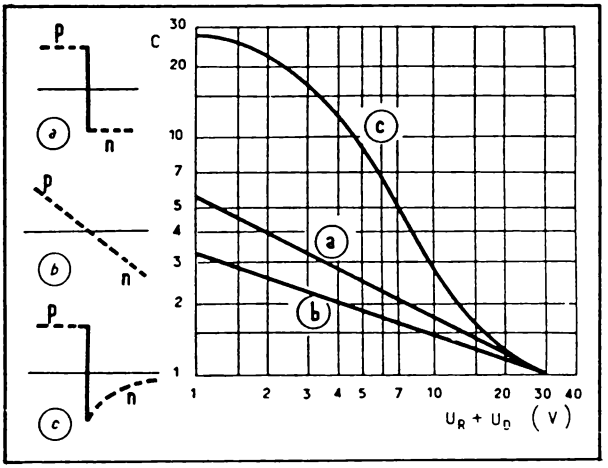


fig. 9-3. — Variation de la capacité en fonction de la tension inverse et du profil du dopage de la jonction *n-p*.

Pour pouvoir couvrir les gammes de radiodiffusion G.O.-P.O. et pour la bande U.H.F. en télévision, la variation de capacité doit être plus importance et nécessite l'emploi des diodes à zone de transition hyperabrupte. C'est uniquement une répartition appropriée du dopage. La figure 9-4 donne la représentation schématique de la répartition du dopage dans une transition hyperabrupte. On voit la précision qu'il faut obtenir pour les différents paramètres : épaisseur de la couche épitaxiale, dopage de la couche épitaxiale, concentration de la couche supérieure et profondeur de pénétration de la diffusion $p+$. Les diodes hyperabruptes doivent donc être triées en fabrication et appariées par deux, trois ou quatre diodes avec des tolérances étroites par la variation de capacité.

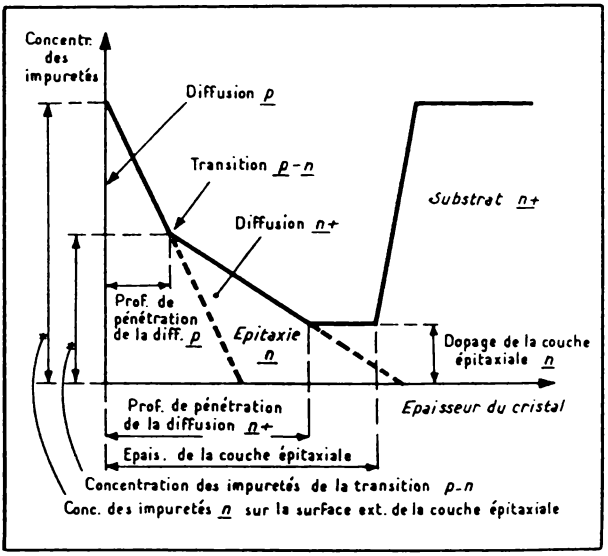

Concentr. des impuretés
Diffusion p
Transition p-n
Substrat n+
Diffusion n+
Prof. de pénétration de la diff. p
Epitaxie n
Dopage de la couche épitaxiale n
Prof. de pénétration de la diffusion n+
Epaisseur du cristal
Epais. de la couche épitaxiale
Concentration des impuretés de la transition p-n
Conc. des impuretés n sur la surface ext. de la couche épitaxiale

Fig. 9-4. — Représentation schématique de la répartition du dopage dans une transition hyperabrupte.

Les paramètres les plus importants d'une telle diode sont :
— la tension inverse maximale $U_{R\,max}$;
— la capacité de la diode pour $U_{R\,max}$, soit $C_{D\,min}$;
— la capacité de la diode pour la plus petite tension admissible (2 à 3 V) $C_{D\,max}$.
— le rapport de ces deux capacités $C_{D\,max}/C_{D\,min}$;
— le coefficient de surtension Q de la diode pour $U_{R\,min}$.

La fréquence correspondante, f_{min}, soit Q ($U_{R\,min}$, f_{min}), déterminée par la capacité C_D, la résistance série R_s et la fréquence f, selon :

$$Q = \frac{1}{2\pi f C_D R_s}$$

La tension inverse $U_{R\,max}$ doit être assez grande pour qu'il existe une variation de capacité suffisance pour couvrir la gamme de réglage voulue. En revanche, le coefficient de surtension des diodes diminue lorsque la tension augmente, car on ne peut obtenir des tensions inverses élevées que grâce à une résistivité élevée du cristal et à une certaine épaisseur de la couche épitaxiale.

Ces diodes sont donc prévues pour accorder les circuits des récepteurs fonctionnant sur le secteur et dont la tension de réglage est d'environ 30 V. Dans les postes sur voiture, alimentés sous 12 V, on ne dispose guère que d'une tension stabilisée de 10 V; on est obligé alors d'utiliser des diodes à zone de transition très abruptes. Pour les appareils portatifs sur pile de 9 V devant fonctionner jusqu'à l'usure des piles (6 V), l'utilisation de telles diodes pour l'accord n'est pas encore possible à moins de prévoir un convertisseur de tension à circuit intégré qui fournisse les 30 V nécessaires.

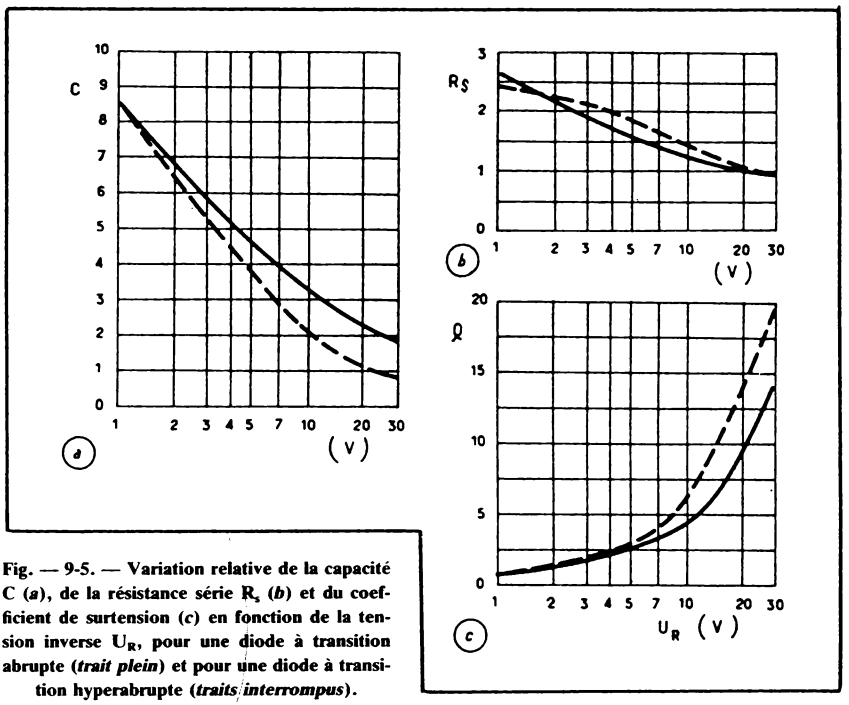


Fig. — 9-5. — Variation relative de la capacité C (*a*), de la résistance série R_s (*b*) et du coefficient de surtension (c) en fonction de la tension inverse U_R, pour une diode à transition abrupte (*trait plein*) et pour une diode à transition hyperabrupte (*traits interrompus*).

Le rapport des capacités $C_{D\,max}/C_{D\,min}$ est déterminé par la gamme de fréquence à couvrir :

$$\frac{C_{D\,max} + C_p}{C_{D\,min} + C_p} = \left(\frac{f_{max}}{f_{min}}\right)^2$$

où C_p est la somme de toutes les capacités en parallèle sur le circuit (trimmer, capacité de la bobine, capacité parasite du câblage) qui diminuent la variation effective de capacité.

La figure 9-5 donne la variation relative de capacité (*a*), de la résistance série (*b*) et du coefficient de surtension (*c*) d'une diode d'accord du type abrupte (traits pleins) et hyperabrupte (traits interrompus).

■ MODÈLES GRAND PUBLIC AU SILICIUM

V_{RM} : 30 V. I_R à V_R 30 V : 10 à 50 nA. rapport de capacité pour V_R : 3/25 V : de 1,3 à 24. C_d à 25 V : 3 à 15 pF. C_d à 1 V : jusqu'à 380 pF.

■ MODÈLES PROFESSIONNELS AU SILICIUM

Abrupts : V_{RM} : 30 V. I_R à V_R 25 V : 20 nA. rapport de capacité pour V_R : 2/30 V : de 2,7 à 2,9. C_d à 4 V : 10 à 100 pF. Q à 50 MHz : 300 à 800.

Hyperabrupts : V_{RM} : 25 V. I_R à V_R 25 V : 50 nA. rapport de capacité pour V_R : 2/20 V : 5. C_d à 2 V : 2 pF. Q à 50 MHz : 100 à 250.

■ MODÈLES PROFESSIONNELS A L'ARSÉNIURE DE GALLIUM

V_{RM} : 30-45-60 V. rapport de capacité pour V_R 2/30 V : 2,25 à 3,7. pour V_R 2/40 V : 2,35 à 4. pour V_R 2/55 V : 2,45 à 4,3. Q : 200 à 475 à 1 GHz. Température : − 40 à + 70 °C.

2. LES APPLICATIONS

■ MODULATION EN FRÉQUENCE D'UN ÉMETTEUR

Les diodes à capacité variable servent à modifier le réglage des circuits oscillants en haute fréquence, c'est leur principale application.

Dans un émetteur à modulation de fréquence, il faut modifier la fréquence d'un circuit oscillant en fonction de la modulation B.F. à transmettre. Le schéma théorique de la figure montre le principe de la modulation de fréquence. Le circuit oscillant C_2L est réglé sur la fréquence de repos de l'émetteur. Une polarisation porte la cathode de la diode à une tension positive au travers de R_2, c'est la polarisation inverse normale de la diode. Elle offre une certaine capacité qui est en parallèle sur C_2 et dont il faut tenir compte dans l'accord du circuit oscillant. C_1, évite le court-circuit de la polarisation au travers de L.

Le signal B.F. est appliqué aux bornes de R_1. Il modifie la polarisation de la diode en plus et en moins. On a donc une variation de capacité en fonction du signal B.F. qui module en fréquence le signal de l'émetteur. Ce schéma est simple et donne d'excellents résultats.

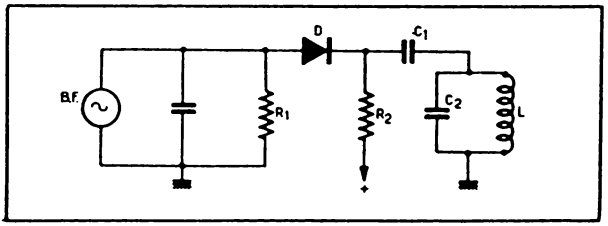


Fig. 9.6. — Principe de la modulation de fréquence d'un émetteur par une diode à capacité variable.

■ CONTRÔLE AUTOMATIQUE DE FRÉQUENCE

Dans les récepteurs à modulation de fréquence, on se sert de la diode à capacité variable pour réaliser la commande automatique de fréquence (C.A.F.) (fig. 9-7).

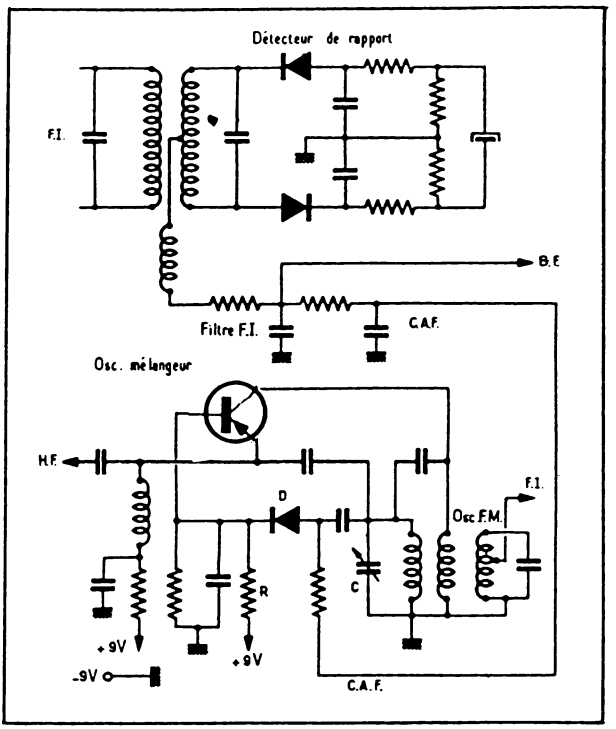


Fig. 9.7. — Commande automatique de fréquence (C.A.F.) d'un récepteur à modulation de fréquence.

Lorsque le récepteur est bien réglé sur l'émetteur, la tension de polarisation prélevée sur le détecteur de rapport est nulle. Le circuit oscillateur F.M. est réglé par le condensateur variable C et par la capacité de la diode D, polarisée par R à la valeur normale donnée pour ce modèle.

Si l'utilisateur a mal réglé son récepteur, ou si une dérive se produit, le détecteur de rapport donne une tension filtrée positive ou négative, selon le sens

du désaccord. Cette tension vient augmenter ou diminuer la polarisation de la diode. Il se produit une variation de capacité qui modifie la fréquence de l'oscillateur local, jusqu'à ce que l'accord soit parfait et qu'il n'y ait plus de tension de correction aux bornes des détecteurs de rapport.

Avec ce circuit, il n'est pas possible à l'utilisateur de mal régler son récepteur. De plus, la dérive de l'oscillateur local en fonction de la température ambiante est automatiquement corrigée.

■ ACCORD DES RÉCEPTEURS A.M.

Pour couvrir la gamme P.O. de 535 à 1 605 kHz, il faut des diodes hyperabruptes dont le rapport de capacité soit de 15. Pour obtenir des courbes semblables il faut se procurer des diodes accord et oscillateur appariées par le fabricant ou montées dans le même boîtier plastique. Les valeurs des bobinages doivent être calculées en fonction de la capacité des diodes. La couverture des bandes G.O. et O.C. est beaucoup plus aisée, puisque le rapport des fréquences à couvrir est plus réduit.

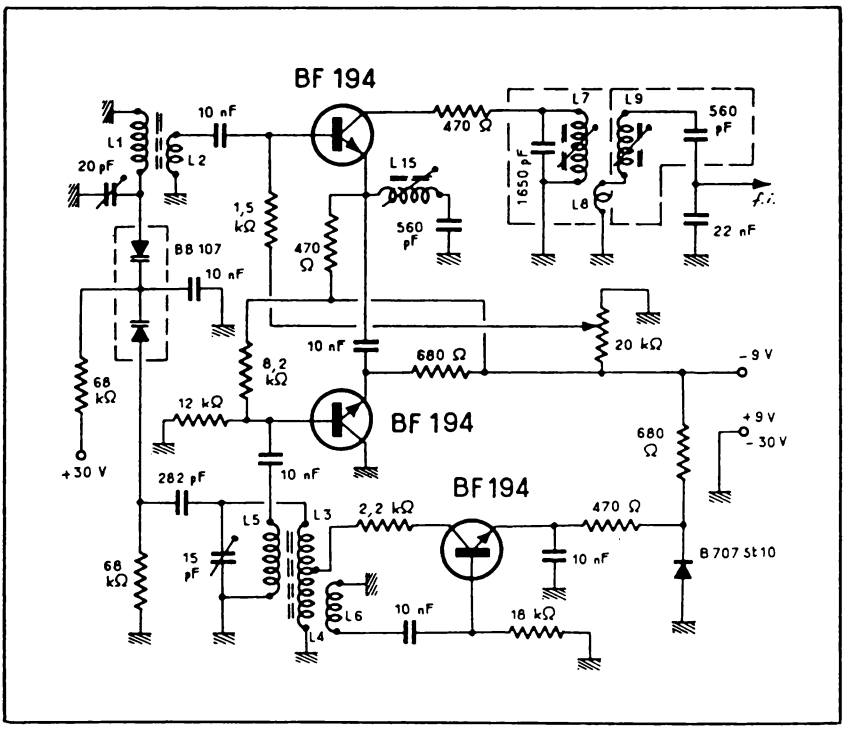


Fig. 9-8. — Schéma du circuit d'accord d'un récepteur P.O. par diode à capacité variable.

La figure 9-8 donne, en exemple, le schéma d'un récepteur P.O. accordé par deux diodes à capacité variable appariées dans le même boîtier plastique.

Accord des récepteurs F.M.

En F.M. la gamme de fréquence à couvrir est relativement étroite (87,5 à 108 MHz), les diodes à transition *p-n* abrupte se prêtent particulièrement à cet usage. Un rapport de capacité de 2,7 convient.

Ces diodes étant moins « poussées », leurs caractéristiques sont plus régulières et donnent une symétrie de fonctionnement remarquable.

Récepteur de télévision V.H.F. (bandes I et III)

La bande I s'étend de 47 à 68 MHz, pour la couvrir il faut avoir recours à une diode hyperabrupte de rapport de capacité égal à 5.

En revanche, la bande III de 174 à 223 MHz est relativement étroite et elle est couverte sans difficultés par les mêmes diodes grâce à une commutation électronique.

Récepteurs de télévision U.H.F. (bandes IV et V)

Ces bandes s'étendent de 490 à 860 MHz. Les exigences les plus dures sont imposées au coefficient de surtension des diodes. Les dimensions et l'impédance des boîtiers ont une grande influence sur les caractéristiques électriques. De plus, pour couvrir toute la gamme, il faut prévoir des diodes hyperabruptes dont le rapport de capacité est égal à 5 ou 5,5.

Grâce à ces diodes on peut réaliser des récepteurs à accord automatique à touches et même à distance.

3. Les varactors

Les varactors sont des diodes dérivées des diodes à capacité variable dont la caractéristique non linéaire produit des harmoniques.

Il existe plusieurs séries de varactors au silicium et à l'arsenir de gallium; ce sont des composants professionnels.

▪ VARACTORS POUR LA MULTIPLICATION DE FRÉQUENCE

Ces diodes produisent des harmoniques de rang pair et de rang impair. On peut soit doubler, soit tripler la fréquence incidente.

Le doublage de fréquence par diode varactor peut être obtenu, soit par un montage parallèle, soit par un montage série (fig. 9-9).

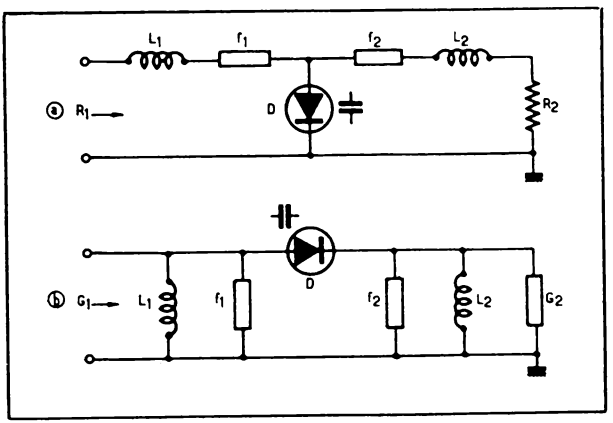


Fig. 9-9. — Doublage de fréquence par varactors : *a*) montage parallèle; *b*) montage série.

Dans le montage parallèle, le filtre f_1 présente une impédance nulle à la fréquence d'entrée et une impédance très grande à toute autre fréquence. Le filtre f_2 doit donner un effet de court-circuit à la fréquence de sortie qui est le double de la fréquence d'entrée et présenter une impédance très grande à toutes les autres fréquences. Les inductances L_1 et L_2 accordent la capacité de la diode sur les fréquences respectives d'entrée et de sortie. La résistance de charge est R_2 et la résistance d'entrée est R_1.

Dans le montage série, on transpose le même raisonnement; f_1 et f_2 sont les filtres qui présentent une impédance maximale aux fréquences respectives d'entrée et de sortie. L_1 et L_2 accordent le circuit avec la capacité de la diode sur les fréquences d'entrée et de sortie.

G_1 et G_2 sont les conductances d'entrée et de sortie, on peut aussi bien utiliser R_1 et R_2 qui sont les inverses.

Ce sont les montages série qui sont les plus employés dans les schémas modernes. Ils offrent l'avantage d'une gamme de fréquences plus large et d'une puissance convertie plus importante.

- **Varactors multiplicateurs au silicium**

  Très importance gamme : (plage de température − 65 à + 175 °C)

  — *pour tripleurs :*

  V_{RM} : 50 à 120 V. f : 2 à 18 GHz. C_d : 0,2 à 5 pF. P_o : 0,6 à 14 W.

  — *pour doubleurs :*

  V_{RM} : 90 à 180 V. f : 2 à 18 GHz. C_d : 0,2 à 0,9 pF. P_o : 3 à 25 W.

  V_{RM} : 15 à 45 V. f : 0,1 à 25 GHz. C_d : 0,2 à 6 pF. P_o : 0,2 à 20 W.

- **Varactors multiplicateurs à l'arséniure de gallium**

  — pour tripleurs : (gamme de température : − 40 à + 70 °C)

  V_{RM} : 10 à 45 V. f : gamme 30-40 GHz. C_d : 0,3 à 0,3 pF. P_o : 0,1 à 0,5 W.

■ **Varactors paramétriques**

destinés aux amplificateurs paramétriques en hyperfréquence, sur lignes coaxiales accordées. On distingue :

- **Varactors paramétriques**

  — au silicium (− 55 à + 150 °C)

  V_{RM} : 6 à 12 V. f : 1 à 12 GHz avec une fréquence de coupure à − 6 V de 125 à 500 GHz. C_d : O,2 à 1 pF.

  — à l'arséniure de gallium (− 65 à + 70 °C)

  V_{RM} : 6 V. f : 600 à 1 000 GHz. C_d : 0,2 à 0,3 pF.

- **Varactors limiteurs** au silicium

  V_{RM} : 30 à 120 V. f : 80 à 200 GHz. C_d : 0,2 pF.

- **Varactors transposeurs de fréquence** utilisés en mélange et en modulation paramétrique, au silicium. V_{RM} : 25 à 90 V. f : 1 à 13 GHz avec une fréquence de coupure à − 6 V de 35 à 250 GHz. C_d : 0,4 à 5 pF. P_o : 1 à 7 W.

CHAPITRE X

LES DIODES RÉGULATRICES DE TENSION LES DIODES DE RÉFÉRENCE DE TENSION (DIODES ZENER)

1. LE PRINCIPE DES DIODES RÉGULATRICES DE TENSION

Jusqu'à présent ces diodes étaient appelées « Diodes zener »; cependant le normalisateur n'a pas retenu ce nom, car il désigne un phénomène qui ne s'applique qu'aux diodes régulatrices basse tension. En effet, c'est l'avalanche inverse qui permet de fabriquer des diodes régulatrices de tensions plus élevées.

On a étudié le comportement en direct et en inverse d'une jonction au cours du chapitre VII et le lecteur connaît le coude de zener et le claquage par avalanche.

Le claquage par effet zener est obtenu pour les diodes basse tension dont la zone de déplétion est très mince et les couches voisines fortement dopées. A la tension maximale, le champ électrique est très intense et des porteurs minoritaires sont expulsés. Ils traversent la zone déserte, engendrant un courant qui augmente rapidement avec la tension appliquée. Cet effet s'observe jusqu'à environ 6 V, la caractéristique est arrondie et le coefficient de température est négatif (fig. 10-1).

Le claquage par avalanche s'observe au-dessus de 5 V. Les porteurs minoritaires traversent la jonction sous l'action du champ inverse. Ils sont accélérés par ce champ et acquièrent une énergie cinétique suffisante pour expulser par choc un électron de valence d'un atome de la zone de déplétion. Cet électron est accéléré à son tour et participe au mécanisme d'avalanche.

Le phénomène est cumulatif. La zone de déplétion s'ionise et devient conductrice. Il s'ensuit un coude brutal de la caractéristique. Le coefficient de température est positif.

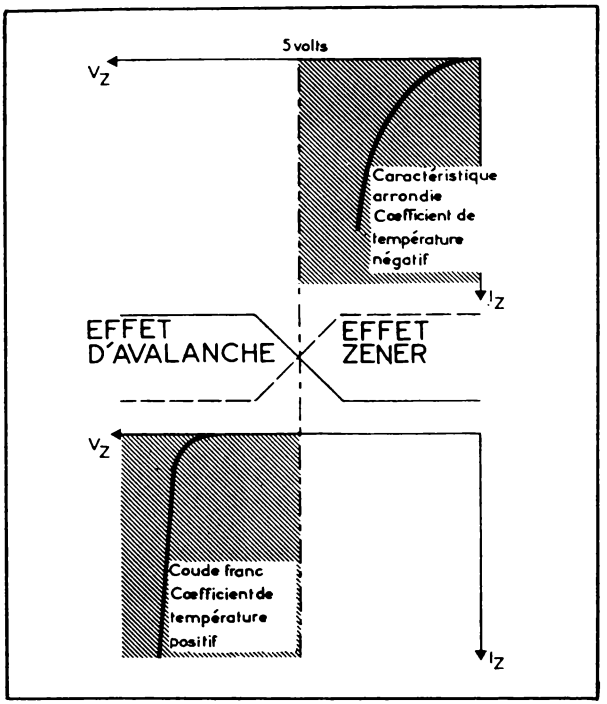


Fig. 10-1. — L'effet d'avalanche en fonction de la tension de coude (V_Z).

Pour une tension voisine de 5 V, les effets zener et d'avalanche participent également au claquage et le coefficient de température s'annule. Cependant ces diodes ne sont pas satisfaisantes, car leur stabilité n'est bonne que dans un domaine restreint de température et leur résistance dynamique est médiocre, enfin, la valeur exacte de la tension où se produit l'annulation du coefficient de température est difficilement prévisible en fabrication. Nous verrons que les diodes de référence de tension sont réalisées différemment.

Ces diodes sont toujours au silicium, car le coude est plus marqué que pour le germanium. Ces claquages ne sont pas destructifs si la température maximale de la jonction n'est pas atteinte.

2. LA FABRICATION DES DIODES RÉGULATRICES DE TENSION

Il y a lieu de distinguer entre les diodes de faible puissance jusqu'à 1,5 W et celles qui atteignent 75 W.

La réalisation de diodes basse tension à effet zener nécessite des jonctions extrêmement abruptes, dans un cristal très dopé. Elles ont été pendant longtemps obtenues par alliage. Cette technologie est en régression et seule une série existe encore sur le catalogue *R.T.C.*

Toutes ces diodes sont maintenant fabriquées par diffusion; elles exigent une grande rigueur sur l'homogénéité et sur l'épaisseur du dopage pour obtenir une résistance dynamique faible. *Thomson-C.S.F.* a adopté la fabrication à couche épitaxiale qui est décrite au cours de ce chapitre.

■ FABRICATION PAR ALLIAGE

Il s'agit de la série *R.T.C.* 1,5 W de 4,7 V à 9,1 V en boîtier métallique DO1. Ses principales caractéristiques sont les suivantes : R_Z : résistance dynamique
S_Z : coefficient de température.

4,7 V : $R_Z = 2{,}5\ \Omega . S_Z = -0{,}6$ mV/°C à $I_Z = 100$ mA.
6,2 V : $R_Z = 0{,}6\ \Omega . S_Z = +1$ mV/°C à $I_Z = 100$ mA.
7,5 V : $R_Z = 1\ \Omega . S_Z = +4$ mV/°C à $I_Z = 50$ mA.
9,1 V : $R_Z = 1{,}8\ \Omega . S_Z = +6{,}4$ mV/°C à $I_Z = 50$ mA.

La pastille de silicium est dopée à l'antimoine (*n*) en fonction de la tension de coude désirée. Un fil d'aluminium est allié à la surface de la pastille. Il se forme un alliage eutectique (*p*) dans lequel se trouve la jonction de surface voulue en fonction de la puissance du dispositif. La pastille est soudée à l'or-étain sur l'embase du boîtier métallique DO1. Le montage du boîtier n'appelle pas de commentaire. Cette fabrication est simple et donne satisfaction pour les diodes de faible puissance et pour des tensions de régulation pas trop élevées.

■ FABRICATION PAR DIFFUSION

Les séries s'étendent de 2,4 V à 75 V en Europe et jusqu'à 200 V aux U.S.A. Les caractéristiques ci-après sont données pour les séries européennes.

• **Série 500 mW** de 2,4 V à 75 V en boîtier verre DO35.

2,4 V : $R_Z = 30\ \Omega$ $S_Z = -2{,}2$ mV/°C pour 5 mA
4,7 V : $R_Z = 19\ \Omega$ $S_Z = -1{,}2$ mV/°C pour 5 mA
10- V : $R_Z = 8{,}5\ \Omega$ $S_Z = +6{,}5$ mV/°C pour 5 mA
75 V : $R_Z = 200\ \Omega$ $S_Z = +78.$ mV/°C pour 2,5 mA

fabrication planar.

• **Série 1,3 W** de 5,1 V à 75 V en boîtier verre DO41

5,1 V : $R_Z = 10\ \Omega$ $S_Z = -0{,}5$ mV/°C pour 45 mA
10 V : $R_Z = 8\ \Omega$ $S_Z = +4{,}7$ mV/°C pour 25 mA
75 V : $R_Z = 225\ \Omega$ $S_Z = +66{,}5$ mV/°C pour 4 mA

fabrication planar.

• **Série 2,5 W** de 10 V à 75 V en boîtier plastique SOD18

10 V : $R_Z = 0{,}75\ \Omega$ $S_Z = +4$ mV/°C pour 50 mA
30 V : $R_Z = 4{,}5\ \Omega$ $S_Z = +22$ mV/°C pour 20 mA
75 V : $R_Z = 20\ \Omega$ $S_Z = +70$ mV/°C pour 10 mA

fabrication diffusée.

Cette série peut servir à l'écrêtage pour une puissance maximale de 700 W pendant 1 ms.

• **Série 20 W** de 7,5 V à 75 V en boîtier métal DO4

7,5 V : $R_Z = 0{,}3\ \Omega$ $S_Z = +3$ mV/°C pour 2 A
30 V : $R_Z = 2{,}5\ \Omega$ $S_Z = +25$ mV/°C pour 0,5 A
75 V : $R_Z = 10{,}5\ \Omega$ $S_Z = +70$ mV/°C pour 0,2 A

fabrication diffusée. Cette série peut être utilisée en écrêteuse pour une puissance maximale de 700 W pendant 1 ms.

• **Série 75 W** de 10 V à 75 V en boîtier métal DO5
10 V : R_Z = 0,4 Ω S_Z = + 9 mV/°C pour 2 A
30 V : R_Z = 1,1 Ω S_Z = + 25 mV/°C pour 1 A
75 V : R_Z = 2,6 Ω S_Z = + 71 mV/°C pour 0,5 A
fabrication diffusée. Cette série peut être utilisée en écrêteuse pour une puissance maximale de 9,5 kW pendant 1 ms.

• **Diodes de régulation et d'écrêtage** 140 W en 10 ms entre 5,6 V et 62 V en boîtier plastique SOD18.

• **Diode de stabilisation de tension** 300 W en régime continu et 30 kW en 100 μs en boîtier métal DO30; peut être employée pour la suppression d'énergie transitoire : tension nominale 36 V ± 15 %.

• **Stabistors :** lorsque la tension à stabiliser est trop faible pour adopter une diode zener, on peut monter une, deux trois ou quatre diodes au silicium en série. On sait que le coude de la caractéristique se produit à 0,7 V. En plaçant deux diodes en série dans un boîtier, on obtient un stabistor de 1,5 V environ. Pour quatre diodes on atteint 3 V; ensuite les séries de diodes zener conviennent.

• **Diodes bidirectionnelles :** deux diodes régulatrices sont placées tête-bêche en parallèle dans le même boîtier plastique DO13. Elles peuvent, donc, écrêter à une certaine valeur (V_Z) et éliminer toutes les surtensions transitoires de courte durée. Leur réponse est très rapide et elles peuvent absorber une énergie importante. Elles sont spécialement commercialisées pour protéger les circuits téléphoniques et tous les appareils sensibles aux surtensions.

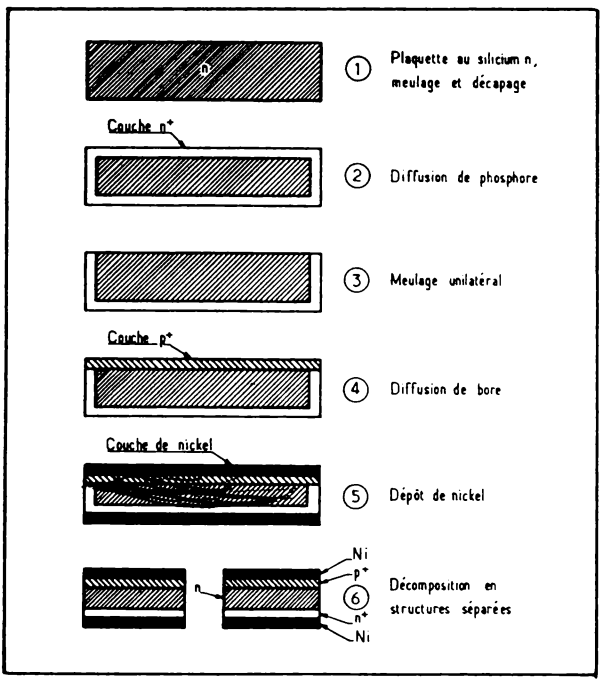


Fig. 10-2. — Fabrication d'une diode de régulation par double diffusion.

V_Z : 16 V-36 V-62 V-160 V pour I_Z = 5 mA – Coefficient de température 4 à 6.10^{-4}/°C. Capacité : 1 200-500-300-150 pF. Courant maximal I_Z pour 1 ms : 20-9-6-2 A, pour 20 μs. I_Z : 200-90-60-20 A. Température : – 55 à + 155 °C.

On voit que les caractéristiques sont assez différentes selon qu'il s'agit d'une diffusion ou d'une fabrication planar.

Pour les faibles tensions une simple diffusion suffit; pour les tensions plus élevées, on opère une double diffusion sur une pastille très peu dopée (fig. 10-2). On part d'une rondelle de silicium très faiblement dopée *n* à haute résistivité. On procède à une diffusion de phosphore qui donne une couche superficielle fortement dopée *n* +. On procède à un rodage sur une face de la rondelle pour enlever la couche *n* +. Puis on procède à une diffusion de bore *p* + en protégeant la couche précédemment diffusée sur l'autre face. On dépose sur les deux faces de la rondelle une couche de nickel. On découpe la rondelle en pastilles de surface voulue en fonction de la puissance du dispositif. On monte cette pastille dans le boîtier qui convient.

La diffusion permet de mieux contrôler la surface et la profondeur de la jonction dans le cristal. Elle donne une tension de régulation sur une plage plus large et elle permet de mieux prévoir le processus de fabrication.

■ FABRICATION ÉPITAXIALE *THOMSON C.S.F.*

Il existe actuellement les séries 400 mW entre 2,7 V et 75 V en boîtier verre DO35, 500 mW entre 0,8 V et 75 V en boîtier verre DO35, 1 W entre 3,3 V et 75 V en boîtier verre DO41 et 1,3 W entre 2,7 V et 75 V en boîtier verre DO41.

Les principales caractéristiques sont :

Série 400 mW,

pour	2,7 V :	R_Z =	30	Ω.	S_Z = – 0,07	%/°C	pour	20	mA.
	6,8 V :	R_Z =	4,5	Ω.	S_Z = + 0,05	%/°C	pour	20	mA.
	75 V :	R_Z =	270	Ω.	S_Z = + 0,09	%/°C	pour	2	mA.

Série 500 mW, la diode 0,8 V fonctionne en fait dans le sens direct, c'est la tension de seuil du silicium. R_Z = 8 Ω. S_Z = – 0,07 %/°C.

pour	2,4 V :	R_Z =	85	Ω.	S_Z = – 0,07	%/°C	pour	5	mA.
	7,5 V :	R_Z =	7	Ω.	S_Z = + 0,03	%/°C	pour	5	mA.
	75 V :	R_Z =	170	Ω.	S_Z = + 0,08	%/°C	pour	2,5	mA.

Série 1 W,

pour	3,3 V :	R_Z =	10	Ω.	S_Z = – 0,076	%/°C	pour	75	mA.
	7,5 V :	R_Z =	4	Ω.	S_Z = + 0,045	%/°C	pour	30	mA.
	75 V :	R_Z =	175	Ω.	S_Z = + 0,09	%/°C	pour	3	mA.

Série 1,3 W,

pour	2,7 V :	R_Z =	20	Ω.	S_Z = – 0,08	%/°C	pour	80	mA.
	7,5 V :	R_Z =	3	Ω.	S_Z = + 0,02	%/°C	pour	35	mA.
	75 V :	R_Z =	135	Ω.	S_Z = + 0,06	%/°C	pour	4	mA.

La figure 10-3 donne le détail de la fabrication épitaxiale. La rondelle de silicium est correctement dopée *n* au tirage. A sa surface on forme un masque d'oxyde comportant des fenêtres laissant le silicium à nu. Par épitaxie de iodure de silicium qui sert de catalyseur, on dépose un bouton de silicium monocristallin de type *p* possédant un dopage adéquat.

Après traitement thermique on obtient une jonction *p-n* à gradient de potentiel abrupt.

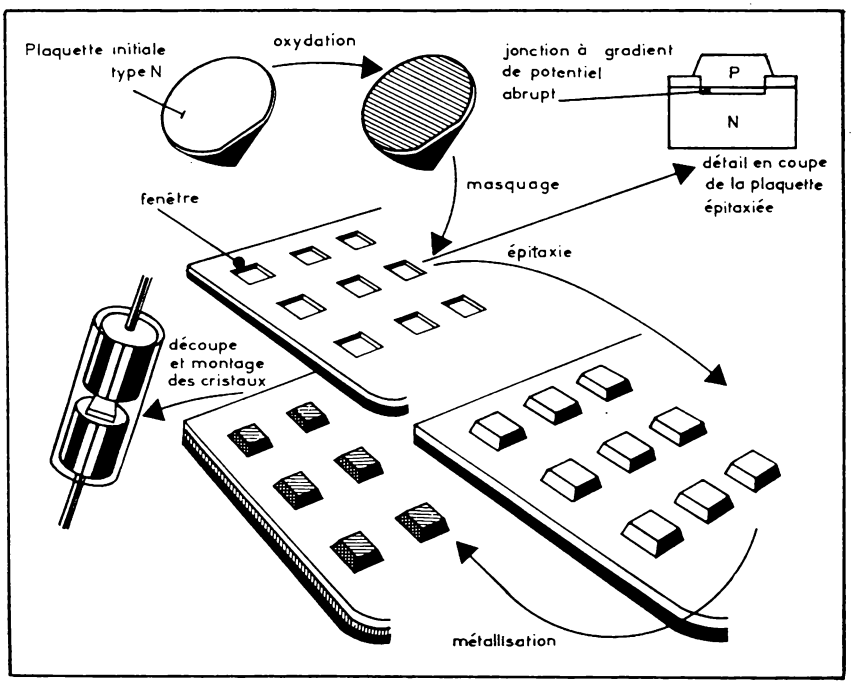


Fig. 10-3. — Fabrication épitaxiale des diodes de régulation *(Thomson C.S.F.)*

Cette technologie présente l'avantage d'un contrôle aisé des caractéristiques des jonctions. Ensuite on recouvre le bouton, ainsi que la face opposée de la plaquette d'une couche métallique permettant d'effectuer les contacts de sortie. Les plaquettes sont ensuite découpées au laser et montées dans un boîtier en verre DO35 ou DO41.

3. LES CARACTÉRISTIQUES ÉLECTRIQUES DES DIODES DE RÉGULATION

La caractéristique essentielle est la tension de régulation, sur les catalogues on relève leur valeur en progression géométrique comme pour les résistances. On a donc la série E24 (24 valeurs par décade) qui donne une tolérance de ± 5 % et une série E12 avec une tolérance de ± 10 % sur la précision de la valeur de la tension de régulation (V_Z).

Il existe un certain nombre de caractéristiques limites qu'il est indispensable de connaître pour utiliser ces diodes.

▪ COURANT INVERSE MAXIMAL (I_R OU I_Z)

Le schéma théorique de montage d'une diode de régulation est donné sur la figure 10-4; le courant inverse est limité par la résistance équivalente du circuit externe R_s. Il ne doit pas dépasser la valeur indiquée par le fabricant en fonction de la résistance thermique de la diode fixée dans le circuit.

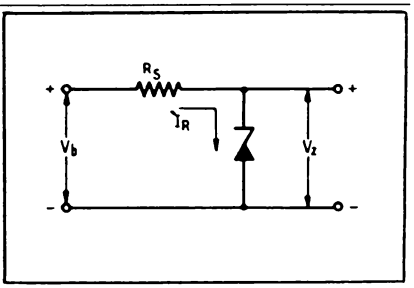


Fig. 10-4. — Montage théorique d'une diode de régulation. Le courant inverse n'est limité que par R_S.

Le fabricant donne aussi pour chaque type de diode une zone de fonctionnement autorisé dans laquelle on peut admettre un courant inverse transitoire très court (fig. 10-5).

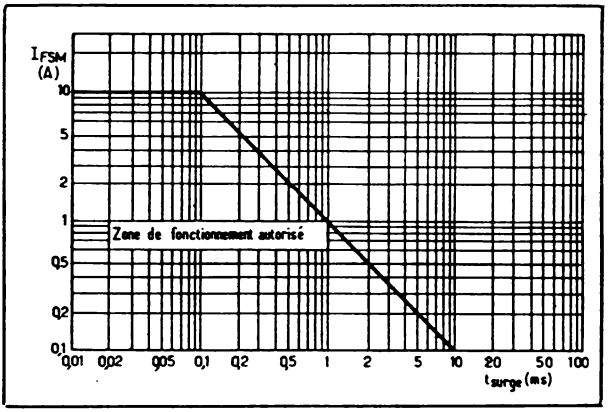


Fig. 10-5. — Exemple de courbe indiquant la zone de fonctionnement autorisée pour l'intensité des transitoires en fonction de leur durée.

■ COURANT DIRECT MAXIMAL (I_{FM})

Il est utile de connaître le courant direct maximal (I_{FM}) dans le cas où la diode est utilisée dans le sens passant. C'est le même paramètre que celui qui a été étudié pour les diodes à faible puissance.

■ TEMPÉRATURE MAXIMALE DE LA JONCTION (T_{jmax})

Comme il s'agit de diodes au silicium, cette température est généralement fixée à 150 °C ou à 175 °C. Les diodes de puissance doivent être montées sur un radiateur pour améliorer leur refroidissement et leur permettre une puissance dissipée plus importante.

■ PUISSANCE TOTALE

La puissance totale que peut dissiper la jonction (P_c) se calcule selon la formule :

$$P_c = T_{jmax} - T_{amb}/R_{th}$$

La résistance thermique totale (R_{th}) comprend la somme des résistances thermiques : $R_{tj\ j-fb} + R_{th\ fb-r} + R_{th\ r-amb}$ exprimées en °C/W et tient compte évidem-

ment de l'efficacité du radiateur éventuel et du montage de la diode dans le circuit.

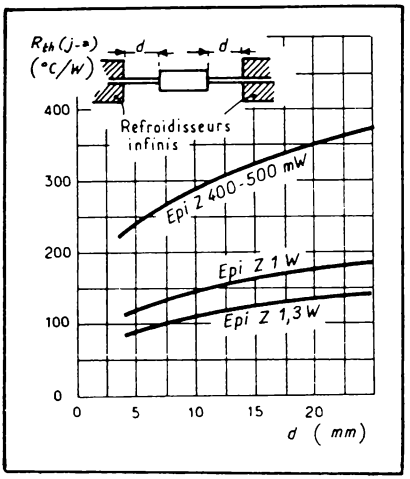


Fig. 10-6. — Résistance thermique ($R_{th\,j-a}$) en fonction de la longueur des connexions, pour des diodes de 0,4 W, 1 W et 1,3 W. *(Thomson. C.S.F)*

La figure 10-6 donne la résistance thermique totale ($R_{th\,j-a}$) en fonction de la longueur des connexions pour des diodes entre 400 mW et 1,3 W. On suppose que les fils sont soudés sur un refroidisseur important, théoriquement infini. Pour une diode 400 mW ou 500 mW, un fil de 5 mm la reliant à ce refroidisseur donne une résistance thermique de 250 °C/W, tandis qu'avec un fil de 20 mm de longueur on obtient 350 °C/W. Si la diode est soudée sur un circuit imprimé, on ne peut plus considérer le cuivre du circuit comme un radiateur infini et la résistance thermique est de 360 °C/W, ce qui limite la puissance acceptable pour une température de jonction de 175 °C, avec une ambiance de 70 °C.

■ RÉSISTANCE OU IMPÉDANCE DYNAMIQUE (r_D)

Ce n'est pas une caractéristique limite dont le dépassement risque de détruire la jonction. C'est une caractéristique primordiale pour la détermination de l'efficacité du circuit de régulation. La résistance ou l'impédance dynamique est l'expression de la pente de la caractéristique inverse $\Delta V/\Delta I$. Ce n'est pas une valeur fixe, elle dépend du point de fonctionnement, donc, du niveau du courant I_R. Elle diminue à mesure que le courant augmente jusqu'à atteindre un palier.

Pour un même niveau de courant I_Z, l'impédance dynamique varie d'une diode à l'autre en fonction de la tension V_Z. Si on trace la courbe de variation de la résistance dynamique, en un même point de fonctionnement et à diverses tensions V_Z (fig. 10-7), on voit que la résistance dynamique part d'un niveau élevé à tension basse (3,3 V), diminue rapidement, passe par une valeur minimale entre 6 et 8 V et remonte ensuite rapidement. Donc, pour une tension donnée, la résistance dynamique diminue à courant croissant jusqu'à une certaine valeur. A un niveau de courant donné, il existe une tension pour laquelle la valeur de la résistance dynamique devient minimale.

Le *facteur de régulation* F est le quotient de la variation relative du courant par la variation relative de la tension.

$$F = \frac{V/I}{\Delta V/\Delta I} = \frac{R}{r_D}$$

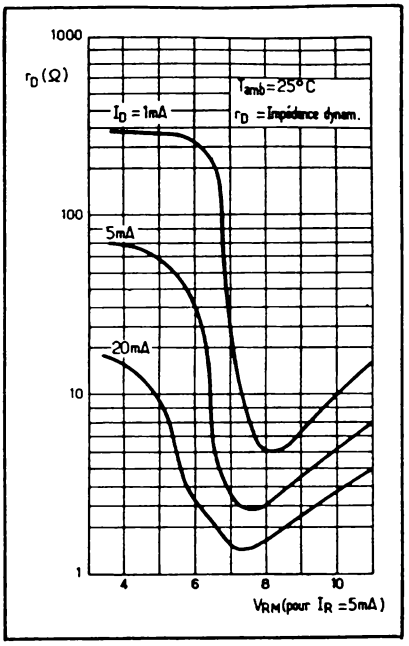


Fig. 10-7. — Impédance dynamique en fonction de la tension inverse, à courant inverse constant.

R = V/I est la résistance qu'il faut disposer en série avec la batterie équivalente pour représenter la caractéristique inverse de la diode; r_D est la résistance dynamique.

On peut avoir des valeurs de F atteignant 1 000. On se contente d'un facteur 100 pour de larges variations.

■ COEFFICIENT DE TEMPÉRATURE

La tension de zener est un phénomène physique stable. Cependant cette tension est donnée à un niveau de courant précis et dépend de ce niveau. Elle

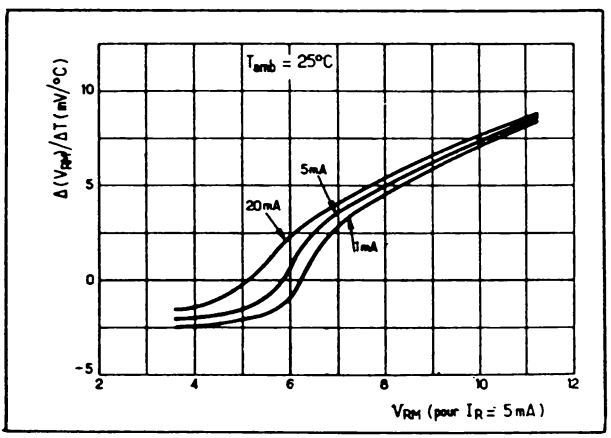


Fig. 10-8. — Variation de la tension de régulation en fonction de la température (mV/°C).

augmente lorsque le courant de zener augmente.

La tension de zener varie également en fonction de la température, cette variation peut être positive ou négative. La tension de zener décroît lorsque la température augmente pour les diodes de tensions inférieures à 5 V. Elle croît, au contraire, pour les diodes de tensions supérieures à 7 V. Entre 5 et 7 V, on trouve des diodes présentant un coefficient de température nul ou très faible.

Le coefficient de température ou coefficient de variation de tension de zener en fonction de la température est donné, soit en pourcentage de la tension de zener par degré celsius, soit encore en mV/°C (fig. 10-8).

▪ TEMPS DE STABILISATION DE LA TENSION DE RÉGULATION

Lorsque le courant s'établit, il faut un certain délai avant que la tension se stabilise; c'est le temps pendant lequel la température de la jonction augmente, jusqu'à une valeur stable.

Lorsque le courant augmente brusquement, le temps de stabilisation peut être compris entre 30 et 6 mn pour certains types. Le temps de stabilisation est aussi à prendre en considération lorsque le courant décroît. Il est plus faible et compris entre 10 s et 3 mn.

D'une manière générale, la variation de la tension de régulation en fonction de la température, à courant constant, est linéaire.

Les radiateurs permettent d'augmenter la puissance dissipée, de diminuer la résistance dynamique, de rendre la diode moins sensible aux variations extérieures, mais ils augmentent le temps de stabilisation.

Certaines diodes présentent une légère différence de tension de régulation suivant que le courant augmente ou diminue. On dit que la diode possède un « hystérésis ».

▪ BRUIT DES DIODES DE RÉGULATION

Il est provoqué par de faibles, mais brusques variations de la tension de régulation. Cet effet est dû probablement à des microplasmas ou à des imperfections de la jonction.

En principe le bruit maximal se situe au voisinage du coude de la caractéristique dans la région de régulation. Il est en moyenne de 4 μV. Il est dans tous les cas inférieur à 10 μV.

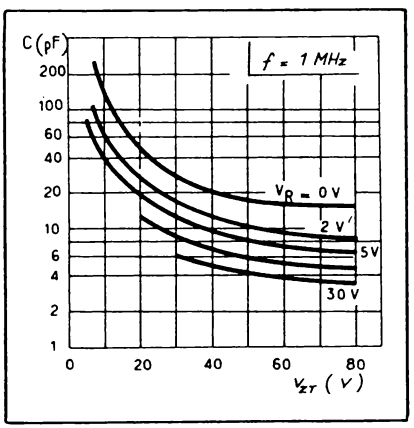


Fig. 10-9. — Capacité d'une diode de régulation de 400 mW en fonction de la tension nominale (V_{ZT}), pour différentes tensions inverses (V_R).

■ CAPACITÉ DES DIODES DE RÉGULATION

Comme toutes les jonctions, ces diodes ont une capacité propre qui dépend de la tension inverse, donc de l'épaisseur de la zone désertée.

Certains types présentent jusqu'à 100 pF pour 2 V inverses (fig. 10-9). La capacité, pour un certain type de diode et pour une même tension inverse, diminue lorsque la tension régulation augmente.

Outre cette capacité propre, ces diodes ont généralement une faible capacité parasite (inférieure à 10 pF) due aux connexions.

4. LES DIODES DE RÉFÉRENCE DE TENSION COMPENSÉES EN TEMPÉRATURE

On a vu que les diodes de régulation au dessous de 5 V fonctionnent par effet zener avec un coefficient de température négatif; ce coefficient s'annule entre 5 et 6 V (fig. 10-8) pour devenir positif lorsque l'effet d'avalanche prédomine.

Pour obtenir une diode de référence de tension stable on pourrait adopter une diode de régulation dont la tension de régulation serait de l'ordre de 5 V. Une telle diode ne serait pas satisfaisante. En effet : sa stabilité n'existe que dans une plage restreinte de température; sa résistance dynamique est médiocre (50 Ω environ), ce qui exige une stabilité élevée du courant d'alimentation pour assurer celle de la tension de référence; enfin, le point où apparaît l'annulation du coefficient de température est difficilement prévisible en fabrication.

Par conséquent, il est préférable de réaliser l'annulation du coefficient de température en associant une jonction polarisée en inverse dont le coefficient de température est positif avec une jonction polarisée en direct dont le coefficient de température est négatif.

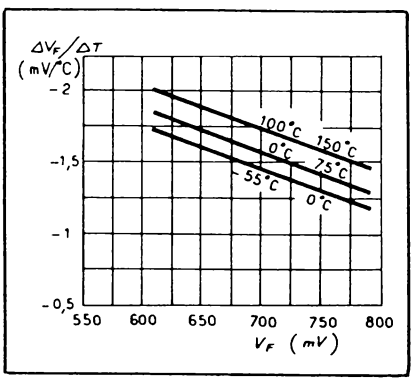


Fig. 10-10. — Variation du coefficient de température (mV/°C) d'une jonction polarisée en direct (V_F).

Cependant le coefficient de température de la diode en direct est fonction du courant la traversant (fig. 10-10); tandis que celui de la diode en inverse est pratiquement indépendant de ce courant. Donc, les diodes de référence sont caractérisées par une tension, un courant et une plage de température.

■ FAMILLE DE TENSION DE RÉFÉRENCE 6,2 V

Selon le courant et la technologie de réalisation, le coefficient de température d'une jonction en direct est compris entre −1,3 et −2 mV/°C. Avec un courant de 7,5 mA, $\Delta V_F/\Delta T$ est de −1,4 mV/°C (fig. 10-10) et V_F (chute de tension directe) voisin de 0,77 V. En lui associant une jonction en inverse dont le coefficient de température est de + 1,4 mV/°C, sa tension inverse V_R est de 5,4 V (fig.10-11). On obtient aussi une diode de référence de tension V_{ZT} = 0,77 + 5,4 = 6,17 V.

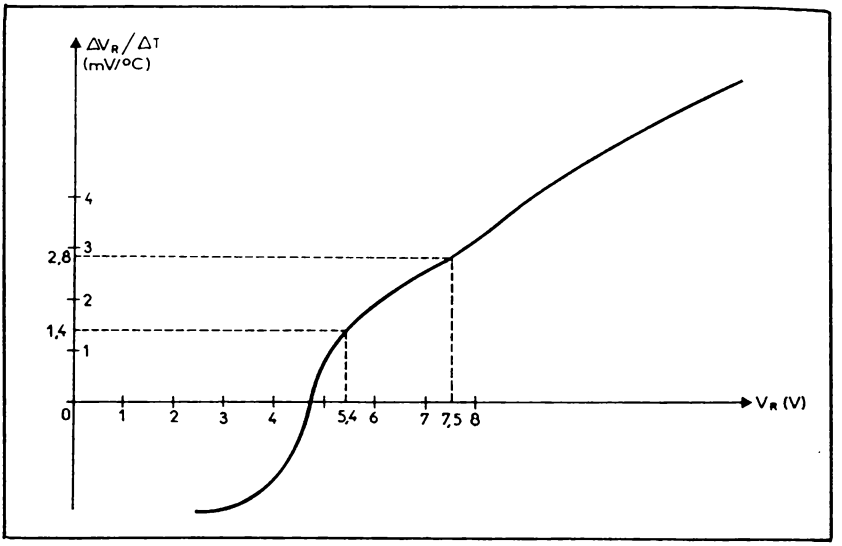


Fig. 10-11. — Variation du coefficient de température (mV/°C) de la tension de claquage d'une fonction polarisée en inverse (V_R)

Cet assemblage détermine plusieurs familles de diodes de référence qui se distinguent par le courant auquel la variation de tension est garantie et ce pour une certaine plage de température. On relève, par exemple, les caractéristiques suivantes : V_{ZT} = 6,4 V pour I_{ZT} = 0,5-1-2 et 4 mA. Plages de température : 0 à + 75 °C ou − 55 à + 100 °C. Stabilité ΔV_{Zmax} : 0,048 à 0,002 V ou 0,099 à 0,005 V, selon la plage de température.

V_{ZT} = 6,2 V pour I_{ZT} = 7,5 mA. Plages de température : 0 à + 75 °C ou − 55 à + 100 °C. Stabilité respectivement : 0,048 à 0,002 V et 0,096 à 0,005 V.

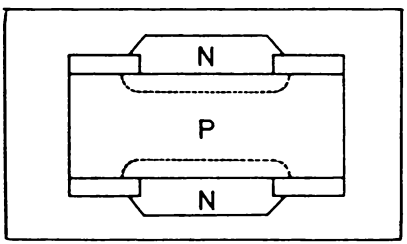


Fig. 10-12. — Structure d'une diode de référence 6,2 V

En fabrication les deux jonctions sont formées sur la même pastille de silicium dopée *n*, par croissance localisée de silicium de type *p* fortement dopé au bore, selon la même technologie que celle exposée pour les diodes de régulation (fig. 10-12).

La résistivité est rigoureusement contrôlée afin que le coefficient de température de la jonction inverse soit très proche de 1,4 mV/°C et varie peu d'une jonction à l'autre. Les bijonctions sont métallisées, découpées au rayon laser et encapsulées hermétiquement en boîtier DO 35.

■ FAMILLES DE TENSION DE RÉFÉRENCE 8,4-8,5 ET 9 V

Dans les mêmes conditions que précédemment l'association d'une jonction en inverse et de deux jonctions en direct permet d'obtenir des diodes de référence de tension 9 V à 7,5 mA : $2\ \Delta V_F/\Delta T = -2{,}8$ mV/°C, valeur compensée par $\Delta V_R/\Delta T = +2{,}8$ mV/°C, soit $V_R = 7{,}5$ V et $7{,}5 + (2 \times 0{,}77) = 9{,}04$ V.

Les familles 8,4 et 8,5 V ont la même structure que les types 9 V; elles sont obtenues par un choix convenable des coefficients de température des jonctions en direct et en inverse, pour un courant entre 0,5 et 10 mA.

On relève les caractéristiques principales suivantes :

$V_{ZT} = 9$ V. $I_{ZT} = 7{,}5$ mA. Plages de température : 0 à + 75 °C, − 55 à + 100 °C, − 55 à + 150 °C. Stabilité respectivement en fonction des plages de température. $\Delta V_{Z\,max}$: 0,067 à 0,003 V, 0,139 à 0,007 V, 0,184 à 0,009 V.

$V_{ZT} = 8{,}4$ V. $I_{ZT} = 10$ mA. − 55 à + 100 °C et − 55 à + 150 °C. Stabilité $\Delta V_{ZT\,max}$: 0,130 à 0,013 et 0,172 à 0,017 V.

$V_{ZT} = 8{,}5$ V. $I_{ZT} = 0{,}5$ ou 1 mA. Mêmes plages de température stabilité : 0,064 à 0,003 et 0,132 à 0,007 V.

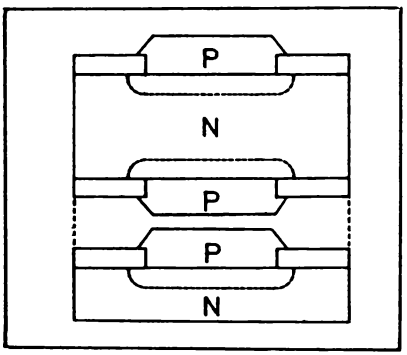


Fig. 10-13. — Structure d'une diode de référence 8,5 et 9 V.

La figure 10-13 montre leur structure; ces diodes sont constituées de deux pastilles de silicium assemblées dans le même boîtier DO35. L'élément bijonction est parfaitement symétrique, les deux diffusions étant réalisées simultanément. La seconde pastille ne comporte qu'une jonction de mêmes caractéristiques.

Les diodes de références sont construites pour supporter une puissance maximale de 0,4 à 0,5 W pour une ambiance de 50 °C.

La figure 10-14 donne les courbes de stabilité pour une famille de diodes de référence 9 V − 0,5 W et $I_{ZT} = 7{,}5$ mA en fonction de la température entre − 55 et + 100 °C.

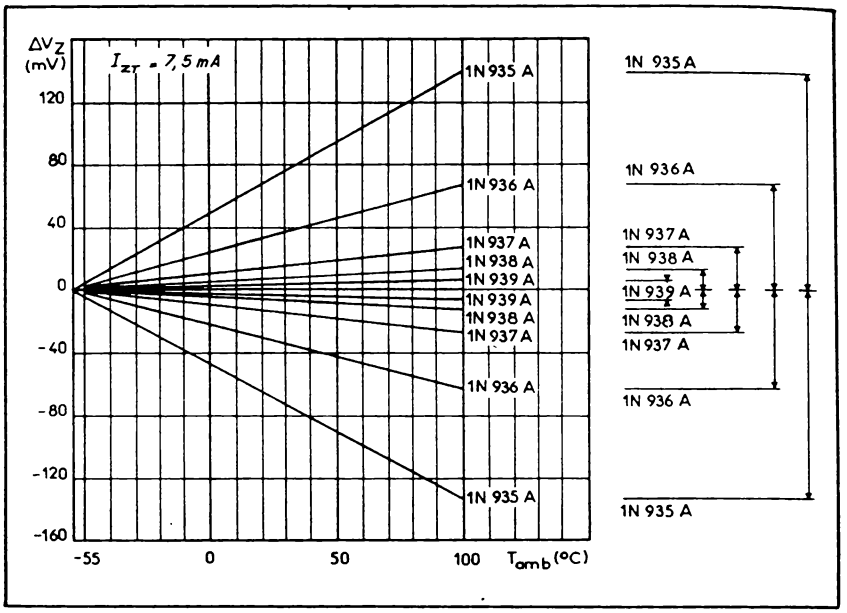


Fig. 10-14. — Variation de la tension de référence (ΔV_Z) en fonction de la température ambiante.

5. LES APPLICATIONS DES DIODES RÉGULATRICES DE TENSION DES DIODES DE RÉFÉRENCE ET DES DIODES ÉCRÊTEUSES

La figure 10-15 donne quelques exemples d'utilisation des diodes régulatrices de tension : écrêtage en alternatif, régulation en continu, seuil de tension, décalage d'échelle, protection par écrêtage ou par disjonction, la diode actionne la gâchette de thyristor pour la tension de régulation choisie.

Les alimentations stabilisées classiques ou par circuit intégré sont bien connues.

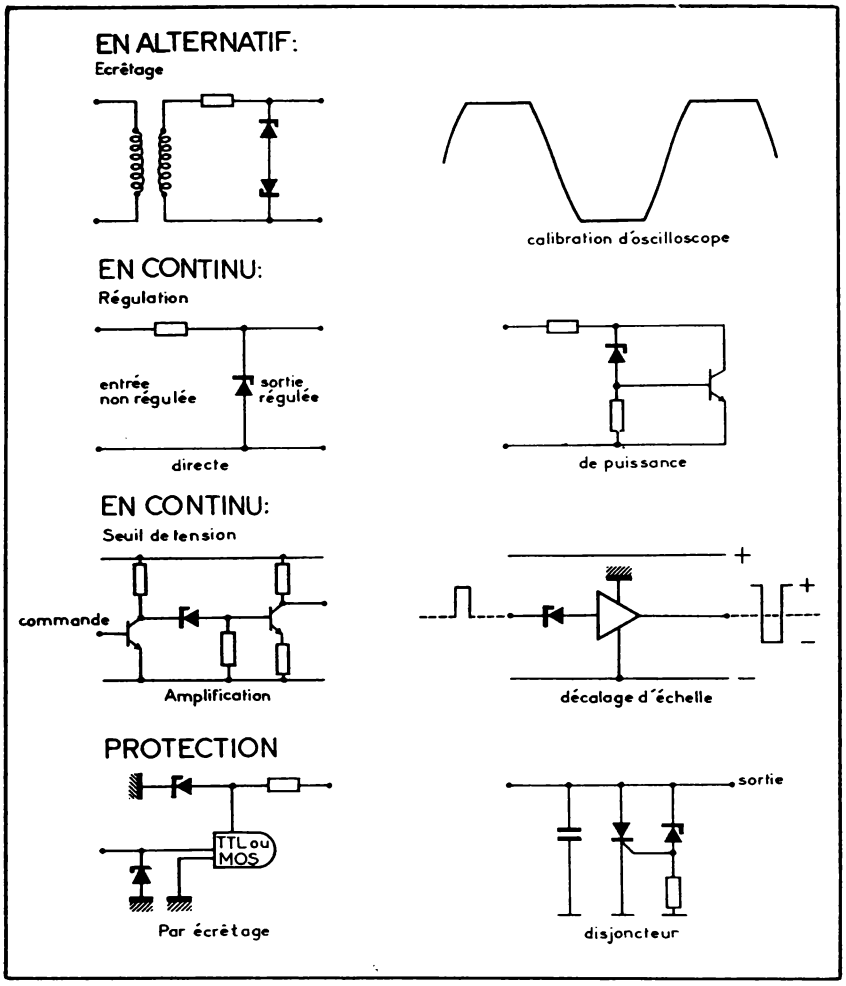


Fig. 10-15. — Quelques applications des diodes régulatrices de tension.

Ces diodes protègent les appareils de mesure, les transistors ou les circuits intégrés contre les surtensions et les transitoires. Elles temporisent l'action d'un relais ou lui fixent un seuil à leur action.

Les diodes de référence fournissent une tension stable beaucoup plus facile à utiliser que celle fournie par une pile étalon. On voit que leurs applications sont nombreuses et variées.

CHAPITRE XI

LES DIODES SCHOTTKY

1. LE PRINCIPE DES DIODES SCHOTTKY

Une diode Schottky est constituée par un substrat $n+$, sur lequel on a déposé une couche épitaxiale n. Cette couche est métallisée par du chrome ou du platine-nickel. Il n'y a donc pas de jonction classique p-n, mais un contact silicium n-métal qui peut être considéré comme une jonction $p+$-n abrupte (fig. 11-1).

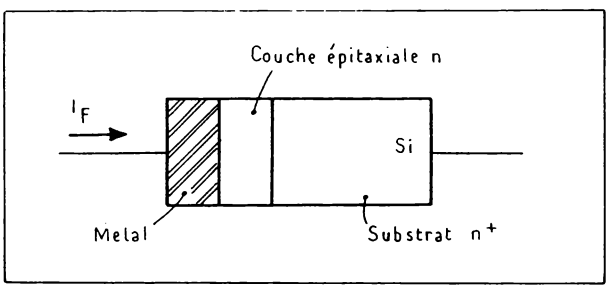


Fig. 11-1. — Principe de la structure d'une diode Schottky.

Dans une telle structure métal-Si n le courant qui traverse la diode est un courant de porteurs majoritaires, alors que dans une jonction p-n, il est constitué par un courant de porteurs minoritaires. La durée de vie des porteurs majoritaires étant beaucoup plus courte que celle des porteurs minoritaires, il en découle que le temps de recouvrement d'une diode Schottky est pratiquement nul.

C'est la nature même de cette jonction : métal-Si n qui assure le temps de recouvrement faible. Pour une diode rapide dopée à l'or, cette caractéristique est liée à la qualité de la fabrication qui ne peut être aussi régulière.

Ces diodes sont utilisées pour le redressement dans les alimentations à découpage, dont la fréquence augmente grâce aux perfectionnements apportés aux transistors de puissance en commutation. Ce sont alors des composants de puissance.

D'autres modèles servent à la détection des courants faibles en H.F. et à la commutation rapide de très faible puissance. Ils remplacent les diodes au germanium à pointe or.

Enfin, ces diodes sont employées en hyperfréquence, en commutation, en mélangeuses et en détectrices. Elles sont au silicium ou à l'arséniure de gallium. Leur fréquence limite atteint 40 GHz.

2. LES CARACTÉRISTIQUES DES DIODES SCHOTTKY

▪ CARACTÉRISTIQUE DIRECTE

• Courant de saturation

Dans une jonction : métal-Si *n* la densité de courant qui la traverse est fonction de la densité du courant de saturation en A/cm^2 et de la hauteur de la barrière de potentiel de l'interface : métal-silicium.

La hauteur de barrière ØB (eV) représente le niveau d'énergie qui s'oppose au courant. Pour une tension aux bornes donnée, plus le niveau d'énergie est haut et plus le courant est faible. Elle dépend de la qualité physique de l'interface et de la nature du métal. On utilise : le chrome : ØB = 0,55 à 0,65 eV et le nickel-platine : ØB = 0,65 à 0,75 eV.

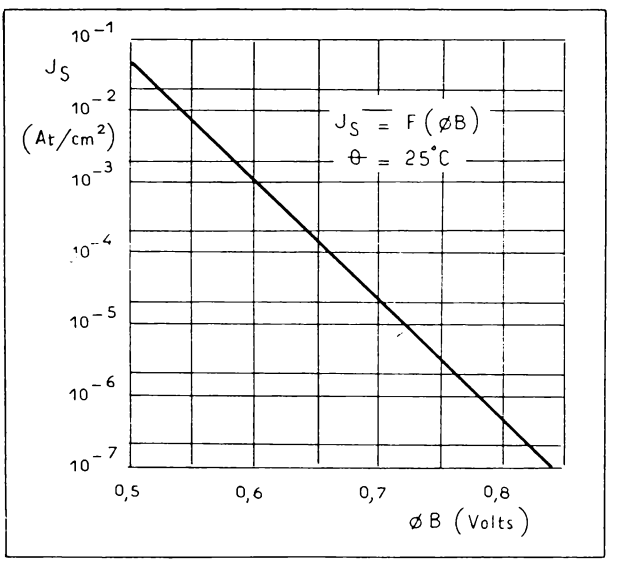


Fig. 11-2. — Densité de courant de saturation J_s (A/cm^2) en fonction de la hauteur de la barrière de potentiel (ØB) *(Motorola)*.

La courbe de la figure 11-2 donne la densité du courant de saturation J_s (A/cm^2) en fonction de la hauteur de la barrière de potentiel ØB.

On a : pour le nickel-platine: 0,02 mA/cm^2

et pour le chrome : 1 mA/cm^2.

Une jonction NiPt-Si*n* a donc un courant de saturation 50 fois plus faible que celui d'une jonction Cr-Si*n*.

- **Chute de tension directe**

Elle dépend de la densité de courant direct, de la largeur de la barrière de potentiel et de la chute de potentiel dans la couche épitaxiale. Pour une densité de courant direct de 4 A/cm^2, la chute de tension directe est de 215 mV pour le chrome et de 315 mV pour le nickel-platine.

Dans la pratique la résistance série de la couche épitaxiale est de l'ordre du milliohm. Son effet peut être négligé jusqu'à des densités de courant de 10 A/cm^2.

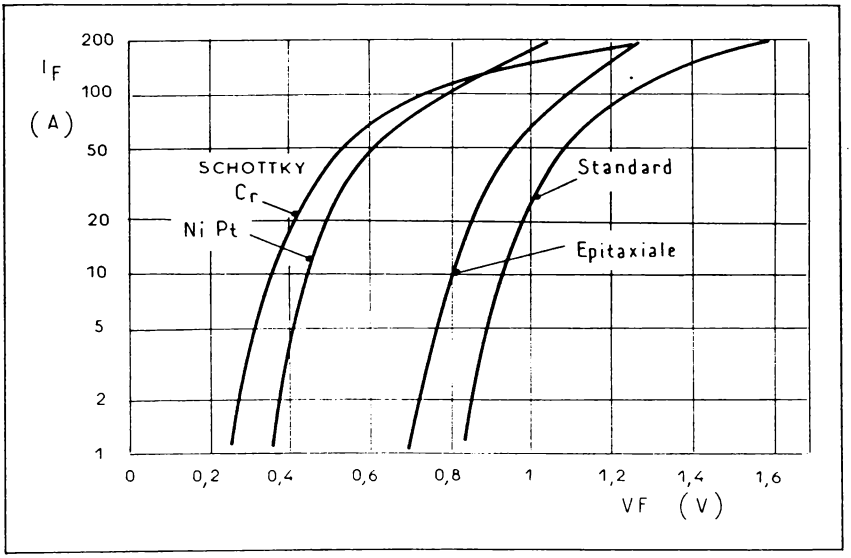


Fig. 11-3. — Comparaison des courbes de chute de tension directe pour une diode de 10,32 mm^2 de surface active réalisée dans les différentes technologies *(Motorola)*.

La figure 11-3 donne la chute de tension directe (V_F) en fonction de l'intensité directe (I_F) pour les diodes diffusées standard, les diodes épitaxiales, les diodes Schottky au nickel-platine et au chrome. Les calculs ont été effectués pour une surface de diode de 10,32 mm^2 dans chacun des modèles.

- **Influence de la température**

La chute de tension directe (V_F) augmente avec la température. Cependant cette variation est différente selon la densité de courant direct (J_F). On obtient les valeurs suivantes :

J_F : 100 nA/cm^2	$-\Delta V_F$ = 45 mV/ °C
1 mA/cm^2	= 40 mV/ °C
10 mA/cm^2	= 35 mV/ °C
100 mA/cm^2	= 30 mV/ °C

■ CARACTÉRISTIQUE INVERSE

Les calculs montrent que pour une tension inverse faible, à 25 °C, le courant inverse augmente jusqu'à atteindre le courant de saturation (J_s). Mais, la tension inverse appliquée provoque une augmentation du champ électrique à l'interface métal-silicium. Cette augmentation de champ entraîne un abaissement de la barrière de potentiel et une augmentation du courant inverse. Pour différentes tensions inverses on obtient un rapport du courant inverse avec le courant de saturation suivant :

V_R	5 V	10 V	20 V	30 V
J_R	2,96 J_s	3,64 J_s	4,65 J_s	5,48 J_s

En pratique, en raison, d'une part des imperfections de l'interface métal-silicium et, d'autre part, des effets de bord, la répartition du champ électrique n'est pas homogène sur toute la surface. Il y a donc des zones où la hauteur de la barrière de potentiel est plus basse et la densité de courant plus élevée. Selon la qualité de la diode le courant total I_R peut être de deux à dix fois le courant théorique.

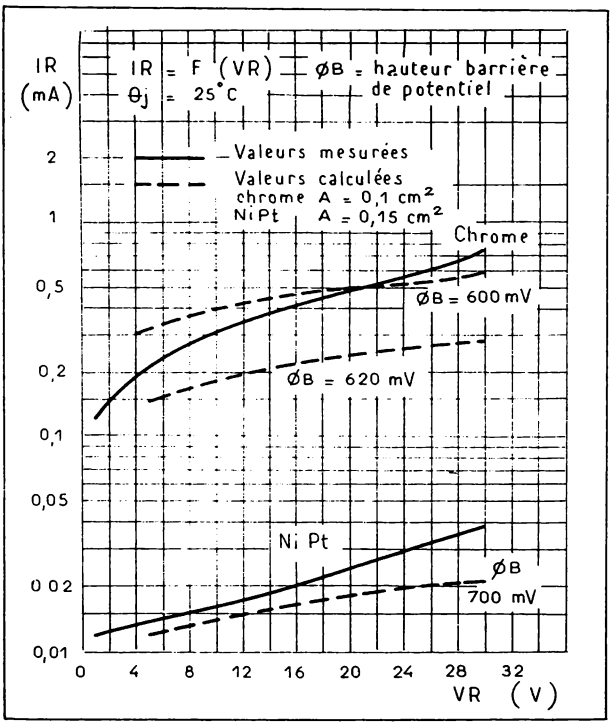


Fig. 11-4. — Courant inverse (I_R) en fonction de la tension inverse (V_R) pour des diodes au chrome de 0,1 cm² et des diodes au nickel-platine de 0,15 cm²; valeurs mesurées et valeurs calculées *(Motorola)*.

Les courbes de la figure 11-4 permettent de comparer les valeurs mesurées, avec les valeurs théoriques pour des diodes au chrome et des diodes au nickel-platine.

• **Influence de la température**

Le courant inverse de ces diodes augmente avec la température comme indiqué sur la figure 11-5, pour les deux types de diodes et pour une tension inverse de 10 V et de 30 V.

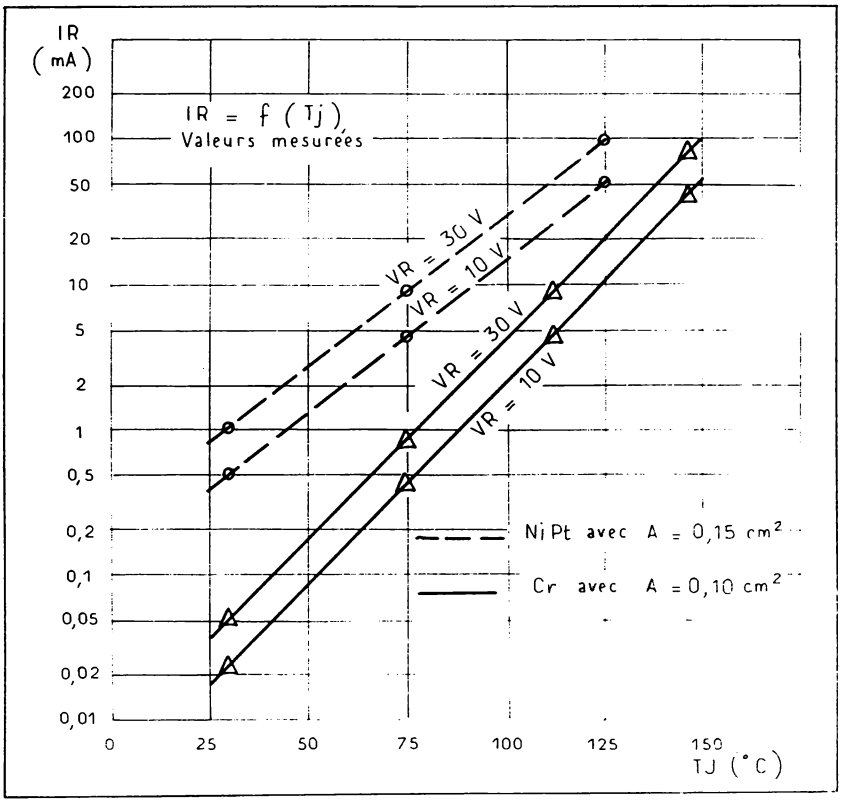


Fig. 11-5. — Variation du courant inverse (I_R) en fonction de la température de la jonction (T_j) pour des diodes au chrome de 0,1 cm² et des diodes au nickel-platine de 0,15 cm² et pour des tensions inverses (V_R) de 10 V et de 30 V *(Motorola)*.

On voit que le courant inverse d'une Schottky augmente très rapidement avec la température. Cette augmentation de courant provoque un accroissement de la puissance générée et donc une nouvelle augmentation de la température. C'est un effet cumulatif qui peut provoquer un emballement et la destruction de la diode.

Pour qu'un système thermique soit stable, il faut qu'il dissipe plus de puissance qu'il n'en génère. Les feuilles des caractéristiques de chacun des modèles donnent la valeur de la résistance thermique du refroidisseur à adopter (°C/W) et la limite de la température ambiante à ne pas dépasser, pour que le système thermique soit stable.

3. LES DIFFÉRENTS MODÈLES DE PUISSANCE, DE DÉTECTION ET DE COMMUTATION

■ REDRESSEURS DE PUISSANCE

Les redresseurs de puissance Schottky ont été mis au point pour être utilisés dans les alimentations à découpage, donnant en sortie une tension continue peu élevée, sous une intensité importante. Les progrès réalisés par les transistors de puissance en commutation ont permis d'augmenter la fréquence de découpage entre 20 kHz et 50 kHz. C'est pourquoi il a fallu disposer de redresseurs rapides fonctionnant à ces fréquences. Plus elle est élevée, plus les transformateurs sont légers et plus le rendement global de l'alimentation est intéressant.

L'utilisation de diodes Schottky permet :

— de diminuer les pertes de puissance en conduction directe et en commutation. Les refroidisseurs sont plus petits; la construction de l'alimentation est plus compacte et la température de fonctionnement plus faible;

— de réduire les contraintes appliquées au transistor de commutation, d'où une meilleure fiabilité de l'ensemble.

• Fabrication

La figure 11-6 montre la coupe schématique d'une pastille de diode Schottky et la figure 11-7 son montage dans un boîtier métallique DO4 ou DO5.

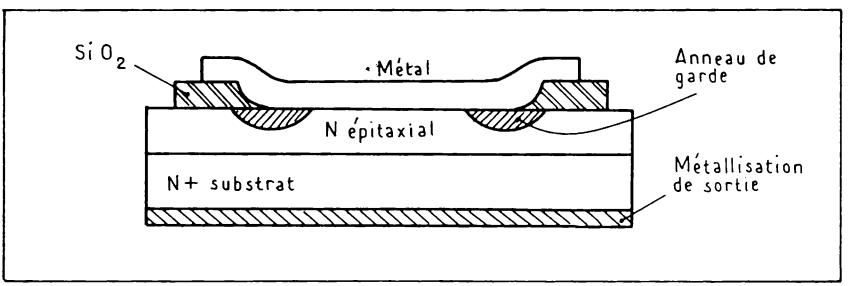


Fig. 11-6. — Structure d'une diode Schottky.

La plaquette de silicium est tirée en dopage n^+; une couche épitaxiale n, faiblement dopée, est déposée sur le substrat. Par photogravure on implante un anneau de garde p^+ qui permet de réduire le champ électrique en bordure de la jonction métal-silicium. Une seconde photogravure dégage le SiO_2, afin de permettre le dépôt du métal sur le silicium.

Cette structure permet d'obtenir une caractéristique inverse qui se rapproche du modèle théorique donné par le calcul. Cette jonction $p^+.n$ est en parallèle sur la jonction Schottky; elle est conçue pour avoir une tension de claquage inférieure et joue le rôle d'un suppresseur de surtension. Une telle structure peut supporter des pointes de courant inverse de l'ordre de 5 A pendant 2 μs.

Un disque de molybdène est soudé sur la métallisation du substrat et un second à la partie supérieure de la pastille, de façon à assurer de bons contacts et à maîtriser les problèmes de différence de dilatation.

L'ensemble est soudé sur l'embase de cuivre du boîtier. La crosse de la sortie de l'anode est soudée sur le disque de molybdène supérieur.

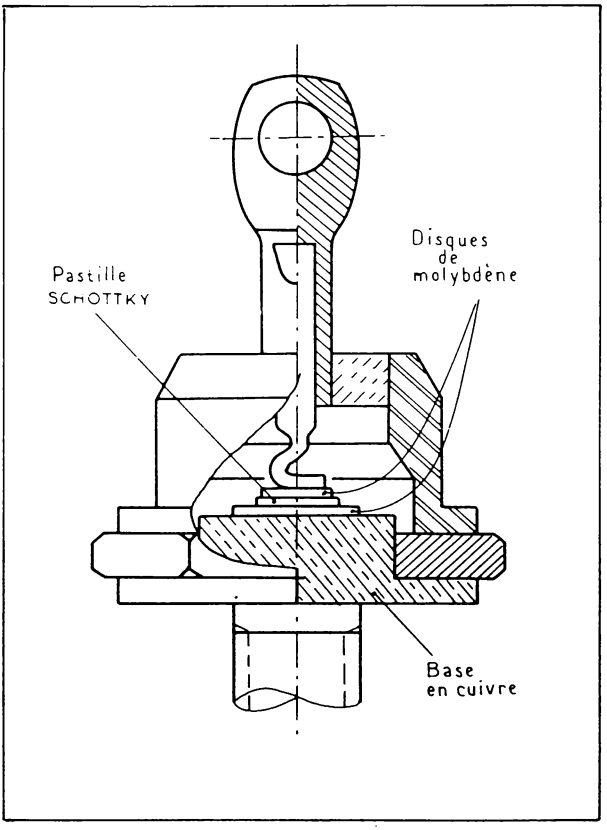


Fig. 11-7. — Montage d'une diode Schottky dans un boîtier métallique DO4 ou DO5.

C'est une soudure Pb-Ag-In qui est employée.

Enfin, le capot du boîtier est soudé électriquement sur l'embase pour former une enceinte étanche.

La principale difficulté de fabrication réside dans la bonne réalisation de l'interface métal-silicium. Si elle n'est pas rigoureusement contrôlée, les variations de la hauteur de la barrière de potentiel qui en résultent provoquent des modifications importantes dans les caractéristiques directe et inverse.

- **Modèles catalogués**

— *Barrière au chrome* : t_j : 125 °C, chute de tension directe la plus faible, courant inverse plus élevé.

Modèles : 20/30 V (V_R) - 1 A et 3 A en boîtier plastique.
20/40 V (V_R) - 5 A - boîtier métallique sorties par fil.
20/40 V (V_R) - 15 et 25 A - boîtier DO4.
20/40 V (V_R) - 40 A - boîtier DO5.

— *Barrière au nickel-platine* : t_j : 150 °C, courant inverse réduit, chute de tension directe faible.

Modèles : 20/50 V (V_R) - 35 A - boîtier DO4.
20/50 V (V_R) - 60 et 75 A - boîtier DO5.

Les modèles sous la tension inverse de 30 V sont recommandés pour les alimentations à découpage délivrant 5 V en sortie. On sait que cette tension est celle nécessaire pour un grand nombre de circuits intégrés.

Pour des tensions supérieures à 5 V, *Motorola* préconise plutôt les diodes rapides dopées à l'or.

■ DÉTECTION ET COMMUTATION DE SIGNAUX

Ces diodes à faible seuil remplacent les diodes au germanium à pointe or. Elles servent à la détection des signaux H.F. en radio-télévision et à la commutation rapide de signaux de faible puissance.

Modèles : barrière au chrome - boîtier verre DO35 miniature - V_R : 10-20-40 V - I_F : 150 et 200 mA. Chute de tension directe : 0,4 V à 10 mA - temps de commutation trr : 10 ns - capacité : 6 et 24pF.

4. LES DIODES SCHOTTKY HYPERFRÉQUENCE

Les excellentes caractéristiques générales de bruit et de temps de recouvrement de ces diodes les font employer dans de nombreuses applications parmi lesquelles :

— *mélange* à très faible bruit, à seuil moyen et à seuil élevé;
— *détection* à haute sensibilité, à haut niveau;
— *limiteur,* discriminateur, modulateur;
— *en numérique :* circuits logiques ultra-rapides;
— *en analogique :* traitement de signaux divers.

Ces diodes peuvent être au silicium, ou à l'arséniure de gallium. Elles sont très petites et montées dans des boîtiers céramique hyperfréquence.

■ MODÈLES CATALOGUÉS

— *Diodes de commutation au silicium*
V_R : 15/30 V - I_R : 30/90 nA - C_j : 0,9 pF - commutation : 80 ps à 3 V et 100 MHz.
— *Diodes mélangeuses au silicium*
V_R : 3 V - I_F : 50 mA - plage de fréquence : 1 à 18 GHz.
— *Diodes mélangeuses à l'arséniure de gallium*
V_R : 3 V - I_F : 30 mA - plage de fréquence : 8 à 40 GHz très faible bruit.
— *Diodes détectrices au silicium*
V_R : 3 V - I_F : 50 mA - plage de fréquence : 2 à 18 GHz puissance maximale : 250 mW. Très grande sensibilité différentielle.

CHAPITRE XII

LES REDRESSEURS DE PUISSANCE

1. LE REDRESSEMENT SUR CHARGE RÉSISTIVE OU INDUCTIVE

Il est nécessaire de commencer ce chapitre par une étude des principaux circuits de redressement utilisés dans l'industrie, et d'en définir les paramètres pour connaître les conditions de fonctionnement des diodes à semi-conducteur.

Le tableau des pages suivantes récapitule tous les paramètres des différents modes de redressement. On suppose que les redresseurs sont parfaits, qu'ils n'ont pas de chute directe, que leur courant inverse est négligeable et que le réseau ne présente pas d'impédance. La charge est soit résistive, soit inductive. Le fonctionnement des circuits redresseurs avec charge capacitive sera étudié au paragraphe suivant. On distingue les schémas :

▪ REDRESSEMENT MONO-ALTERNANCE

C'est le schéma le plus simple, le plus économique de fabrication, mais le plus coûteux du point de vue rendement et difficulté de filtrage de la tension de sortie.

Le transformateur délivre au secondaire 2,22 fois la tension de sortie. La diode supporte une tension inverse de crête égale à 3,14 fois la tension moyenne de sortie. Le transformateur consomme 3,49 fois la puissance continue de sortie et le pourcentage d'ondulation est de 121 % à la fréquence du réseau. Le rendement d'un tel redresseur est de 28,3 %. Ce montage n'est jamais employé pour les circuits ayant à fournir une puissance importante.

▪ REDRESSEMENT DES DEUX ALTERNANCES, MONTAGE A POINT MILIEU

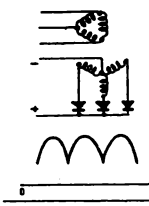
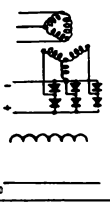
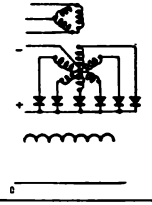
C'est un montage très utilisé pour l'alimentation des appareils de puissance moyenne. Son rendement est bien meilleur que celui du précédent.

TABLEAU RECAPITULATIF

CIRCUITS / FORME D'ONDE EN SORTIE			Redressement mono alternance	Redressement des 2 alternances Montage à point Milieu	Redressement des 2 alternances Montage en pont
NOMBRE DE REDRESSEURS NECESSAIRES			1	2	4
Valeur moyenne de la tension continue de sortie		=	1	1	1
Valeur efficace de la tension de sortie		=	1.57	1.11	1.11
Valeur de crête de la tension de sortie		=	3.14	1.57	1.57
Tension inverse de crête supportée par redresseur		=	3.14	3.14	1.57
		=	1.41	2.82	1.41
		=	1.41	1.41	1.41
Valeur moyenne du courant continu de sortie		=	1	1	1
Valeur moyenne du courant continu de sortie par élément redresseur		=	1	0.5	0.5
Courant efficace par élément redresseur	Charge résistive	=	1.57	0.785	0.785
	Charge inductive	=	-	0.707	0.707
courant crête par élément redresseur	Charge résistive	=	3.14	1.57	1.57
	Charge inductive	=	-	1	1
courant crête / courant moyen (par élément)	Charge résistive	=	3.14	3.14	3.14
	Charge inductive	=	-	2	2
Pourcentage d'ondulation : (Valeur efficace de l'ondulation / tension de sortie moyenne)		=	121 %	48 %	48 %
			CHARGE RESISTIVE		CHARGE INDICTIVE
Valeur efficace de la tension aux bornes de chaque enroulement secondaire		=	2.22	1.11 A partir du point milieu	1.11
Valeur efficace de la tension secondaire totale		=	2.22	2.22	1.11
Courant secondaire		=	1.57	0.707	1
Puissance nécessaire aux bornes de chaque enroulement secondaire		=	3.49	1.57	1.11
Courant primaire efficace dans chaque enroulement		=	1.57	1	1
Puissance nécessaire aux bornes de chaque enroulement primaire		=	3.49	1.11	1.11
Moyenne des puissances secondaire et primaire		=	3.49	1.34	1.11
Courant secteur primaire		=	1.57	1	1

Le transformateur comporte deux secondaires en opposition qui débitent à tour de rôle chacun sur une diode. La tension efficace donnée par chaque demi-secondaire est 1,11 fois la tension continue de sortie, soit 2,22 fois pour l'ensemble du transformateur. Chacune des diodes supporte une tension inverse de crête de 3,14 fois la tension de sortie. Mais, ici, le transformateur ne consomme que 1,34 fois la puissance continue de sortie et le pourcentage d'ondulation n'est que de 48 % à la fréquence double de celle du réseau, soit un rendement de 74,6 %.

DES DIFFERENTS MODES DE REDRESSEMENTS

Réseau triphasé en étoile	Pont triphasé	Réseau hexaphasé en étoile	* On considère que les redresseurs sont parfaits (Absence de chute directe et de fuite), et que la source ne présente pas d'impédance Pour déterminer la valeur exacte des paramètres mentionnés dans la 1ère colonne, multiplier les différents coefficients par les valeurs suivantes :
			
3	6	6	
1	1	1	
1,02	1	1	X Valeur moyenne de la tension continue de sortie
1,21	1,05	1,05	X Valeur moyenne de la tension continue de sortie
2,09	1,05	2,09	X Valeur moyenne de la tension continue de sortie
2,45	2,45	2,83	X Valeur efficace de la tension aux bornes de chaque enroulement secondaire.
1,41	1,41	1,41	X Valeur efficace de la tension secondaire totale
1	1	1	
0,333	0,333	1,67	X Valeur moyenne du courant continu de sortie
0,587	0,579	0,409	X Valeur moyenne du courant continu de sortie
0,578	0,578	0,408	X Valeur moyenne du courant continu de sortie
1,21	1,05	1,05	X Valeur moyenne du courant continu de sortie
1	1	1	X Valeur moyenne du courant continu de sortie
3,63	3,15	6,3	
3	3	6	
18,3 %	4,2 %	4,2 %	
OU FILTRE A GRANDE INDUCTANCE D'ENTREE			
0,655 A partir du neutre	0,426 A partir du neutre	0,74 A partir du neutre	X Valeur moyenne de la tension continue de sortie
1,48	0,74	1,48 Valeur max.	X Valeur moyenne de la tension continue de sortie
0,578	0,816	0,408	X Valeur moyenne du courant continu de sortie
1,48	1,05	1,61	X Puissance continue de sortie
0,87	0,816	0,577	X Valeur moyenne du courant continu de sortie
1,21	1,05	1,28	X Puissance continue de sortie
1,35	1,05	1,55	X Puissance continue de sortie
0,817	1,41	0,817	X $\frac{\text{I moy. ds la charge} \times \text{V. aux bornes d'un enroulement secondaire}}{\text{Tension secteur primaire}}$

■ REDRESSEMENT DES DEUX ALTERNANCES, MONTAGE EN PONT

C'est le montage adopté pour les redresseurs de puissance en monophasé. En effet, les diodes sont soumises à une tension inverse moitié moindre que précédemment et le rendement est nettement plus élevé.

Le transformateur délivre au secondaire 1,11 fois la tension de sortie. Chacune des quatre diodes supporte une tension inverse de crête égale à 1,57 fois la

tension de sortie, au lieu de 3,14 fois. Le transformateur délivre 1,11 fois la puissance de sortie. Le taux d'ondulation est de 48 % à la fréquence double de celle du réseau. Le rendement global est de 90 %.

■ REDRESSEMENT TRIPHASÉ EN ÉTOILE

C'est le moins intéressant des schémas, de redressement triphasé. En effet, le taux d'ondulation est de 18,3 % à la fréquence triple de celle du réseau. On sait que les circuits de filtre sont très coûteux, lorsque la puissance de l'alimentation est importante. De plus, le rendement n'est que de 74 %.

■ REDRESSEMENT TRIPHASÉ EN PONT

C'est le meilleur des schémas de redressement de puissance. En effet, les diodes n'ont à supporter qu'une tension de crête égale à 1,05 fois la tension continue de sortie. Le transformateur consomme 1,05 fois la puissance de sortie. Le pourcentage d'ondulation n'est que de 4,2 % et cela à 6 fois la fréquence du réseau. Ainsi, le filtrage est beaucoup plus facile à réaliser avec un taux d'ondulation faible et une fréquence de 300 Hz. Le rendement est de 95 %

■ REDRESSEMENT HEXAPHASÉ EN ÉTOILE

Ce schéma est moins intéressant. Les diodes doivent supporter une tension inverse double de celle du schéma précédent, le taux d'ondulation est aussi favorable, mais le rendement est nettement moins bon.

Il existe également un montage triphasé en double pont utilisé pour les très grandes puissances. Le taux d'ondulation est de 0,985 % à une fréquence égale à 12 fois celle du réseau. Le filtrage est donc facile à réaliser. De plus le rendement dépasse légèrement 95 %.

2. LE REDRESSEMENT SUR CHARGE CAPACITIVE

■ REDRESSEMENT MONO-ALTERNANCE

Un condensateur C est placé aux bornes de la charge R_c; il se charge à la valeur de crête V_T de la tension appliquée à l'entrée du redresseur. Dès que la tension d'entrée tombe au-dessous de la valeur de cette crête, la polarisation du redresseur s'annule, puis s'inverse. Il se bloque et le condensateur C se décharge dans la résistance R_c, jusqu'au moment où la tension d'entrée excède à nouveau la tension aux bornes du condensateur C. Le redresseur étant alors polarisé dans le sens direct, le condensateur se recharge et le cycle recommence. La figure 12-1 indique les formes d'onde des courants obtenus avec ce montage.

En réalité le courant i_D à travers le redresseur ne s'établit pas aussi rapidement. Son temps de montée dépend de la constante de temps formée par R_s C. R_s représente également la résistance interne de l'alimentation ou du transformateur et la résistance directe du redresseur.

Le condensateur joue ainsi le rôle d'un réservoir d'énergie qui la restitue en partie durant la demi-période pendant laquelle le redresseur ne conduit pas. La résistance R_s en série est indispensable, elle limite le courant de pointe à travers le redresseur à la mise en service initiale.

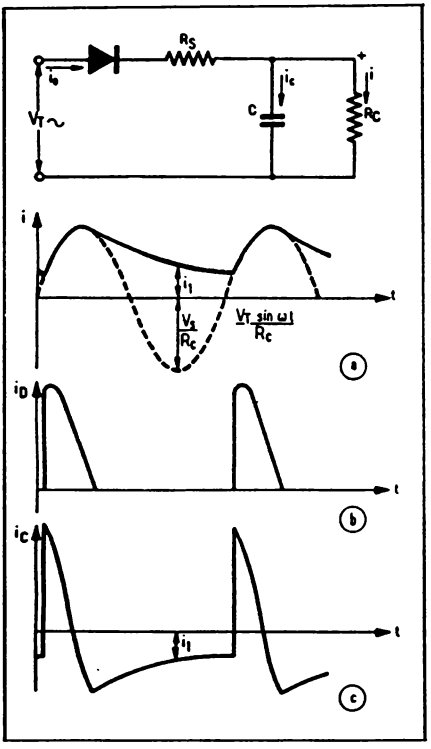


Fig. 12-1. — Formes d'onde obtenues avec le montage redresseur monophasé, une alternance, en régime établi : *a*) courant dans la résistance de charge; *b*) courant dans le redresseur; *c*) courant dans le condensateur.

Le courant de charge de la capacité est formé d'impulsions de grande amplitude, car il est nécessaire d'employer un condensateur de filtrage de capacité importante pour réduire le taux d'ondulation (121 %) à une valeur raisonnable (plusieurs milliers de μF).

Si on utilise un transformateur à l'entrée du montage, l'enroulement secondaire est parcouru par un courant unidirectionnel qui entraîne la saturation magnétique du fer. On constate une augmentation des pertes par hystéréris et une déformation de la tension secondaire.

On a déjà vu que le rendement d'un tel montage est faible. On ne l'utilise que connecté directement au secteur pour de très faibles puissances.

Le calcul des paramètres des montages redresseurs est assez complexe, cependant Schade a établi des graphiques simples que nous tirons de son article original.

La figure 12-2 donne le rapport de conversion de la tension continue de sortie (V_{ctu}) à la tension de crête d'entrée (V_T) en pour cent, en fonction de $\omega R_c C$, pour différents rapports de R_s/R_c en pour cent. On établira au paragraphe suivant la valeur à donner à C pour un taux d'ondulation déterminé, ainsi que les différents paramètres du redresseur.

■ REDRESSEMENT DES DEUX ALTERNANCES

On a groupé l'étude du montage à prise médiane et du redresseur en pont, car les formes d'ondes et le taux d'ondulation sont identiques pour les deux montages (fig. 12-3).

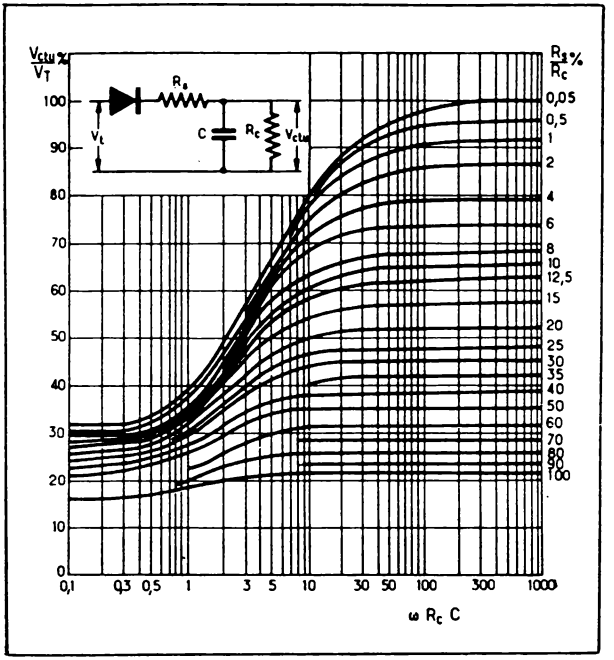


Fig. 12-2. — Rapport de conversion V_{ctu}/V_T (%) en fonction de $\omega R_c C$ pour les montages redresseurs monoalternance (C en farads, R_c en ohms et $\omega = 2\pi f$).

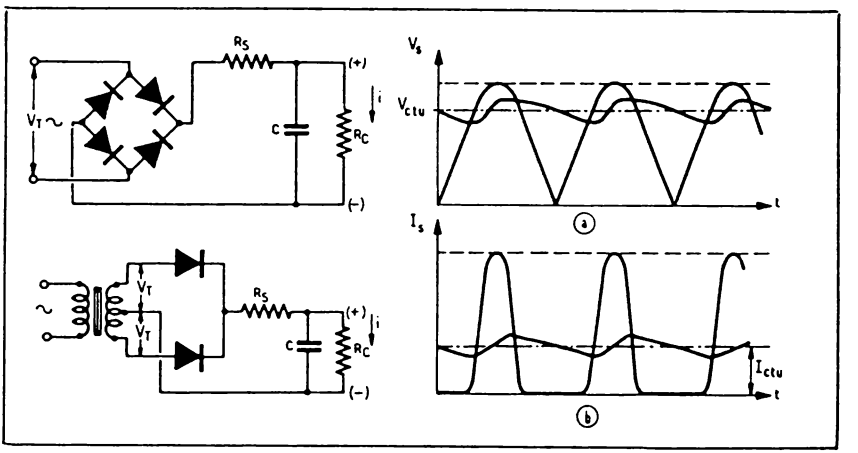


Fig. 12-3. — Formes d'onde obtenues avec les montages redresseurs monophasés, deux alternances : *a*) de tension; *b*) de courant.

On sait que les diodes du montage à prise médiane doivent supporter deux fois la valeur de la tension de crête V_T, soit 3,14 fois la tension de sortie V_{ctu}, tandis que les diodes du montage en pont n'en supportent que la moitié. D'autre part le transformateur du montage en pont est moins lourd et moins coûteux que

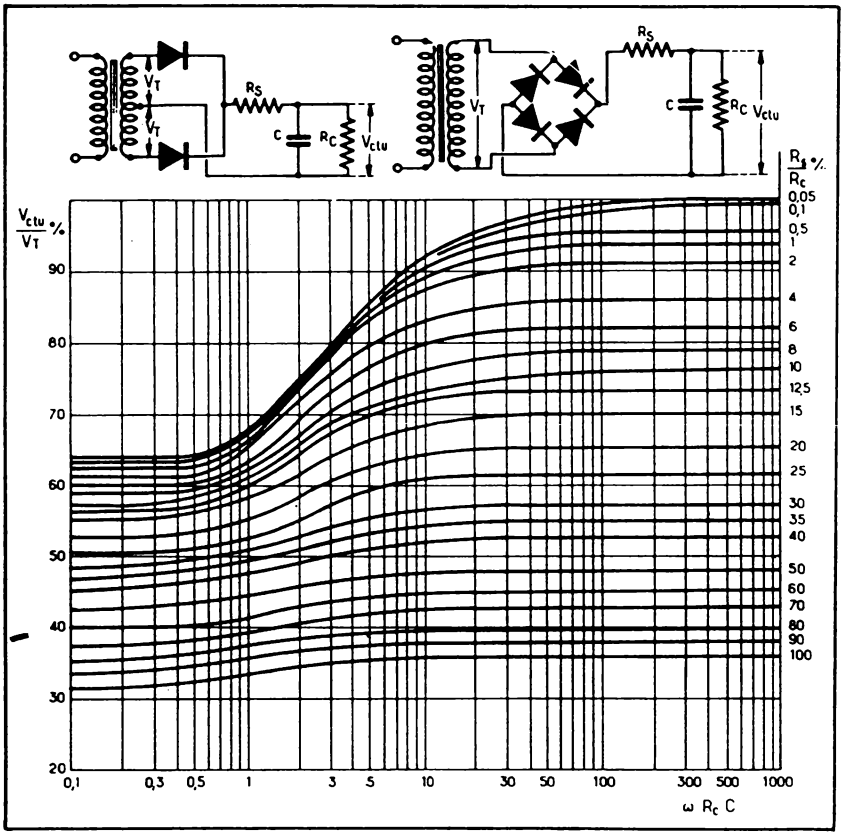


Fig. 12-4. — Rapport de conversion V_{ctu}/V_t (%) en fonction de $\omega R_c C$, pour les montages redresseurs, deux alternances (C en farads, R_c en ohms et $\omega = 2\pi f$).

le transformateur à prise médiane. La tension redressée est filtrée par un condensateur C comme dans le montage précédent. Cependant la qualité du filtrage est meilleure pour une valeur moindre de capacité (1 000 à 2 000 μF). En effet, le condensateur se décharge beaucoup moins et pendant un temps plus court. La tension moyenne de sortie est plus élevée et le taux d'ondulation plus faible. La fréquence de la composante alternative résiduelle est le double de celle de la tension alternative d'entrée. Le rendement de l'alimentation est élevé.

Le graphique de Schade pour ces deux montages est donné sur la figure 12-4.

■ MONTAGES DOUBLEURS DE TENSION

L'utilisation de condensateurs dans les circuits redresseurs permet d'envisager des montages doubleurs de tension.

Il existe deux schémas principaux :

— Le *doubleur de tension symétrique deux alternances* est composé de deux redresseurs une alternance et de deux filtres connectés en série (fig. 12-5), mais

alimentés à partir de la même source de tension. Lorsque l'entrée *a* est positive, le courant traverse R_s, le redresseur A et charge le condensateur C_1, dont une borne est reliée à l'entrée *b*. Lorsque l'entrée *b* est positive, C_2 se charge au travers de R_s et le redresseur B. Les condensateurs C_1 et C_2 se chargent dans le même sens, les tensions aux bornes s'ajoutent. Ils se déchargent de manière continue dans la résistance d'utilisation R_c. Ils agissent également comme élément de filtrage. La tension de sortie V_s tend à atteindre $2V_T$, mais ne peut l'atteindre que si R_c est de valeur infinie.

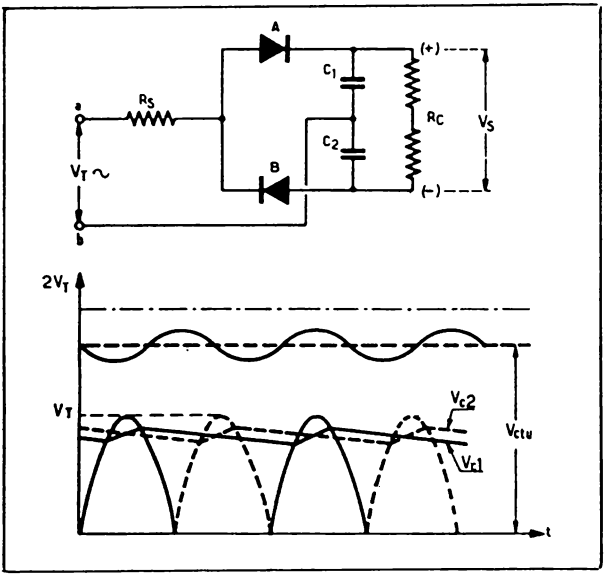


Fig. 12-5. — Forme d'onde de la tension de sortie obtenue avec le montage doubleur de tension symétrique.

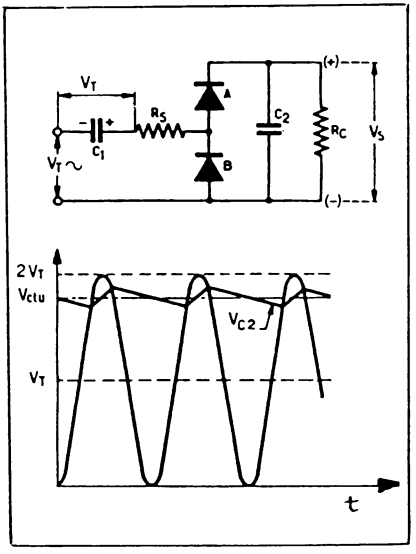


Fig. 12-6. — Forme d'onde de la tension de sortie obtenue avec le montage doubleur de tension, une alternance.

Les redresseurs doivent supporter en polarisation inverse deux fois la tension de crête appliquée. La tension de service des condensateurs est de V_T (1 000 μF). La fréquence d'ondulation est double de celle de la tension d'entrée.

— Le *doubleur de tension une alternance* (fig. 12-6). Durant la première alternance négative de la tension d'entrée, le condensateur C_1 se charge à la tension de crête V_T à travers le redresseur A. Durant l'alternance positive suivante, la tension aux bornes de C_1 se trouve en série avec la tension appliquée. C_2 se charge alors à la tension de crête $2V_T$ à travers le redresseur B.

Le condensateur C_1 perd une partie de sa charge durant ce temps et se recharge à nouveau à la prochaine alternance négative. La tension aux bornes de C_2 ne reste pas constante, car le condensateur se décharge dans R_c lorsque le redresseur B ne conduit pas. La fréquence de l'ondulation est celle du secteur. Le condensateur C_2 doit pouvoir supporter une tension de service de $2V_T$. Il en est de même pour la tension inverse des redresseurs. Le condenteur C_1 ne supporte que la tension V_T, mais il doit également pouvoir admettre la valeur efficace du courant de sortie $I_{s\,eff}$.

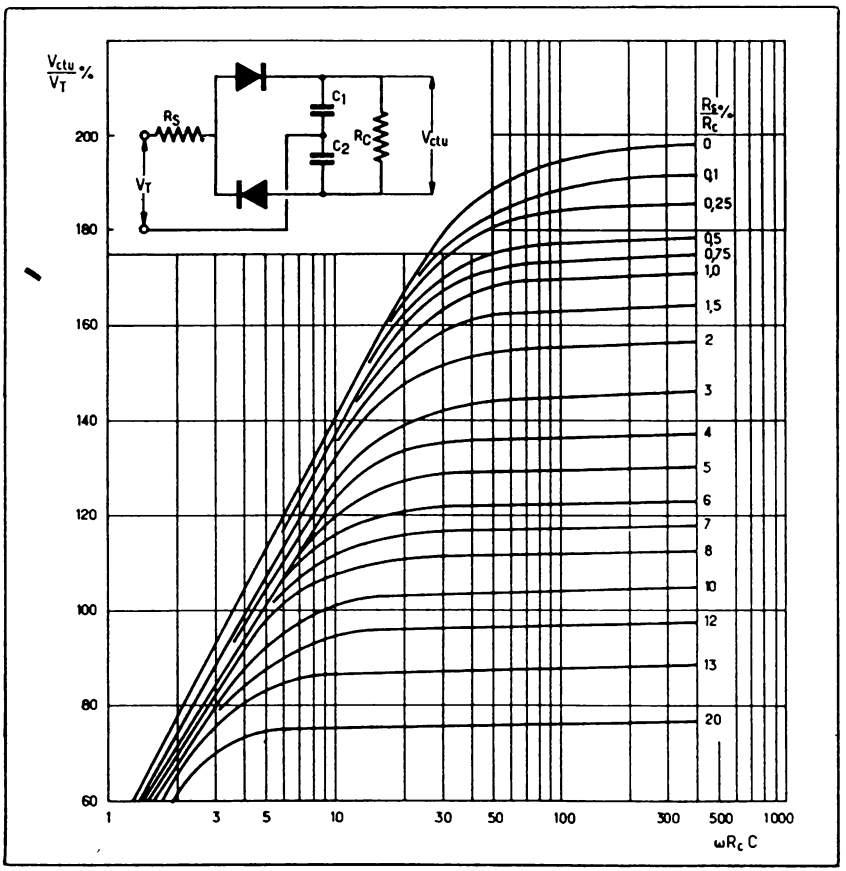


Fig. 12-7. — Rapport de conversion V_{ctu}/V_T (%), en fonction de ω R_cC pour les montages doubleurs de tension (C en farads, R_c en ohms et $\omega = 2\pi f$).

Le graphique de la figure 12-7 s'applique aux deux montages doubleurs de tension. Sur chacun des graphiques on doit choisir une valeur de $\omega R_c C$ sur la partie en palier des courbes, afin d'avoir un fonctionnement sûr.

■ DÉFINITION DU FILTRE ET DES REDRESSEURS SUR CHARGE CAPACITIVE

Les courbes de la figure 12-8 permettent de trouver la valeur minimale de $\omega R_c C$ qui doit être adoptée pour réduire le taux d'ondulation à la valeur désirée, en fonction du rapport R_s/R_c et dans le cas des trois montages étudiés.

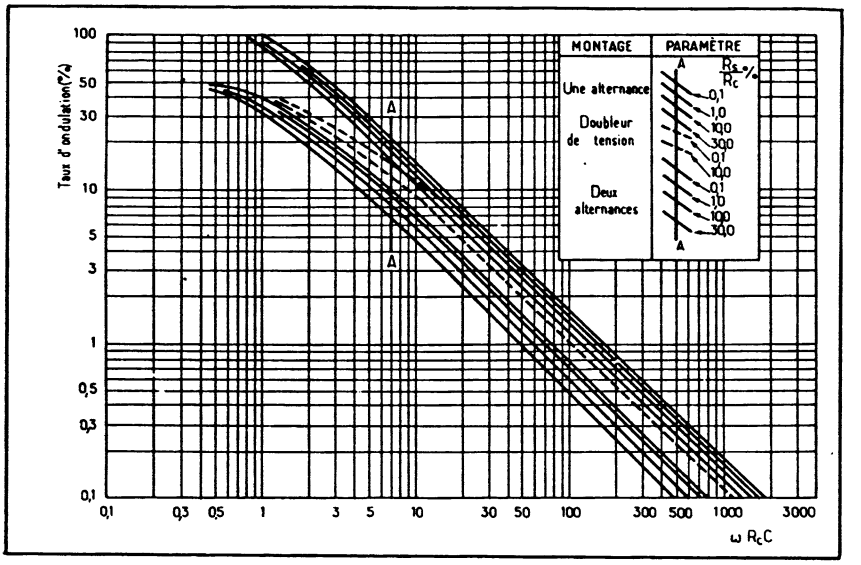


Fig. 12-8. — Pourcentage d'ondulation en fonction de $\omega R_c C$ pour un filtre à condensateur d'entrée (C en farads, R_c en ohms et $\omega = 2\pi f$).

La figure 12-9 donne le rapport du courant efficace et du courant moyen par redresseur, la figure 12-10 le rapport du courant de crête récurrent et du courant moyen par redresseur en fonction de $n \omega R_c C$ et pour différentes valeurs de $R_s/n R_c$ exprimées en pourcentage; n est égal à 0,5 - 1 - 2 ou 3, suivant la nature du montage.

Le condensateur de filtre utilisé doit être capable de supporter le courant d'ondulation qui le traverse. La valeur efficace $I_{c\,eff}$ de ce courant peut être calculée à partir de la valeur efficace I_{eff} du courant qui traverse chaque redresseur et de la valeur I_{ctu} du courant continu de sortie.

Dans le cas des redresseurs une alternance et des doubleurs de tension,

$$I_{c\,eff} = \sqrt{I_{eff}^2 - I_{ctu}^2}.$$

Dans le cas des redresseurs deux alternances, la moitié du courant efficace total traverse chaque redresseur, par suite :

$$I_{c\,eff} = \sqrt{2I_{eff}^2 - I_{ctu}^2}.$$

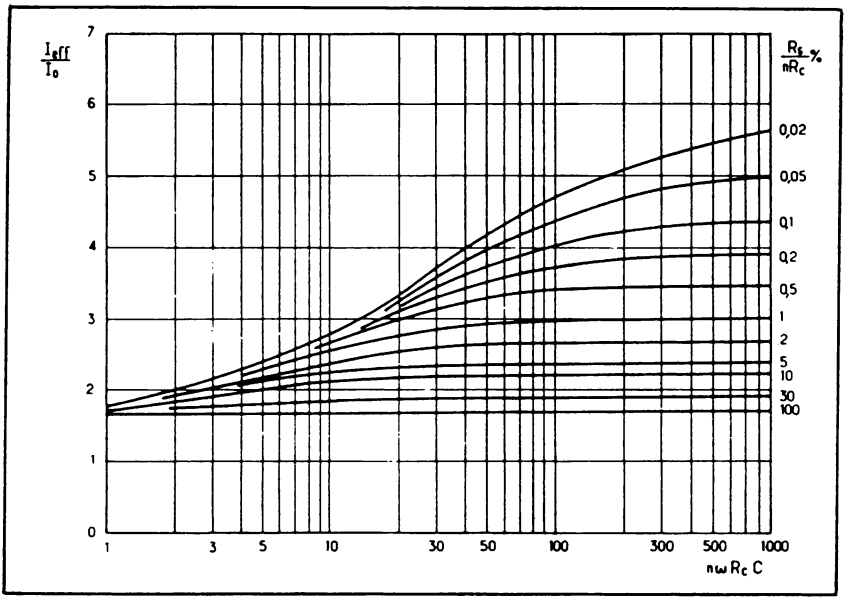


Fig. 12-9. — Rapport du courant efficace par redresseur et du courant moyen par redresseur en fonction de $n\ \omega\ R_c\ C$ (C en farads, R_c en ohms, $\omega = 2\pi f$, $n = 1$: une alternance, $n = 2$: deux alternances, et $n = 3$: doubleur de tension).

On dispose ainsi de tous les éléments pour calculer aisément un projet de redresseur monophasé à charge capacitive, ce qui est le cas le plus fréquent.

Jusqu'à présent on a supposé que les redreseurs étaient constitués par des diodes parfaites, sans chute directe ni courant inverse. Il y a lieu maintenant d'examiner le fonctionnement réel des redresseurs à semiconducteur.

3. LES CARACTÉRISTIQUES LIMITES ET LES CAUSES DE SURTENSION DANS LES REDRESSEURS

■ DÉFINITION DES PARAMÈTRES (CEI 147)

• **Paramètres de tension inverse :** on distingue (fig. 12-10).

V_{RWM} : tension de crête de service maximale; la tension de crête appliquée en inverse à la diode doit être inférieure à cette valeur.

V_{RPM} : tension de pointe récurrente maximale inférieure à 10 ms.

V_{RSM} : tension accidentelle non récurrente maximale. On doit tenir compte des fluctuations d'amplitutude et du taux de distorsion harmonique de la tension d'entrée.

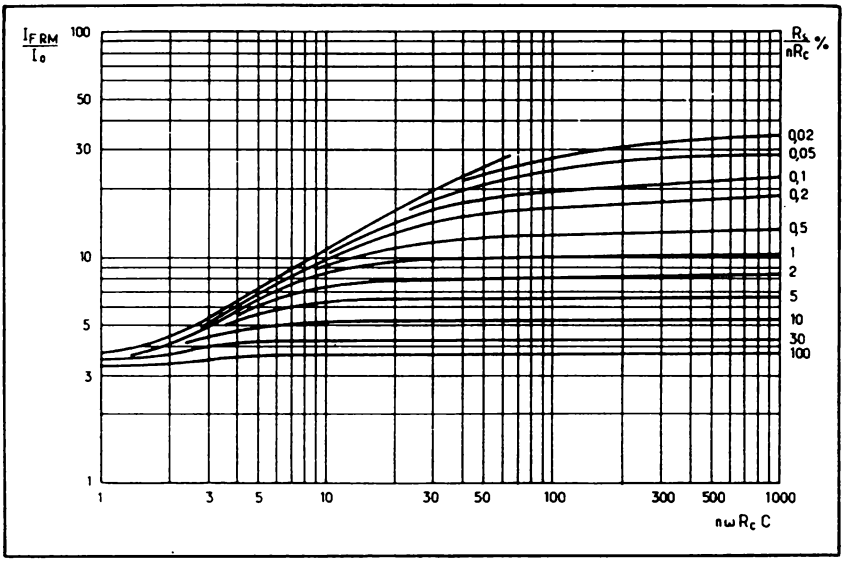


Fig. 12-10. — Rapport du courant de crête récurrent et du courant moyen par redresseur, en fonction de $n\ \omega\ R_c\ C$ (C en farads, R_c en ohms, $\omega = 2\pi f$, $n = 1$: une alternance, $n = 2$: deux alternances et $n = 3$: doubleur de tension).

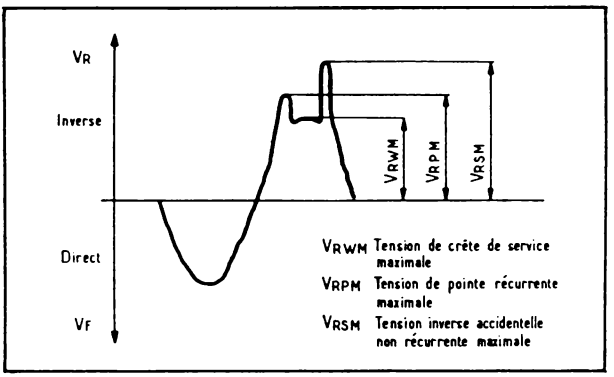


Fig. 12-11. — Représentation schématique des différentes tensions inverses.

- **Paramètres du courant direct**

I_{FRM} : courant efficace maximal admissible en direct.

I_{FAVM} : valeur limite du courant direct moyen pour un angle de conduction de 180° pour 45 °C de température ambiante ou 100 ° C de température du boîtier.

I_{FSM} : courant non répétitif de surcharge accidentelle inférieur à 10 ms.

- **Paramètres de tension directe**

V_F : tension directe pour un courant direct I_F.

V_{TO} : tension de seuil.

t_{rr} : temps de recouvrement à 25 °C.

▪ SURTENSIONS DANS LES CIRCUITS DE REDRESSEMENT

Auparavant, on ne se préoccupait pas de ces surtensions, car les valves étaient utilisées avec un coefficient de sécurité compris entre 2 et 3. Les redresseurs à couche d'arrêt (oxycuivre, sélénium) présentent une capacité importante et une résistance inverse relativement faible qui, provoquant un courant inverse non négligeable, amortissent les surtensions possibles.

Les redresseurs au silicium possèdent au contraire des performances très poussées. Leur résistance inverse est très élevée, leurs résistance directe, capacité parasite et puissance massique sont faibles. Aussi leur utilisation nécessite une bonne connaissance des phénomènes transitoires.

Les études effectuées montrent que les réseaux de distribution peuvent conduire jusqu'aux bornes du redresseur des surtensions pouvant atteindre 2,5 fois la tension nominale.

Dans un appareil les principales causes de surtensions sont :

• **Coupure brusque dans le primaire du transformateur d'alimentation** (fig. 12-12). En ouvrant l'interrupteur I, on observe des surtensions de l'ordre de 8 à 10 fois la tension inverse maximale. Les niveaux les plus élevés sont atteints en l'absence de charge ou dans un montage à charge inductive.

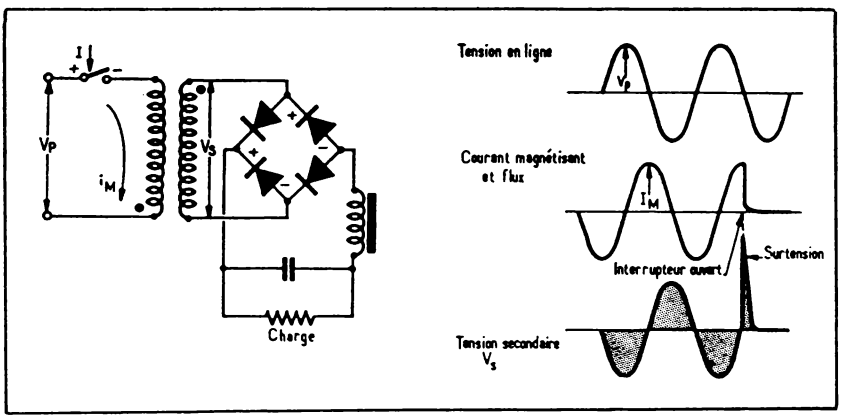


Fig. 12-12. — Surtension due à l'interruption du courant primaire du transformateur d'alimentation

En ouvrant le circuit primaire du transformateur on supprime le courant magnétisant. La disparition brusque de ce courant, donc du flux qui lui est proportionnel, provoque par induction une importante surtension au secondaire.

L'amplitude de cette surtension dépend de l'instant où le circuit est ouvert. Les plus fortes surtensions sont observées lorsque l'interrupteur est ouvert au moment où la tension primaire passe par zéro.

• **Mise sous tension du primaire d'un transformateur** (fig. 12-13). A ce moment une oscillation transitoire prend naissance dans le secondaire. Si l'interrupteur est fermé au moment où la tension primaire est maximale, la surtension peut atteindre deux fois la tension secondaire maximale.

• **Charge inductive en parallèle avec l'entrée du redresseur** (fig. 12-14). Cette charge peut être constituée par un moteur, une bobine ou un relais.

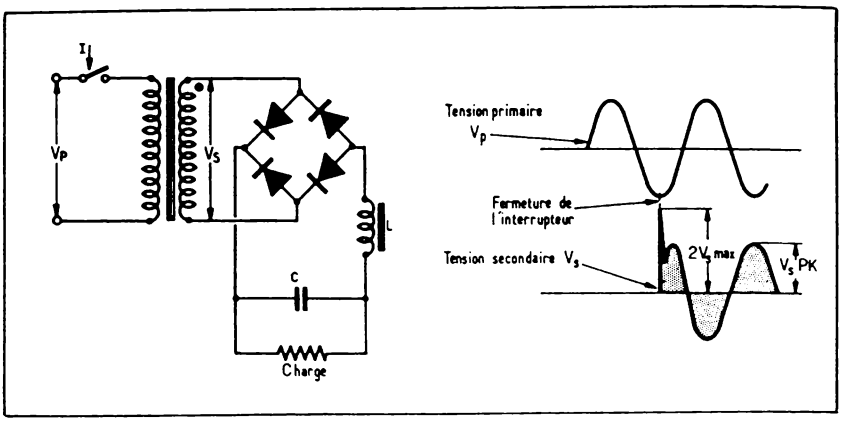


Fig. 12-13. — Surtension due à la mise sous tension du primaire d'un transformateur.

L'interruption de l'alimentation produit une surtension aux bornes des redresseurs; l'énergie emmagasinée trouvant ainsi un chemin de dissipation. L'interruption du circuit peut s'effectuer par un contacteur, un disjoncteur ou par la fusion d'un fusible. Ce type de surtension est très dangereux pour les redresseurs, particulièrement lorsque la sortie est à vide, ou que la charge est inductive.

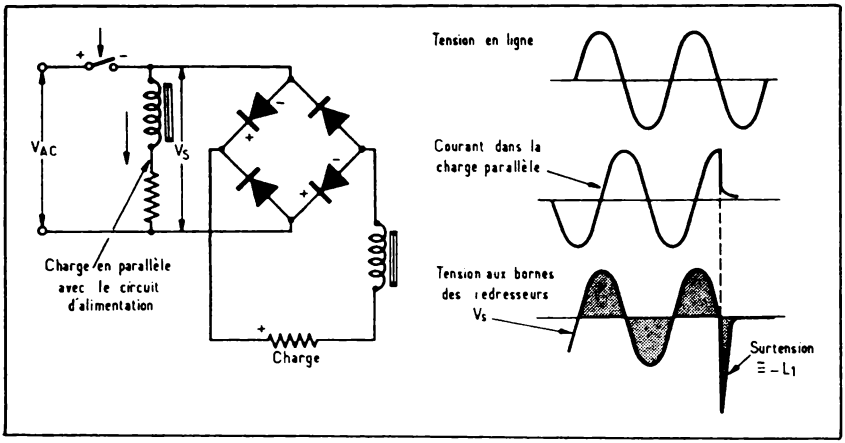


Fig. 12-14. — Surtension due à une charge inductive disposée en parallèle avec l'entrée.

• **Interruption du circuit continu de sortie** (fig. 12-15). Lorsque le circuit continu d'un redresseur est ouvert brusquement, l'énergie emmagasinée (1/2 L i^2) en ligne et dans les réactances de fuite du transformateur engendre une tension aux bornes de l'interrupteur et des redresseurs égale à $- L\, di/dt$, s'il n'existe pas de circuit dérivateur.

Contrairement à ce que l'on croit habituellement, la coupure d'une charge inductive dans le circuit continu n'apporte pas une grande surtension.

• **Alimentation d'un transformateur abaisseur** (fig. 12-16). Lorsqu'un transformateur est relié au réseau, la tension primaire est couplée au secondaire par la capacité entre enroulements. Dans les transformateurs élévateurs ou de rapport

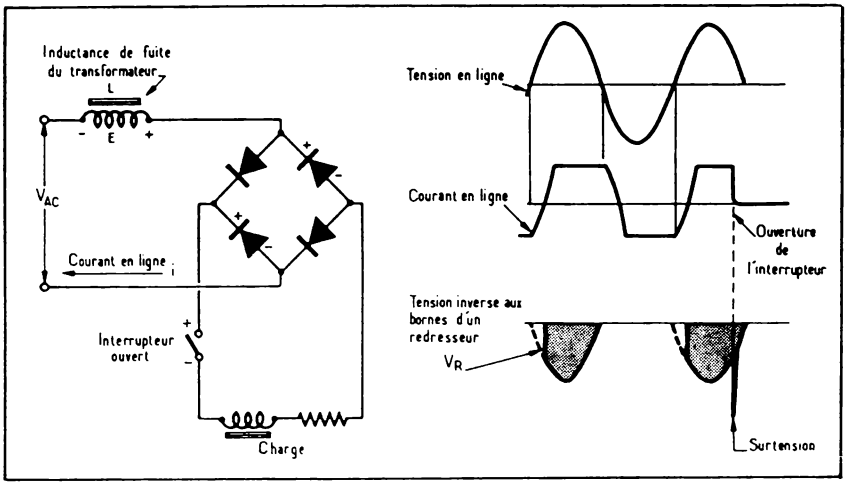


Fig. 12-15. — Surtension due à la commutation de la charge.

1/1, ce couplage ne provoque pas de surtension secondaire importante. Par contre, si le transformateur est abaisseur à grand rapport de transformation, alimentant un circuit à faible capacité d'entrée, le transitoire qui prend naissance au moment de la charge de la capacité de couplage peut provoquer des tensions secondaires plusieurs fois supérieures à la tension inverse maximale.

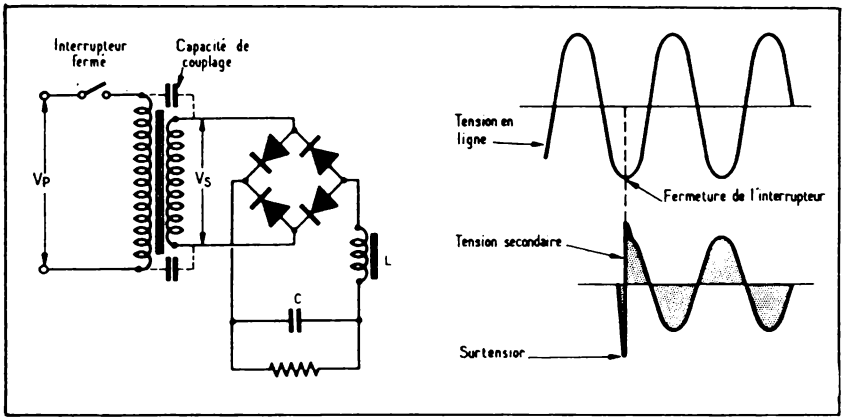


Fig. 12-16. — Surtension due à l'alimentation d'un transformateur abaisseur.

• **Surtension due au temps de recouvrement inverse** (fig. 12-17). Lorsqu'une diode est polarisée dans le sens direct au cours d'un cycle alternatif, il s'écoule quelques microsecondes avant que les porteurs accumulés dans la jonction puissent être évacués. La diode ne prend pas immédiatement ses propriétés inverses et présente dans le sens inverse, pendant cette brève période, un court-circuit du réseau d'alimentation. Dans le montage en pont de la figure, un courant négatif de surcharge traverse A, immédiatement après la période de conduction. Ce courant est limité uniquement par l'impédance du circuit alternatif. Lorsque les porteurs ont disparu du cristal, celui-ci retrouve brutalement son état bloqué et sa

résistance inverse croît rapidement. Le courant correspondant à l'écoulement des porteurs hors de la diode est donc brutalement interrompu. La cellule A est alors soumise à une surtension due à l'énergie emmagasinée dans la réactance de la source.

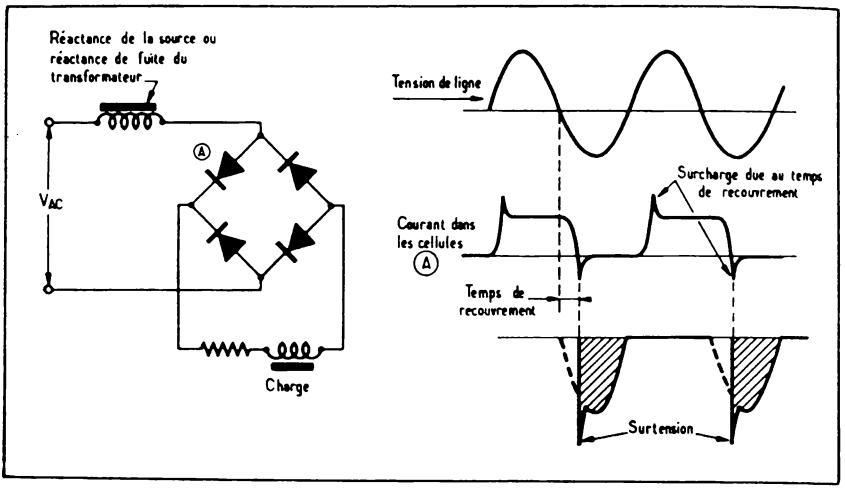


Fig. 12-17. — Surtension due au temps de recouvrement inverse.

Le phénomène est identique à celui qui prendrait naissance aux bornes d'un interrupteur ouvert, remplaçant la diode A.

• **Surtension due à l'interruption du courant redressé dans le cas d'un filtre à grand rapport L/C** (fig. 12-18). Lorsqu'on ouvre l'interrupteur, l'énergie emmagasinée dans L est transférée à C, puis se referme à travers les résistances inverses des redresseurs. Si la valeur de C est faible par rapport à L, le transfert d'énergie aura pour conséquence l'apparition d'une tension élevée aux bornes de C et des redreseurs. Les plus fortes surtensions apparaissent lorsque la sortie est en court-circuit.

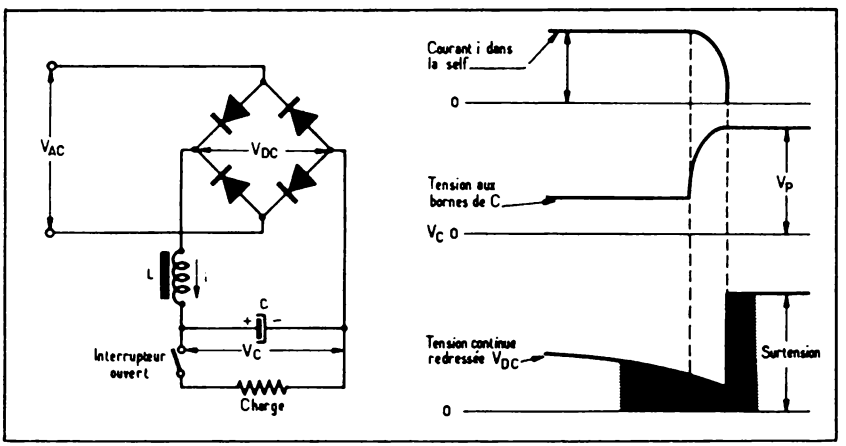


Fig. 12-18. — Surtension due à l'interruption du courant redressé dans le cas d'une cellule de filtre LC.

• **Utilisation de fusibles ou interrupteurs pour isoler une cellule parallèle défectueuse** (fig. 12-19). Si l'une des cellules est en court-circuit, le courant de surcharge fait fondre le fusible associé et l'isole du circuit qui continue à délivrer une puissance à la charge. Cependant, suivant les caractéristiques du fusible et du circuit, une surtension peut prendre naissance et détruire les autres cellules disposées en parallèle, la polarité du transitoire étant opposée à celle des diodes.

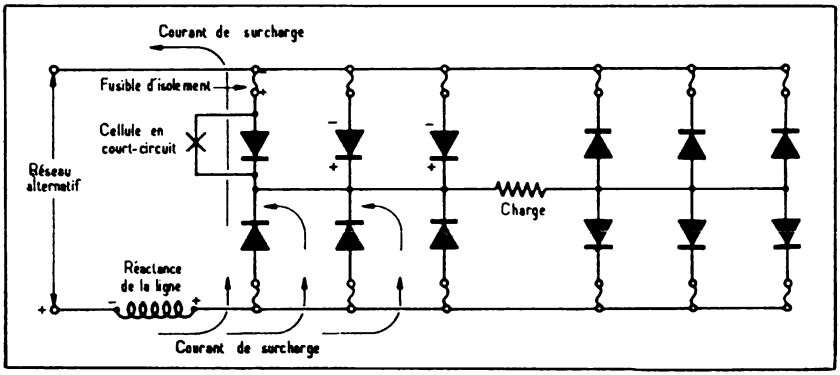


Fig. 12-19. — Surtension due à la fusion des fusibles.

■ CIRCUIT D'AMORTISSEMENT

Afin d'absorber les surtensions transitoires qui viennent d'être étudiées, il faut prévoir un circuit d'amortissement dans le schéma.

Ce circuit R C peut être monté, soit au primaire, soit au secondaire du transformateur d'alimentation (fig. 12-20).

S'il est monté sur le côté primaire, la valeur des éléments se calcule :

$$C_1\ (\mu F) = 200\ I\ (A)/V\ (V)$$
$$R_1\ (\Omega) = 150/C_1\ (\mu F)$$

S'il est monté sur le côté secondaire, on a :

$$C_2\ (\mu F) = 225\ T^2\ I\ (A)/V\ (V)$$
$$R_2\ (\Omega) = 200/C_2\ (\mu F)$$

où V est la tension efficace du primaire du transformateur, en volts;

I est le courant efficace magnétisant du primaire du transformateur, en ampères;

T est le rapport entre la tension efficace du primaire et la tension efficace du secondaire du transformateur.

On prend pour I environ 10 % du courant efficace primaire, pour un transformateur bien construit. Généralement C est compris entre 0,25 et 1 μF et R est égal à quelques centaines d'ohms.

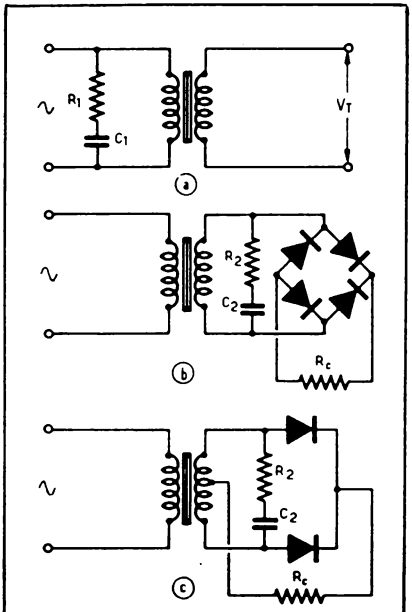


Fig. 12-20. — Circuit d'amortissement. Protection contre les surtensions : *a*) côté primaire; *b*) et *c*) côté secondaire du transformateur.

▪ PRÉCAUTIONS A PRENDRE POUR MONTER LES REDRESSEURS EN PARALLÈLE

On relie les redresseurs en parallèle lorsque le courant consommé par la charge est plus important que celui donné normalement par une diode. Pour les circuits de grande puissance, il est parfois nécessaire de monter un nombre important de redresseurs en parallèle.

Les écarts entre les caractéristiques directes des redresseurs conduisent à une distribution inégale du courant, ce qui peut provoquer un dépassement des spécifications maximales de courant ou de température dans un ou plusieurs redresseurs.

Plusieurs méthodes peuvent être employées pour répartir équitablement le courant entre les redresseurs.

• **Correction de courant.** — Le courant total est corrigé afin que le courant qui traverse le meilleur redresseur (impédance directe minimale) n'excède par la valeur maximale I_{FRM}, lorsqu'il est placé en parallèle avec le redresseur le plus défavorisé (impédance directe maximale) qui peut être livré par le fabricant. Ce dernier indique la fourchette des tolérances adoptées.

• **Tri des redresseurs.** — On trie les redresseurs en fonction de leur impédance directe et on monte en parallèle des diodes ayant très peu de dispersion de caractéristiques entre elles.

• **Correction de température.** — Les redresseurs peuvent être utilisés jusqu'aux limites de leurs spécifications, à condition que la résistance thermique entre le fond du boîtier et l'ambiance soit réduite, afin de ne pas dépasser la température limite. Il s'agit d'augmenter l'efficacité des radiateurs de refroidissement dont la résistance thermique doit être abaisée à 75 % de la valeur normale.

• **Couplage thermique.** — L'écart de tolérance entre les caractéristiques directes est moins critique si l'on montre les redresseurs sur un même radiateur. Ainsi, les températures de fond de boîtier des redresseurs tendent à s'égaliser. C'est une méthode recommandée.

• **Résistance en série.** — Les courants dans les redresseurs peuvent être égalisés en plaçant des résistances de faible valeur en série avec chaque redresseur. Comme leur valeur est malgré tout grande devant la résistance directe des redresseurs, elles permettent ainsi de compenser les écarts entre les caractéristiques directes. La chute de tension aux bornes doit être d'environ 1,5 V. Les résistances en série absorbent de l'énergie et diminuent le rendement du circuit.

• **Transformateur d'équilibrage.** — Des inductances bobinées sur un même noyau peuvent être placées en série avec les redresseurs. La tension électromotrice induite dans les enroulements par les différences entre les courants dans les redresseurs permet un bon équilibrage. Ainsi, les pertes sont plus faibles puisque la résistance des enroulements peut être négligeable; mais à ce moment le transformateur est lourd et coûteux.

C'est le tri des redresseurs qui est la méthode la plus économique et qui procure le meilleur rendement. Elle est applicable en fabrication de série. Mais les rechanges posent parfois des problèmes.

■ PRÉCAUTIONS A PRENDRE POUR MONTER LES REDRESSEURS EN SÉRIE

Les redresseurs sont connectés en série lorsque la tension de sortie excède la tension maximale supportée par un seul redresseur. Dans les circuits à haute tension, il est nécessaire de monter un certain nombre de diodes en série.

Dans le sens direct, chaque redresseur est traversé par le même courant. Dans le sens inverse, la tension aux bornes de chacun d'eux dépend de leur courant de fuite. Comme il existe toujours une certaine dispersion dans les caractéristiques, il est nécessaire de prévoir une résistance en parallèle sur chaque redresseur. Ainsi, les potentiels aux bornes sont équilibrés.

Lorsqu'un redresseur est commuté de l'état de conduction à l'état bloqué, il requiert un certain temps entre ces deux états (temps de recouvrement direct).

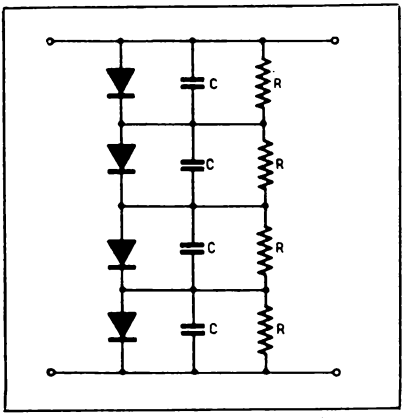


Fig. 12-21. — Branchement des redresseurs en série avec les résistances et les condensateurs de protection.

Ce temps dépend de la charge électrique emmagasinée qui varie d'un redresseur à l'autre. Le redresseur ayant la charge la plus faible se rétablit le premier et doit supporter la tension inverse totale de la chaîne. Pour protéger les redresseurs contre ces surtensions transitoires, on place un condensateur aux bornes de chacun d'eux (fig. 12-21).

Lorsque seulement deux redresseurs sont en série, les condensateurs ne sont pas nécessaires, car la valeur instantanée de la tension appliquée immédiatement après le blocage n'excède pas généralement la tension maximale admise par un seul redresseur.

La valeur de la résistance en parallèle sur chaque redresseur varie en fonction de la tension, de l'intensité et du nombre de cellules. Elle est comprise entre 5 et 50 kΩ.

La valeur de la capacité est fonction de la largeur de la fourchette des tolérances sur la charge emmagasinée par les redresseurs et de la tension inverse. L'ordre de grandeur est de quelques nanofarads. La capacité doit être au moins égale à dix fois la capacité de la jonction d'un redresseur.

4 — LES DIFFÉRENTES CATÉGORIES DE REDRESSEURS

▪ REDRESSEURS CLASSIQUES

Ce sont ceux qui viennent d'être étudiés au cours des paragraphes précédents. Leur emploi nécessite un certain nombre de précautions. Si elles sont respectées, ces redresseurs sont fiables et ce sont ceux qui sont catalogués pour les intensités directes et les tensions inverses les plus élevées.

▪ REDRESSEURS PROTÉGÉS PAR AVALANCHE

Des paragraphes précédents on peut retenir la fragilité des diodes au silicium si toutes les conditions de protections n'ont pas été appliquées.

Examinons comment se présente le claquage inverse des redresseurs. On sait que lorsqu'une jonction *p-n* est polarisée en inverse, il se crée au voisinage de la jonction une charge d'espace vide de porteurs; cette zone se développe surtout du côté le moins dopé de la jonction. Le champ électrique est maximal au niveau de la jonction et il diminue de part et d'autre en fonction de la distance, la pente étant inversement proportionnelle à la résistance du silicium (fig. 12-22).

Lorsque la tension appliquée est telle que le champ atteint une valeur critique caractéristique du silicium E_c de l'ordre de 250 kV/cm, il se produit une ionisation et un phénomène d'avalanche, la diode débite un courant qui n'est limité que par la résistance dynamique et qui peut être très important. Au-dessous du champ critique E_c le courant inverse de la diode est très faible, quelques μA.

En réalité les diodes fabriquées s'éloignent des diodes parfaites, par suite des différentes imperfections du cristal de silicium (dislocations, impuretés) et des perturbations produites à la périphérie des pastilles lors de leur découpe. Les impuretés et les charges électriques à la périphérie provoquent des courants de fuite de *surface* qui peuvent être beaucoup plus importants que les courants *de volume*. Il peut également se trouver des défauts de planéité ou d'homogénéité qui limitent les caractéristiques de la diode. La plupart de ces défauts ne font intervenir qu'une très faible proportion du silicium; la puissance dissipée par unité de volume y est très élevée, d'où création de *points chauds*.

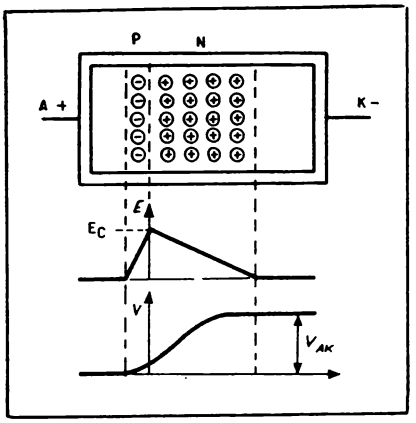


Fig. 12-22. — Jonction de diode bloquée; répartition du champ électrique E et de la différence de potentiel aux bornes v.

Le risque de claquage irréversible devient alors très grand, car il suffit d'une énergie très faible, devant celles mises en jeu lors de la conduction directe pour provoquer ce claquage.

Pour obtenir des diodes haute tension ou à avalanche contrôlée il faut prendre un certain nombre de précautions : résistivité du silicium très homogène, profondeur de diffusion très constante, alliage de sortie bien régulier sur toute la surface active du silicium et réduction des courants de fuite de surface; pour cela la pastille est taillée en biseau.

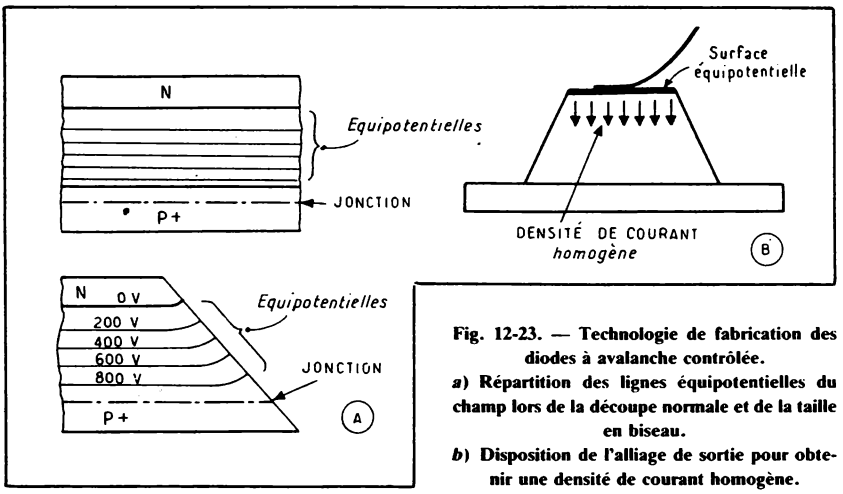


Fig. 12-23. — Technologie de fabrication des diodes à avalanche contrôlée.
***a*) Répartition des lignes équipotentielles du champ lors de la découpe normale et de la taille en biseau.**
***b*) Disposition de l'alliage de sortie pour obtenir une densité de courant homogène.**

La figure 12-23 *a* montre la répartition des lignes équipotentielles lorsque la pastille est taillée normalement ou en biseau. On voit que dans le premier cas ces lignes sont très proches les unes des autres et que la moindre perturbation de découpe augmente le courant de fuite de surface et peut créer des avalanches localisées. Ces défauts sont très réduits par la taille en biseau des pastilles.

Ainsi, lorsque la tension inverse croît, le champ critique n'est pas atteint en un point de la périphérie avant d'être atteint en volume (fig. 12-23 *b*). On conçoit qu'il faille une énergie beaucoup plus grande pour déclencher une avalanche en

volume dans toute la pastille de silicium que dans un point chaud dû a un défaut de sa périphérie.

On obtient ainsi des redresseurs qui ne peuvent être détruits par une surtension de faible énergie. Les surtensions accidentelles et brèves peuvent donc être absorbées par le redresseur sans dommage, tant que la température de la jonction reste dans les limites normales de fonctionnement d'une diode au silicium. Théoriquement on devrait pouvoir admettre la même puissance en avalanche inverse qu'en courant direct; pratiquement on ne dépasse pas le tiers.

On peut donc supprimer ou réduire les précautions prises pour éliminer les surtensions. On peut brancher ces redresseurs en série sans résistance, ni condensateur en parallèle. Cependant on ne doit jamais dépasser la tension de crête admissible.

En fabrication, le constructeur trie à chaud ces redresseurs en fonction de la valeur et de la stabilité du courant de fuite en fonction de la tension inverse. C'est ainsi que pour une même série on catalogue des redresseurs entre 400 V et 1 000 V, par exemple, en fonction de la valeur du courant de fuite. Cependant une diode classée 400 V, parce qu'elle présente un courant de fuite relativement élevé, est capable de tenir en transitoire des tensions de 1 300 V, voisines de la tension d'avalanche, si son courant de fuite est très stable. Au contraire, une diode classée 800 V, parce que son courant de fuite est faible, résistera moins bien à une surtension de 1 000 V s'il n'est pas stable en fonction de la tension inverse. On voit l'importance des contrôles effectués par les fabricants pour garantir la fiabilité de leurs produits.

De son côté l'utilisateur doit prendre une marge de sécurité qui dépend de l'environnement de la diode. On adopte généralement le double de la tension de crête réellement supportée par la diode. Ainsi, pour un redressement des deux alternances du secteur 220 V, on choisit des diodes 600 V. Si le réseau est perturbé par des transitoires on adopte des diodes à avalanche contrôlée. Cependant il faut bien noter qu'une telle diode n'est pas une diode de protection et qu'elle n'est pas conçue pour dissiper une puissance permanente sur sa caractéristique d'avalanche.

Il existe des modèles spéciaux pour cette utilisation.

■ DIODES DE PROTECTION

Ces diodes sont directement dérivées des redresseurs à avalanche contrôlée pour les modèles de puissance. Elles sont destinées à protéger les circuits électroniques des pointes de tension qui peuvent se produire par l'interruption brusque du courant dans un bobinage inductif, ou par des décharges statiques. Elles peuvent également écrêter une tension à une certaine valeur; elles sont donc prévues pour dissiper une puissance permanente en avalanche inverse.

Le type de diode adopté dépend de trois paramètres principaux :

— nature du courant dans la ligne : alternatif ou continu;
— niveau de l'énergie de surcharge;
— puissance consécutive à la répétition et à la durée de la surcharge.

■ REDRESSEURS RAPIDES

L'utilisation des redresseurs normaux pour les secteurs 50 ou 60 Hz et pour l'aviation à 400 Hz ne pose essentiellement que des problèmes de dissipation de puissance.

En revanche, le fonctionnement avec des grandes vitesses de commutation fait intervenir le temps de commutation.

La figure 12-17 montre la surtension due au temps de recouvrement inverse; au chapitre VII-4 on a étudié le fonctionnement des diodes en commutation et on a cité les diodes rapides.

Les mêmes problèmes se rencontrent avec les redresseurs de puissance lorsqu'ils sont utilisés à grande vitesse. Les applications modernes sont de plus en plus nombreuses. Il convient de citer les principales : alimentation à découpage, commande de moteur par courant « haché », convertisseur de tension sur charge inductive, redressement à faible niveau de parasites, redressement H.F., ondulateurs et convertisseurs à thyristors, circuits générateurs d'impulsions par décharge de condensateur, récupérateur dans les commandes de circuit inductif, etc. Ces diodes doivent être étudiées afin que la quantité de porteurs minoritaires soit réduite au moyen d'un dopage du silicium à l'or, qu'ainsi le temps de recouvrement soit court, mais aussi que la vitesse d'extinction de ce courant ne soit pas trop rapide. Il faut obtenir un recouvrement progressif, sans quoi un arrêt du courant par trop rapide produit un stockage d'énergie dans les inductances parasites du circuit commuté : $W = 1/2\ (L\ I^2)$ qui donne une surtension à ses bornes :

$$V_L = -L \frac{d_{irr}}{dt}$$

Comme le circuit présente toujours des capacités parasites, le blocage de la diode peut être assimilé à l'excitation d'un circuit résonant. Les oscillations créées engendrent des parasites radio-électriques fort gênants pour les récepteurs voisins. Une dérivée di/dt de 50 A/μs à 100 A/μs atténue fortement le niveau de ces parasites.

Cependant ce dopage du silicium diminue la tension inverse maximale admissible. On ne peut pas avoir, à la fois un temps de recouvrement très court et une tension inverse élevée.

5 — LES REFROIDISSEURS POUR REDRESSEURS

Nous allons traiter le problème des refroidisseurs d'une façon générale, car il s'applique aussi bien aux redresseurs, qu'aux thyristors, triacs et qu'aux transistors de puissance. Ainsi, nous n'aurons plus à y revenir.

Une jonction dissipe en fonctionnement une certaine puissance qui est le produit de l'intensité directe (I_F) par la chute de tension directe (V_F). Les fabricants donnent cette courbe pour chacun de leurs modèles. Un redresseur, pour l'intensité nominale, a une chute de tension directe de l'ordre de 1 V. On calcule donc facilement la puissance dissipée par la jonction. Le fabricant indique la température ambiante maximale admissible en fonction de l'intensité et la température maximale du boîtier, généralement 175 °C. Il donne également la résistance thermique du refroidisseur nécessaire en °C/W (ou K/W) pour évacuer les calories dans l'air ambiant, afin d'obtenir une bonne stabilité thermique du montage.

Le calcul d'un refroidisseur s'effectue à l'aide de la loi d'ohm thermique. Le dispositif est assimilé à un générateur thermique délivrant la puissance dissipée maximale P_D. Il présente une résistance thermique interne indiquée par le fabricant, sous la forme $R_{th\,(j\,-\,fb)}$ sur laquelle l'utilisateur ne peut rien. C'est la résistance thermique entre la jonction et le fond du boîtier en °C/W. On le monte sur un refroidisseur ayant une résistance thermique : refroidisseur-ambiance : $R_{th\,(r\,-\,a)}$. Mais le contact entre le fond du boîtier et le refroidisseur n'est pas parfait et présente une résistance thermique : $R_{th\,(fb\,-\,r)}$. Si pour une raison électrique on doit isoler le dispositif du refroidisseur, on place entre eux une rondelle qui augmente cette résistance thermique.

La résistance thermique totale est :

$$R_{th} = R_{thj-fb} + R_{th\,fb-r} + R_{thr-amb}$$

Pour les températures, on a :

T_j = température de la jonction.
T_{fb} = température du fond de boîtier.
T_{amb} = température ambiante.

On obtient le dipôle fermé de la figure 12-24.

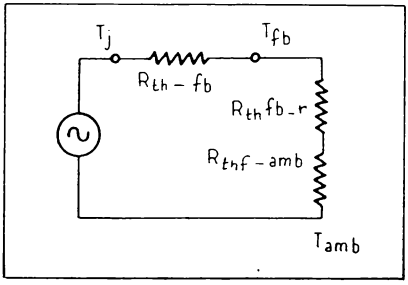


Fig. 12-24. — Loi d'ohm thermique, quadripôle fermé permettant le calcul du refroidisseur.

La résistance thermique du refroidisseur $R_{thr-amb}$ est donnée par la loi d'ohm thermique, appliquée à ce dipôle.

$$R_{thr\ amb} = \frac{T_j - T_{amb}}{P_d} - (R_{thj-fb} + R_{thfb-r})$$

La surface du refroidisseur est :

$$S = \frac{1}{R_{thr\ amb} \cdot \sigma}$$

avec S en cm^2, $R_{thr-amb}$ en °C/W, σ : coefficient d'expansion thermique en mW/cm^2.°C.

Ce coefficient se divise en trois parties :

— refroidissement par conduction qui dépend de la surface du radiateur;
— refroidissement par rayonnement (max. 0,6 mW/cm^2. °C);
— refroidissement par convection (valeur moyenne = 1,5 mW/cm^2. °C).

Dans le cas où la circulation d'air ne peut s'effectuer que sur une face, cette surface seule doit être prise en considération. Si l'air circule sur les deux faces, c'est la surface totale qui intervient dans le calcul du refroidisseur. On le dispose si possible verticalement pour que la convection s'effectue plus facilement. Les calculs indiqués sont valables dans le cas d'un refroidisseur carré avec l'élément monté en son centre. Un radiateur long et étroit a une résistance thermique plus élevée. L'épaisseur de la plaque doit être d'au moins 2 mm pour obtenir une bonne conductibilité thermique.

La figure 12-25 donne des courbes permettant de calculer la résistance thermique, fond de boîtier – ambiance ($R_{th\,fb-amb}$) pour différentes surfaces de radiateur plan et carré, placé verticalement, en aluminium de 3 mm, ou en cuivre

Nota : Sur certaines notices l'appellation « fond de boîtier » est remplacé par « case », traduction anglaise de boîtier.

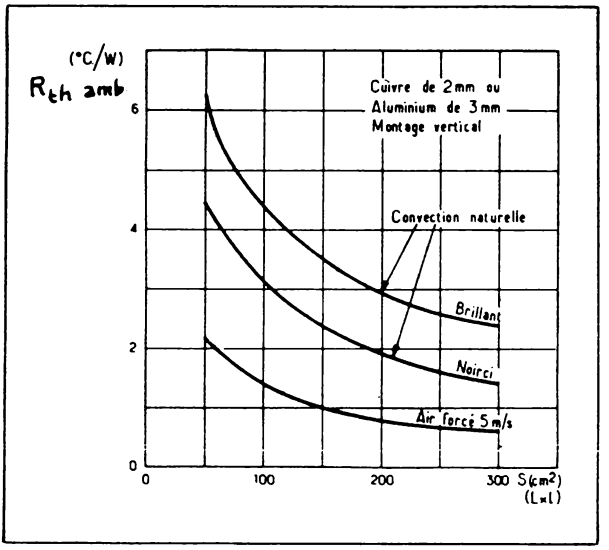


Fig. 12-25. — Résistance thermique en fonction de la surface d'un refroidisseur plan.

de 2 mm d'épaisseur. On voit la différence de résistance thermique pour un même refroidisseur en convection naturelle dont la surface est brillante ou dont la surface est mate et noircie. Bien entendu, en air forcé, à la vitesse de 5 m/s, sa résistance thermique est beaucoup plus faible.

- **Réseaux thermiques**

Toutes les caractéristiques thermiques peuvent être groupées sur un graphique à plusieurs entrées (fig. 12-26) qui comprend : la puissance dissipée pour une

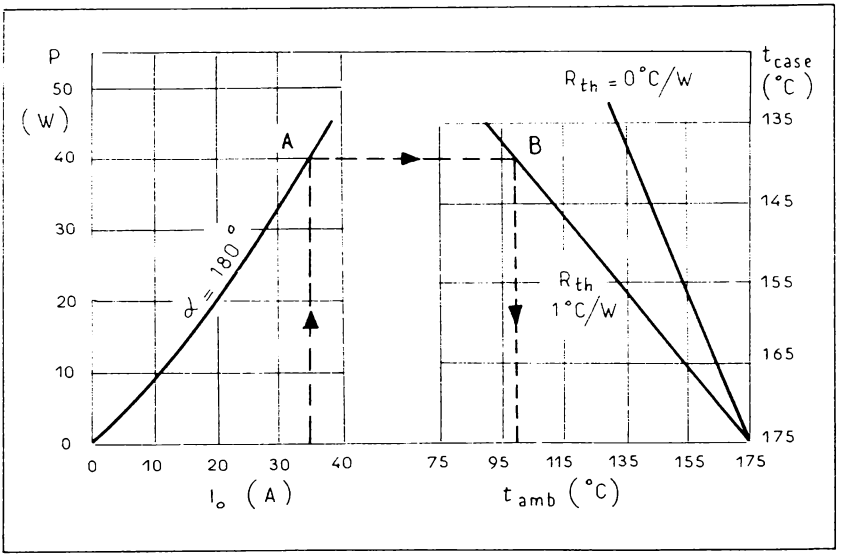


Fig. 12-26. — Réseau thermique d'une diode 35 A montée sur un refroidisseur de 1 °C/W.

intensité donnée, la température du fond du boîtier, la température ambiante et la résistance thermique du refroidisseur. Un tel graphique est souvent donné sur la notice du fabricant.

Soit, en exemple, une diode 35 A; la courbe de gauche montre que pour 35 A, la puissance dissipée est de 40 W; c'est-à-dire que V_F pour 35 A est de 1,14 V (point A).

Le graphique de droite donne la température ambiante par rapport à la température du fond de boîtier, en fonction de la résistance thermique du refroidisseur. Bien entendu, pour un refroidisseur infini (R_{th} = 0 °C/W) la droite tracée donne la même température en abcisse et en ordonnée. Le fabricant recommande un refroidisseur de 1 °C/W pour cette diode. La nouvelle droite est tracée en conséquence. On voit que pour 10 W, on a 10 °C de différence entre la température ambiante maximale admissible et la température du fond de boîtier, et ainsi de suite.

Du point A obtenu sur la courbe de droite, on trace une droite horizontale jusqu'à la courbe du refroidisseur 1 °C/W (point B). On abaisse une verticale et on voit que, dans ces conditions, la température ambiante maximale est proche de 100 °C. La température de jonction est de 140 °C.

Si la diode ne débite que 20 A, la puissance dissipée est de 20 W et, avec le même refroidisseur, la température ambiante maximale est de 135 °C, pour une température de jonction proche de 160 °C.

Ces courbes sont valables pour le redressement monophasé dont l'angle de conduction des diodes est de 180 °.

- **Impédance thermique transitoire**

Dans le cas où la dissipation de puissance n'est pas constante il y a lieu de tenir compte de la capacité thermique de la jonction du cristal, du boîtier et du refroidisseur donnant l'impédance thermique (Z_{th}).

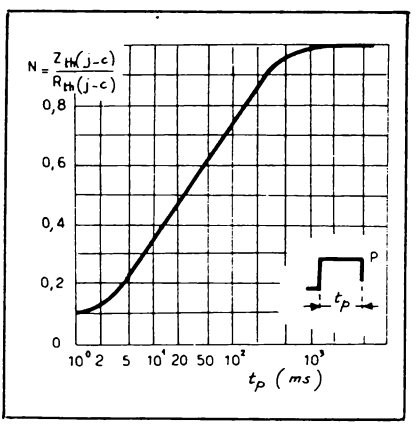


Fig. 12-27. — Variation du coefficient N = $Z_{th(j-fb)}/R_{th(j-fb)}$ en fonction de la durée de l'impulsion de puissance appliquée *tp*.

Pendant l'application de la puissance la jonction s'échauffe selon une loi exponentielle. Après sa suppression le refroidissement de la jonction s'effectue également selon une loi exponentielle. La variation de la température de la jonction est déterminée en multipliant la résistance thermique par un coefficient N qui dépend de la durée de l'impulsion *tp*. Les notices fournissent la valeur de N = $Z_{th(j-fb)}/R_{th(j-fb)}$ en fonction de *tp* (fig. 12-27). L'expression de la variation de température pour le dispositif lui-même est alors :

$$T_{(j)} - T_{(fb)} = P_D.N.R_{th(j-fb)}$$

• **Impulsion non répétitive**

Dans le cas fréquent du redressement avec condensateur en tête, l'énergie lors de la mise sous tension est égale à celle emmagasinée par le condensateur : 1/2 CU^2. Cette énergie doit être dissipée par effet Joule dans la diode et dans les résistances en série avec la source : transformateur, condensateur, ligne. On doit veiller que :

— le courant de crête ne dépasse pas la limite I_{FSM} fixée par la notice;
— l'intégration thermique de l'énergie dissipée par le redresseur ne dépasse pas la température limite de la jonction.

Dans la plupart des cas, il suffit d'insérer entre la diode et la source une résistance 50 à 100 fois supérieure à la résistance dynamique de la diode. Cette dernière peut être estimée à l'aide de la courbe I = f(V) des notices; elle varie de quelques mΩ à quelques dizaines de mΩ, selon la puissance de la diode. C'est donc cette résistance et non la diode qui aura à évacuer la majeure partie de l'énergie mise en jeu à la mise en route.

• **Impulsions répétitives**

Dans un montage de redressement avec filtrage par condensateur en tête, le courant ne passe pas dans chaque diode pendant la totalité de la demi-période. Le passage du courant a lieu sous forme d'impulsions pseudo-sinusoïdales définies par l'angle de conduction de la diode. Il faut en tenir compte dans le choix de la diode qui est caractérisée par son courant moyen pour une demi-sinusoïde. Les pertes par conduction sont estimées à l'aide des réseaux de courbes. $P = f(I_{moyen})$ données dans les notices ou par la formule :

$$P\ cond = E_o\ I_o + R_d\ I^2_{eff}.$$

E_o : tension de seuil I_o : courant moyen.
Rd : résistance dynamique . I_{eff} : courant efficace.

On effectue le même calcul pour les thyristors en fonction de l'angle de conduction.

Bien entendu, on ne doit pas dépasser la température limite de la jonction.

• **Surcharge**

Une surcharge ne peut être qu'accidentelle et ne peut survenir qu'un nombre limité de fois dans la vie du dispositif. Si cette surcharge a une durée de 10 ms, la limite absolue est I_{FSM} donnée par les notices. Si elle dure plusieurs alternances, les notices donnent parfois la valeur du courant crête de surcharge en fonction du nombre de cycles. Si la durée de la surcharge est comprise entre 1 et 10 ms, sa limite est $I^2_{eff}.t$ = constante, valeur donnée sur les notices.

Le dispositif en surcharge peut perdre son pouvoir de blocage inverse et, par conséquent, il ne doit pas subir de contraintes avant le retour à l'équilibre thermique.

▪ DIFFÉRENTS MODÈLES DE REFROIDISSEURS

Selon les fabricants et les auteurs les refroidisseurs sont également appelés : radiateurs ou dissipateurs. Il en existe une très grande variété de modèles pour diodes, transistors, thyristors ou circuits intégrés.

On peut distinguer les grandes catégories suivantes :

• **Les clips pour dispositifs de faible puissance :** surtout pour les transistors enrobés de plastique et pour les petits boîtiers métalliques. Ils se fixent par pincement ou par pression sur le dispositif. On double ainsi la dissipation de puissance pour une même température de jonction. Pour chaque modèle le fabricant donne

la valeur de la résistance thermique ($R_{th(r.amb)}$). Il existe des modèles pouvant recevoir deux ou quatre dispositifs de façon à équilibrer leur température.

Ces refroidisseurs sont généralement en laiton écroui ou en beryllium au cuivre de façon à présenter une bonne élasticité pour bien adhérer au boîtier. Ils reçoivent une finition noir mat.

• **Les refroidisseurs de puissance par convection :** ils peuvent être prévus pour un type de boîtier déterminé, avec une résistance thermique précise et un usinage complet. D'autres sont livrés sous forme de profilés vendus au mètre, des courbes donnent leur résistance thermique en fonction de la longueur utilisée (fig. 12-28); ils doivent être usinés par l'utilisateur. Les profils catalogués sont extrêmement variés; on cherche à obtenir la plus faible résistance thermique sous le plus faible volume en multipliant les ailettes, tout en assurant un bon écoulement des filets d'air se déplaçant par convection.

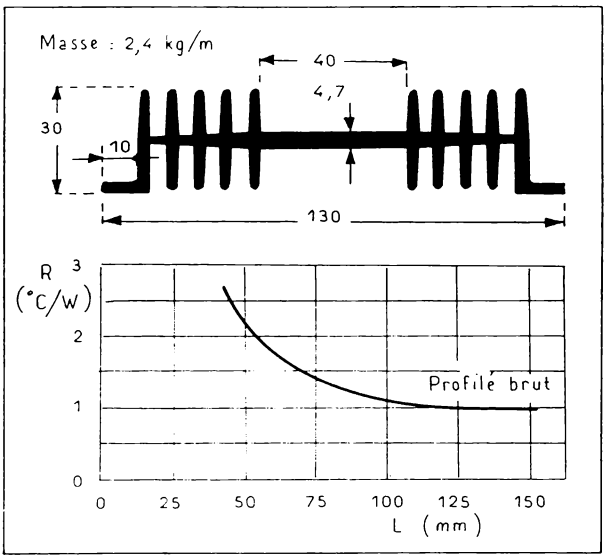


Fig. 12-28. — Résistance thermique (°C/W) en fonction de la longueur du profilé. On voit qu'à partir d'une certaine longueur, la résistance thermique de l'ensemble ne diminue plus. Pour cet exemple, on limite cette longueur entre 100 et 125 mm pour obtenir 1 °C/W.

• **Les refroidisseurs ventilés :** ce sont des refroidisseurs de puissance à ailettes multiples disposées symétriquement pour former une cheminée. Le ventilateur est fixé dans l'axe; les ailettes sont prévues de façon à créer une turbulence maximale pour un refroidissement optimal.

On peut fixer plusieurs éléments en série, isolés les uns des autres par des entretoises en bakélite de façon à les placer dans le même flux d'air.

• **Les refroidisseurs à circulation de liquide :** ces modèles sont peu utilisés et il n'en existe que très peu d'exemplaires sur les catalogues. On leur préfère les modèles ventilés. Le refroidissement par air est plus facile à installer que celui par un liquide. Ils sont réservés aux installations à très grande puissance.

• **Les refroidisseurs pour circuits intégrés :** ils se composent d'une embase, d'un clip et/ou d'un refroidisseur à ailettes. Souvent les circuits intégrés modernes de puissance comprennent une pièce métallique isolée du cristal, mais placée très près et qui est accessible pour l'utilisateur. On fixe, alors, directement cette pièce métallique sur un refroidisseur classique.

• **Fabrication des refroidisseurs**

Les refroidisseurs de puissance sont en alliage d'aluminium, généralement Al Mg SiO_2, de façon à présenter un bon coefficient de conduction thermique Ks (W/cm^2). On relève les valeurs suivantes :

Cuivre : Ks = 1,51 — Aluminium : Ks = 0,81 — Laiton : Ks = 0,42 — Acier : Ks = 0,18.

C'est le cuivre qui présente le meilleur coefficient de conduction thermique. Il n'est pas retenu à cause de son prix, du fait qu'il ne se prête pas bien à l'extrusion et de sa malléabilité.

L'état de surface est très important pour obtenir un coefficient d'émission des calories élevé. On sait que c'est le corps noir théorique qui est pris comme unité, car il possède un rayonnement total des calories. On a : aluminium anodisé : 0,7 à 0,9 — peinture noire : 0,96 — cuivre oxydé mat : 0,7 — cuivre poli : 0,07 — aluminium poli brillant ou nickelé : 0,07.

On voit la réduction de la résistance thermique d'un refroidisseur en aluminium anodisé mat par rapport ou même modèle en aluminium poli ou nickelé.

Les refroidisseurs peuvent être livrés :

— bruts d'extrusion, si l'utilisateur effectue l'usinage et la finition,
— anodisés mat, prêt à l'emploi avec l'emplacement des dispositifs usinés avec précision,
— nickelés, s'ils doivent être soudés et refroidis par air forcé,
— chromés dorés selon la norme U.S. MILC 5541, non isolés pour des applications spéciales. La résistance thermique des deux dernières finitions est évidemment plus élevée. Les refroidisseurs soumis à une circulation d'air n'ont pas à être noircis, ils peuvent être brillants, car c'est le flux d'air qui compte.

• **Rondelles et pièces d'isolement**

Si on est obligé d'isoler le dispositif du refroidisseur on utilise des rondelles intercalaires aux dimensions voulues pour chaque type de boîtier.

Les principaux types de rondelles sont les suivants :

— *Mica :* épaisseur : 50 μm — R_{th} : 1 °C/W — rigidité diélectrique : 2 000 V — température maximale : 200 °C.
— *Mica argenté* sur les deux faces : épaisseur : 40/60 μm — R_{th} : 0,5 °C/W — rigidité diélectrique : 1 500 V — température maximale : 200 °C.
— *Oxyde de béryllium :* épaisseur : 1,6 mm — R_{th} : 0,1 °C/W — rigidité diélectrique : 14 kV/mm — température maximale : 2 000 °C.
— *Kapton* (film plastique) : épaisseur : 50 μm — R_{th} : 0,5 °C/W — rigidité diélectrique : 500 V — température maximale : 200 °C.

■ MONTAGE DES DISPOSITIFS SUR LES REFROIDISSEURS

Pour monter un semiconducteur sur un refroidisseur il y a lieu de prendre un certain nombre de précautions, afin d'obtenir une résistance thermique fond de boîtier-refroidisseur la plus faible possible et aussi de ne pas détériorer le semiconducteur.

Une planéité parfaite de la partie du refroidisseur venant en contact avec le boîtier est indispensable pour une bonne évacuation des calories; mais aussi pour ne pas déformer le boîtier, ce qui serait dangereux pour la pastille de silicium. Pour ces deux raisons l'épaisseur du refroidisseur ne doit pas être inférieure à 2 mm.

Un boîtier genre TO126 en plastique comporte une face métallique qui doit être fixée contre le refroidisseur, la tête de la vis contre le dispositif et l'écrou du côté du refroidisseur. De l'autre sens, l'écrou lors du serrage risque d'endommager la partie avant en plastique.

Dans certains cas, le boîtier à vis doit être fixé sans écrou sur le refroidisseur qui est taraudé. Il faut que le trou taraudé soit bien perpendiculaire au refroidisseur et comme la queue du dispositif n'est pas filetée jusqu'au six pans, il est essentiel de prévoir une partie décolletée en haut du trou. Lors du vissage il faut absolument mettre de la graisse au silicone sur la partie plate du six pans pour un bon contact du boîtier avec le refroidisseur et un vissage complet sans augmentation de couple à la fin. Les couples maximaux sont : 1 m $\wedge$ N pour un TO126, 2,2 m $\wedge$ N pour DO4—TO64 et 3,1 m $\wedge$ N pour DO5-TO48 ou équivalents. (1 m $\wedge$ N $\neq$ 10,2 cm $\wedge$ kg). Il est recommandé d'utiliser une clé avec limiteur de couple.

Il faut faire très attention aux détériorations possibles du dispositif par les contraintes mécaniques que les fils de connexions peuvent exercer sur les sorties; surtout dans l'utilisation des boîtiers plastiques genre TO126. Dans les boîtiers métalliques à vis il ne faut pas souder plusieurs fils dans le trou du queusot. De plus, ces queusots ne doivent jamais être pliés ni soumis à des contraintes de flexion.

Les connexions de câblage possèdent une inductance propre fonction de leur longueur et de leur section. L'utilisation en commutation des redresseurs ou thyristors rapides se traduit par des variations importantes et rapides de courant (di/dt élevé). Dans ce cas des surtensions sont générées conformément à la loi de self-induction, elles sont particulièrement dangereuses. C'est pourquoi on doit chercher à raccourcir les connexions des diodes rapides.

Pour que le refroidisseur puisse évacuer convenablement les calories il faut réduire la résistance thermique fond de boîtier-refroidisseur. Un premier point consiste à utiliser la surface disponible au mieux et pour cela réduire le diamètre des trous de fixation et de passage des connexions.

Cette résistance thermique peut atteindre 2 à 3 °C/W; on la réduit beaucoup en employant une graisse au silicone entre le dispositif et le refroidisseur. L'isolement du dispositif par une rondelle de mica augmente cette résistance thermique. Dans le cas d'emploi de dispositifs ayant une $R_{th(j-fb)}$ de l'ordre de 1 °C/W on doit éviter d'avoir à les isoler du refroidisseur; en cas d'impossibilité utiliser un isolant en oxyde de béryllium avec une graisse au silicone chargée à l'oxyde de béryllium.

Pour contrôler l'efficacité des refroidisseurs on a besoin de mesurer la température du boîtier. Il ne faut pas le faire : ni sur la queue de fixation, ni sur le queusot car les mesures seraient alors erronées, mais seulement contre le boîtier.

Enfin, en soudant les connexions il ne faut pas employer un fer trop puissant, ni l'appliquer pendant plus de 10 secondes.

6. LA FABRICATION DES REDRESSEURS

Il y a lieu de distinguer entre les redresseurs de moyenne puissance et ceux de grande puissance. Cependant ils répondent tous à certaines règles.

■ RÈGLES GÉNÉRALES

• Tension inverse maximale (V_{RWM})

On détermine la tension inverse maximale en fonction de la résistivité du silicium (n); elle est égale à 40 fois la résistivité. Ainsi, un silicium dont $\varrho = 10\ \Omega.cm$ admet 400 V_{RWM}; un silicium de 50 Ω.cm = 2 000 V_{RWM} et un silicium de 125 Ω.cm = 5 000 V théorique, en pratique on ne dépasse pas 3 400 V_{RWM}. Un tel silicium dopé n correspond à 10^{17} at/cm^3, une telle résistivité n'est pas facile à obtenir.

C'est pourquoi on commande un silicium n [1.1.1.] de résistivité 2 000 Ω.cm et qu'on l'ajuste à la valeur voulue par bombardement de neutrons. On sait que ce bombardement transmute le silicium en phosphore (P) augmente le nombre d'impuretés (n) et diminue sa résistivité. Ainsi il est possible d'ajuster la résistivité de la totalité de la surface de la plaquette à ± 3 % près.

• Intensité directe maximale I_{FMax}

L'intensité directe maximale dépend de la surface de la pastille de silicium montée dans le boîtier. Pour les petites et les moyennes puissances elle est de l'ordre de 1 A par mm^2 de silicium utile. Ensuite, pour les puissances élevées elle descend progressivement jusqu'à 0,5 A/mm^2.

Pour les puissances jusqu'à environ 150 A la pastille est carrée. Au-delà de 200 A, elle est circulaire et découpée par laser dans la plaquette. On obtient les ordres de grandeur suivants : Ø 18 mm = 230 A, Ø 25 mm = 400 A, Ø 30 mm = 660 A, Ø 38 mm = 800 A, Ø 50 mm = 1 100 A, Ø 76 mm = 2 000 A. Pour les pastilles de Ø 50 mm et Ø 76 mm, c'est la totalité de la plaquette qui est utilisée et les lingots sont tirés en conséquence.

Certaines différences peuvent être constatées sur les catalogues en fonction de la tension inverse maximale du dispositif.

■ OPÉRATIONS COMMUNES

La plaquette de silicium (n) de résistivité étalonnée est dopée p sur ses deux faces sur une profondeur de 70 à 75 μm. La face arrière est rodée de façon à éliminer la couche p. Un dopage aux électrons crée une couche mince n^+ pour faciliter le contact de sortie. Une opération de « gettering » au verre B_2O_3 sur la face arrière de la plaquette piège les impuretés indésirables.

■ FABRICATION DES REDRESSEURS JUSQU'A 150 A

La plaquette est recouverte de nickel, puis d'or, sur ces deux faces. L'opération se déroule comme il l'a été décrite pour les diodes de faible puissance.

La plaquette est découpée aux dimensions voulues en fonction de l'intensité de la diode à fabriquer. Cette découpe est effectuée en biseau par une scie diamantée de façon à améliorer la tenue en inverse.

Après une attaque chimique des tranches et un contrôle, la pastille est soudée sur l'embase du boîtier. La soudure étain-plomb 15/85 donne une liaison tendre entre la pastille et le boîtier.

La sortie supérieure est formée par une tige en cuivre argenté qui est soudée sur la pastille. C'est sur cette tige qu'est fixée la tresse de cuivre argenté terminée par une cosse.

La pastille est passivée par une résine silicone.

Le boîtier est en acier cuivré, ainsi que son capot. On obtient la fermeture du capot sur le boîtier, soit par soudure électrique, soit par pression à froid, selon les fabricants.

La pression à froid est poussée plus loin que le fluage, mais pas jusqu'à la rupture. On obtient une interpénétration cristalline.

La fermeture s'opère sous azote de façon à ne pas laisser de l'air et de l'humidité dans le boîtier.

Après essais et tri, les diodes sont marquées et emballées.

Selon le sens de la pastille dans le boîtier on obtient soit le sens normal : cathode au boîtier, soit le sens inverse : anode au boîtier, ces diodes sont marquées R après le numéro de code.

▪ FABRICATION DES REDRESSEURS DE GRANDE PUISSANCE

La plaquette est recouverte de nickel, puis d'or comme précédemment.

La plaquette est découpée au laser en disques aux tailles déjà évoquées : ∅ : 18 mm, 25 mm, 30 mm, 38 mm, 50 mm et 76 mm.

La face arrière est soudée sur une rondelle épaisse de molybdène par l'intermédiaire d'une feuille d'aluminium. La rondelle est en tungstène pour les redresseurs de très grande puissance.

Le bord de la pastille est rodé en biseau par une meule diamantée, sous un angle compris entre 30° et 50°, de façon à augmenter la distance entre les lignes équipotentielles dans le silicium. Une légère attaque chimique élimine les perturbations de surface. Puis un dépôt de silicone sur le biseau évite toute création d'arc, étant donné les tensions élevées en jeu.

De plus en plus, les redresseurs de grande puissance sont montés dans des boîtiers pressés double face « Press Pack ». Au fond du boîtier on pose une feuille d'argent qui reçoit le sandwich silicium-molybdène ou tungstène; on pose les éléments les uns sur les autres, ils seront pressés à la fermeture du boîtier, sans aucune soudure.

Au-dessus du silicium une seconde feuille d'argent assure le contact avec le second disque de molybdène/tungstène. L'ensemble est déshydraté en étuve sous azote sec.

Le boîtier est fermé par une soudure à froid sous une pression totale de toute la surface, de 400 kg/cm^2.

On voit que seule la pastille de silicium est soudée sur la rondelle de molybdène/tungstène par soudure dure. Tous les autres éléments sont pressés fortement et les contacts sont sans défaut, même au cours des plus fortes variations de température.

Un boîtier pressé double face est monté sur un refroidisseur double. Un élément reçoit le boîtier à un emplacement parfaitement rectifié. La seconde moitié du refroidisseur est posée sur le boîtier de la même façon. Ces deux parties sont serrées par trois entretoises isolées, supportant l'importante différence de potentiel existant aux bornes de la diode. L'ensemble doit rester constamment en pression mécanique, afin de conserver une faible résistance de contact de tous les éléments.

Ces ensembles sont généralement refroidis par un flux d'air entre 5 m/s et 6 m/s. Ils sont employés dans les installations à grande puissance, telles que la traction électrique par exemple.

7. LES DIFFÉRENTS MODÈLES DE REDRESSEURS DE PUISSANCE

Le nombre de modèles catalogués est très important. Ce bref résumé sert à fixer les idées sur les possibilités des fabricants. On peut déterminer un certain nombre de catégories en se basant sur l'intensité maximale du courant moyen

redressé (I_{FAV}), la diode étant montée sur l'ailette de refroidissement prescrite, en convection naturelle et pour une température ambiante entre 25 et 75 °C. On indique pour chaque catégorie la plage des tensions inverses maximales (V_{RPM}).

On obtient, ainsi, les catégories suivantes :

■ DIODES NORMALES (f. max : 5 kHz)

• **Petites puissances,** sans refroidisseur, I_{FAV} : 1 à 3 A. V_{RPM} : 100 à 1 000 V ou 1 600 V.

• **Puissances moyennes :** boîtiers DO4 et DO5 avec refroidisseur : I_{FAV} : 3 à 40 A. V_{RPM} : 50 à 1 500 V.

• **Fortes puissances :** boîtiers spéciaux avec refroidisseur important : I_{FAV} : 40 à 500 A. V_{RPM} : 200 à 2 000 V ou 600 à 3 000 V. La figure 12-29 montre le boîtier pressé « Press Pack » qui est employé pour les redresseurs de 500 A.

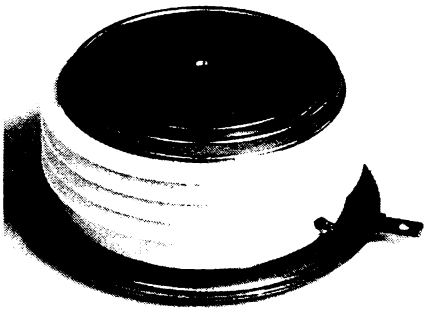


Fig. 12-29. — Exemple de boîtier pressé double face pour redresseurs de puissance *(Thomson-C.S.F.).*

• **Très fortes puissances :** boîtiers spéciaux importants, avec refroidisseurs à air forcé 6 m/s : I_{FAV} : 500 à 1 530 A. V_{RPM} : 1 000 à 3 400 V. Le boîtier pressé utilisé pour le modèle 1 530 A mesure 75 mm de diamètre et 26 mm de hauteur, ce qui est très réduit.

D'autres modèles encore plus puissants sont fabriqués sur commande.

■ DIODES RAPIDES (f. max : 250 kHz)

• **Petites puissances,** sans refroidisseur, I_{FAV} : 1 à 3 A. V_{RPM} : 100 à 600 V ou 800 V.

• **Puissances moyennes :** boîtiers DO4 et DO5 avec refroidisseur : I_{FAV} : 4 A à 40 A. V_{RPM} : 50 à 1 000 V.

• **Fortes puissances :** boîtiers spéciaux avec refroidisseurs importants : I_{FAV} : 40 à 400 A. V_{RPM} : 200 à 1 200 V.

• **Très fortes puissances :** I_{FAV} : 500 et 1 000 A. V_{RPM} : 1 100 à 1 600 V.

■ DIODES PROTÉGÉES EN AVALANCHE (f. max : 5 kHz)

• **Petites puissances :** sans refroidisseur, I_{FAV} : 1 à 3 A. V_{RPM} : 450 à 750 V.

• **Puissances moyennes :** boîtiers DO4 et DO5 avec refroidisseur, I_{FAV} : 3 à 40 A. V_{RPM} : 450 à 1 700 V.

• **Fortes puissances :** un fabricant étranger fabrique la même gamme dans les fortes et très fortes puissances jusqu'à 1 530 A entre 1 100 et 3 200 V.

▪ **DIODES RAPIDES PROTÉGÉES EN AVALANCHE** (f. max : 250 kHz)

Entre 200 mA et 1 A I_{FAV} et 500 et 1 000 V V_{RPM}.

▪ **DIODES HAUTE TENSION** (f. max : 5 kHz)

• **Petites puissances :** sans refroidisseur. I_{FAV} : 10 mA à 100 mA. V_{RPM} : 3 000 à 6 000 V; I_{FAV} : 200 mA à 3 A. V_{RPM} : 1 500 à 30 000 V. Il s'agit de moulage de plusieurs diodes en série.

▪ **PONTS MONOPHASÉS** (f. normales 50 Hz ou 400 Hz)

C'est un moulage de quatre diodes en pont. I_{FAV} : 0,5 à 11 A. V_{eff} : 50 à 650 V en diodes normales et 220 à 440 V en diodes protégées en avalanche.

8. L'ÉTUDE D'UN PROJET DE REDRESSEUR A CAPACITÉ EN TÊTE

Nos lecteurs possèdent maintenant tous les éléments nécessaires pour calculer un montage redresseur.

Prenons comme exemple un projet de redresseur monophasé avec condensateur de filtrage en entrée. On procède de la façon suivante; les références indiquent les paragraphes du présent chapitre dans lesquels ce point est traité. Le schéma adopté peut être : figure 12-1, figure 12-3, figure 12-5 ou figure 12-6, paragraphe 2.

• **Déterminer la valeur de** R_c, d'après la tension et l'intensité prises par l'appareil à alimenter : $R_c = V/I$.

• **Choisir une valeur pour** R_s, habituellement entre 1 et 10 % de la valeur de R_c.

• **Calculer le rapport** R_s/R_c, en pourcentage.

• **Déterminer la valeur de** $\omega\ R_c\ C$, à partir du graphique de la figure 12-8 qui, en fonction du rapport R_s/R_c et du montage adopté, réduit le taux d'ondulation à la valeur désirée. En déduire la valeur de C.

• **Déterminer le rapport de conversion** correspondant à la valeur de $\omega\ R_c\ C$ et de R_s/R_c calculés précédemment, sur les courbes des figures 12-2, 12-4 ou 12-7 selon le montage choisi.

• **Calculer la valeur de crête** V_T **et la valeur efficace** V_{teff} de la tension qui doit être appliquée à l'entrée suivant la valeur obtenue de V_{ctu}/V_T en pour cent et en fonction de la tension continue de sortie V_{ctu} désirée.

• **En déduire la tension de crête récurrente** que les redresseurs doivent supporter en polarisation inverse (V_{RWM}), paragraphe 3.

• **Calculer la valeur du courant efficace** qui traverse chaque redresseur au moyen des courbes de la figure 12-9 en fonction de $n\ \omega\ R_c\ C$.

• **Choisir alors les redresseurs** qui peuvent supporter d'une part le courant moyen (I_o, fig. 12-9) et la tension de crête récurrente (V_{RWM}) calculés, au moyen des catalogues des fabricants.

• **Déterminer le courant de crête récurrent** qui traverse les redresseurs (I_{FRM}), au moyen des courbes de la figure 12-10.

• **Vérifier la valeur du courant de pointe initial** V_T/V_s. Si cette valeur dépasse I_{FSM} spécifiée pour les redresseurs choisis, on doit alors augmenter R_s et recommencer la totalité des calculs du projet.

• **Établir l'étude du transformateur d'alimentation** et ajuster la valeur de R_s en tenant compte de la résistance du transformateur et de la résistance du redresseur en sens direct, à la valeur du courant moyen. On calcule la résistance directe du redresseur au moyen de sa chute de tension directe pour l'intensité normale.

• **Déterminer la valeur efficace du courant d'ondulation** qui traverse le condensateur, au moyen des formules du paragraphe 2-4.

$$I_{c\,eff} = \sqrt{I^2_{eff} - I^2_{ctu}} \qquad \text{(monoalternance et doubleurs de tension).}$$

$$I_{c\,eff} = \sqrt{2\,I^2_{eff} - I^2_{ctu}} \qquad \text{(deux alternances).}$$

Puis choisir sur le catalogue des fabricants le ou les condensateurs qui peuvent convenir.

• **Calculer le circuit d'amortissement R C** suivant les indications du paragraphe 3 (fig. 12-20).

• **Déterminer, enfin, les dimensions du ou des radiateurs** sur lesquels sont fixés le ou les redresseurs pour fonctionner à une température d'ambiance choisie suivant les conditions d'utilisation, paragraphe 5 (fig. 12-25).

Voici, pour terminer, un exemple chiffré. Soit à calculer un montage redresseur, deux alternances en pont. On désire obtenir, à partir d'un secteur 230 V-50 Hz, une alimentation continue 300 V-2 A avec un taux d'ondulation ≤ 1 %.

La résistance de charge $R_c = V/I = 300/2 = 150\ \Omega$.

La résistance R_s est choisie égale à 6 % R_c, soit 9 Ω, rapport 6 %.

La figure 12-8, redressement des deux alternances, pour 1 % de taux d'ondulation, donne $\omega\ R_c\ C = 66$.

$$\omega = 2\,\pi\,f = 100.3{,}14 = 314, \text{ et } R_c = 150\ \Omega, \text{ soit } C = 1\,400\ \mu F$$

On choisit la valeur standard de 1 800 μF, $\omega\ R_c\ C$ devient 85 et le taux d'ondulation est inférieur à 0,8 %.

La figure 12-4 permet de déduire le rapport de conversion $V_{ctu}/V_T = 0{,}82$. La tension de crête à appliquer $V_T = 300/0{,}82 = 366$ V.

Valeur efficace :

$$366\ \sqrt{2} = 258\ \text{V}.$$

La tension inverse récurrente des redresseurs (V_{RWM}) est 366 V.

La figure 12-9 permet de déterminer le courant efficace qui traverse chaque redresseur pour deux alternances ($n = 2$), soit :

$$R_s/n\ R_c = 9/2.150 = 0{,}03, \text{ soit } 3\ \%$$
$$n\ \omega\ R_c\ C = 2 \times 85 = 170; \text{ d'où } I_{eff}/Io = 2{,}6$$

Chaque redresseur n'étant conducteur que pendant une demi-période, le courant moyen par redresseur est 1 A. Par suite, le courant efficace qui traverse les redresseurs est 2,6 A.

A l'aide de la figure 12-10, on détermine le courant de crête récurrent, soit 7,5 A pour I_{FRM}.

Le courant de pointe initial suit une loi de la forme : $I_{on}.\ \exp.\left(\frac{t}{R_s C}\right)$

avec un temps d'intégration de 200 μs. I_{FSM} (max) = 40,7 A.

Le catalogue R.T.C. permet de choisir le redresseur BYX49/1200 qui convient.

V_{RWM} (max) = 800 V. I_{FRM} (max) = 20 A. I_{FAV} (max) = 6 A. En outre, la courbe I_{FSM} (max) en fonction du temps donne pour :

$$t = 200\ \mu\text{s et } T_{fb} = 75\ °C$$

la valeur I_{FSM} (max) = 60 A.

Le calcul du transformateur n'offre pas de difficultés spéciales. La tension efficace du secteur étant 230 V, le rapport N est : $230/V_{Teff} = 0{,}892$. Si, par exemple, la résistance de l'enroulement primaire est de 1,6 Ω et celle de l'enroulement secondaire 2 Ω, la résistance ramenée au secondaire est :

$$r_s + \frac{r_p}{N^2} = 4\ \Omega$$

La courbe $I_F = f(V_F)$ pour le redresseur BYX49/1200 indique que, pour un courant moyen direct de 1 A, la chute de tension directe est de 0,95 V. La résistance équivalente de deux redresseurs en série est : $r_r = 2.0{,}95/1 = 1{,}9\ \Omega$.

La résistance extérieure série $R'_s = 9 - (1{,}9 + 4) = 3{,}1\ \Omega$.

Chaque redresseur est traversé par un courant efficace $I^2_{ef1} = I^2_{T\,max}/4$, le secondaire du transformateur est parcouru par un courant efficace

$$I^2_{T\,eff} = I^2_{T\,max}/2 = 2\,I^2_{eff},\ \text{soit}\ I_{T\,eff} = \sqrt{2.2{,}6} = 3{,}68\ \text{A}$$

La puissance dissipée dans la résistance série extérieure :

$$3\ (3{,}68)^2 = 40{,}6\ \text{W}$$

La valeur efficace du courant ondulé qui traverse le condensateur de filtrage est :

$$I_{c\,eff} = \sqrt{2\,I^2_{eff} - I^2_{ctu}} = 3{,}09\ \text{A}$$

Le circuit d'amortissement est sur le primaire. L'intensité efficace dans le primaire est : 3,68/0,892 = 4,13 A. Le courant magnétisant est égal à environ 10 % de cette valeur, soit 0,413 A, d'où $C_1 = 0{,}36\ \mu$F, on prend la valeur normalisée de 0,5 μF et $R_1 = 150/0{,}5 = 300\ \Omega$ (fig. 12-20).

Le refroidisseur pour chacun des quatre redresseurs BYX49/1200, sous un courant de 1 A, donne une résistance thermique totale de 15 °C/W. Le redresseur peut fonctionner jusqu'à une température ambiante de 65 °C avec un refroidisseur d'environ 30 cm^2.

CHAPITRE XIII

L'OPTO-ÉLECTRONIQUE

1. LE PRINCIPE DU FONCTIONNEMENT DES COMPOSANTS PHOTOSENSIBLES

Il y a lieu de classer ces composants en trois grandes catégories :

— **les photorésistances** dont la valeur diminue proportionnellement au nombre de photons reçus. Elle nécessitent une d.d.p. aux bornes et c'est la variation du courant dans le circuit qui est utilisé.

— **les cellules photovoltaïques** constituées par une tension aux bornes proportionnelle au nombre de photons reçus et à la nature du semiconducteur. Cette d.d.p. produit un courant dans le circuit.

— **les cellules photoémissives** à jonction *n-p* parcourues par un courant direct. Elles émettent des photons dans une bande de fréquence déterminée par la nature du semiconducteur utilisé. L'intensité lumineuse est proportionnelle à l'intensité du courant direct.

Cependant, ces composants sont soumis aux principes généraux qui régissent la transformation électron-photon ou l'inverse.

▪ PRINCIPE

Le fonctionnement de ces différents composants découle du phénomène physique par lequel une radiation lumineuse, formée de photons, cède son énergie aux électrons d'un solide, en les faisant passer de la bande de valence à la bande de conduction. L'inverse se produit également; l'énergie libérée par les porteurs de charge au niveau de la jonction, si elle est suffisante, donne lieu à l'émission de photons.

Un photon peut élever un électron à la bande de conduction, en laissant une lacune à sa place, à condition que son énergie soit supérieure à celle de la largeur de la bande interdite du semiconducteur.

$$hv/W$$

où : h est la constante de Planck : $6{,}62.10^{-34}$ J.s
v la fréquence de radiation en terahertz (10^{12}Hz)
W la largeur de la bande interdite en eV.

Cette énergie de l'électron est fonction de la largeur de la bande interdite du semi-conducteur et de la fréquence de radiation du photon.
En d'autres termes, la longueur d'onde du rayonnement :

$$\lambda = C/V$$

doit être inférieure à :

$$\lambda_o = \frac{hv \cdot c}{W} = 1{,}237/w$$

λ et λ_O en μm
c vitesse de la lumière 300 000 km/s.

On voit que plus W est petit, plus l'effet photoélectrique s'étend à l'infrarouge lointain. Par exemple :

— germanium : W= 0,67 eV — λ_o = 1,237/W = 1,85 μm
— silicium : W= 1,1 eV — λ_o = 1,237/W = 1,12 μm
— arséniure de gallium : W= 1,4 eV — λ_o = 1,237/W = 0,883 μm

On sait que l'œil humain est sensible aux radiations dont la longueur d'onde est comprise entre 0,78 et 0,38 μm, soit une largeur de bande interdite de 1,6 à 3,1 eV. Pour les diodes émissives il a fallu doper le GaAs pour obtenir ces valeurs.

Dans les semiconducteurs du type n, l'action des photons produit un transfert des électrons des atomes donneurs (n) aux espaces libres de la structure du cristal. On a, alors, une augmentation de la conductibilité par les électrons introduits dans la bande de conduction au détriment des atomes donneurs.

Dans le cas d'un semiconducteur du type p, en revanche, si un photon a une énergie suffisante pour amener un électron de la bande de valence au niveau de la bande de conduction des atomes accepteurs, on a une augmentation de la conductibilité par création de lacunes.

Ce mécanisme constitue le principe de la photorésistance. La figure 13-1 (a) montre une photorésistance dont la matière utilisée se comporte comme un semiconducteur p. C'est le niveau pris par les lacunes qui permet la diminution de la résistivité en fonction du nombre de photons incidents.

La figure 13-1 (b) donne le schéma d'une cellule photovoltaïque. La jonction n-p est polarisée en inverse. Chaque photon, d'énergie suffisante, libère à l'intérieur de la charge d'espace une paire électron-lacune qui donne naissance au courant.

Pour ces deux types de composants, placés dans l'obscurité, on relève un très faible courant. Il est dû, soit à la résistivité et aux dimensions de la photorésistance, soit au courant de fuite inverse de la jonction photovoltaïque. Dès qu'il sont éclairés, le courant croît dans une mesure plus ou moins grande, selon leur nature. La sensibilité d'un élément est fonction de la variation de courant photoélectrique produit par la variation du flux lumineux.

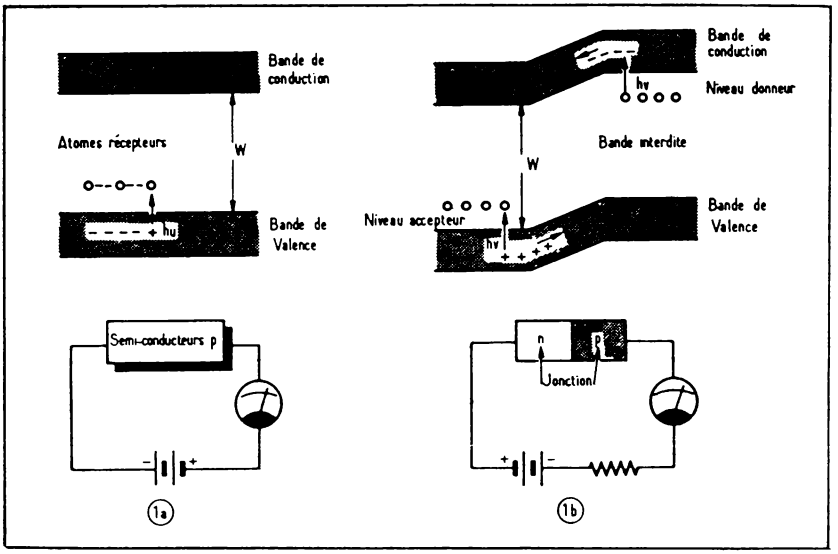


Fig. 13.1. — Théorie de la photoconduction (*a*) pour une photorésistance se comportant comme un semiconducteur de type *p* (*b*) pour une cellule photovoltaïque à jonction *n-p*.

■ UNITÉS

• **Réponse spectrale :** c'est une courbe dont l'axe des abscisses est gradué en longueurs d'ondes (μm ou nm) et l'axe des ordonnées en valeurs du rapport de la

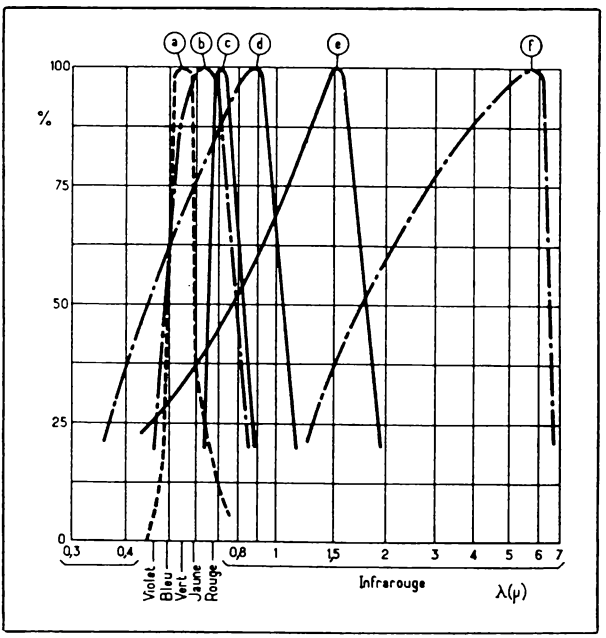


Fig. 13-2. — Courbe de sensibilité spectrale : *a*) œil humain; *b*) photorésistance au CdS; *c*) au CdSe; *d*) photodiode ou phototransistor au Si; *e*) au Ge; *f*) photorésistance au PbS.

sensibilité mesurée à la sensibilité maximale (%). La figure 13-2 donne la réponse spectrale de l'œil humain comparé à celle de photorésistances et de cellules photovoltaïques.

• **Candela** (cd) : unité d'intensité lumineuse ou quantité d'énergie rayonnée par une source uniforme de dimensions infiniment petites, d'intensité égale à une bougie décimale;

• **Lumen** (lm) : flux lumineux émis dans 1 stéradian par une source ponctuelle uniforme, placée au sommet de l'angle solide et ayant une intensité lumineuse de 1 candela;

• **Lux** (lx) : éclairement d'une surface qui reçoit normalement, et uniformément réparti, un flux de 1 lumen par mètre carré;

• **Candela par mètre carré** (cd/m^2) : luminance d'une source de 1 m^2 de surface émissive dont l'intensité lumineuse est de 1 candela (Nit).

On rencontre également dans les revues étrangères les unités ci-après :

— *Carcel :* approximativement égal à 9,6 candelas;
— *English sperm candle :* pratiquement égal à 1 candela;
— *Hefner :* environ 0,9 candela;
— *Pentane candle :* environ 1 candela;
— *Foot candle :* égal à 10,754 lux;
— *Lambert :* égal à 1 lumen émis par centimètre carré de surface parfaitement diffusante;
— *Lumen par square foot :* égal à 10,754 lumens par mètre carré;
— *Phot :* égal à 1 lumen incident par centimètre carré, ou à 10^{-4} lux;
— *Stilb :* unité de brillance, équivalant à 1 cd/cm^2.

Dans le cas d'une cellule ayant sa sensibilité maximale dans le spectre visible (0,4 μm) et éclairée par une lumière ayant une température de couleur de 2856 °K, le nombre d'*ampères par watt* est égal à 21 fois le nombre d'*ampères par lumen.*

• **Sensibilité :** s'exprime selon les auteurs en : milliampères par lumen (mA/lm), microampères par lux (μA/lx), ampères par watt (A/W) ou microampères par watt, par centimètre carré (μA/W/cm^2).

La puissance W à prendre en considération est celle rayonnée par la source standard, c'est-à-dire par une lampe filament de tungstène porté à la température de couleur de 2856 °K (norme CEI.306.1).

FACTEUR DE CONVERSION DES UNITÉS PHOTOMÉTRIQUES

Éclairement

X \ Y	Lux	Phot	Foot Candle
Lux	1	10^{-4}	0,0929
Phot	10^4	1	929,0
Foot Candle	10,674	$10,674.10^{-4}$	1

Luminance

Emploi : Multiplier la valeur de la grandeur mesurée exprimée en unité de la colonne X par le facteur de conversion du tableau pour obtenir la valeur de la grandeur exprimée en unités de la ligne Y.

X \ Y	Nit	Stilb	Candle p.sq. Foot	Candle p.sq. Inch	Apostilb	Lambert	Foot Lambert
Nit Candela/m²	1	10^{-4}	0,0929	$6{,}452.10^{-4}$	3,142	$3{,}142.10^{-4}$	0,2919
Stilb Candela/cm²	10^{4}	1	929	6,452	3142	3,142	2919
Candle p. sq. foot	10,76	$10{,}76.10^{-4}$	1	$6{,}944.10^{-4}$	33,82	$3{,}382.10^{-3}$	3,142
Candle p. sq. inch.	1550	0,155	144	1	4869	0,4869	452,4
Apostilb	0,3183	$3{,}183.10^{-5}$	0,0296	$2{,}054.10^{-4}$	1	10^{-4}	0,0929
Lambert	3183	0,3183	295,7	2,054	10^{4}	1	929,0
Foot Lambert	3,426	$3{,}426.10^{-4}$	0,3183	$2{,}21.10^{-5}$	10,764	$1{,}076.10^{-3}$	1

Nota : Lumen et candela (bougie) sont communs à tous les systèmes.

TABLEAU DE CORRESPONDANCE

UNITÉS : Photométriques (visibles)				Énergétiques non visibles
Définition	Système S I	Système CGS	Unités anglo-saxonnes	Système Sl
1. Unités basées sur l'intensité				
Flux de lumière (équivalent à une puissance totale)	Lumen	Lumen	Lumen	Watt
Intensité Flux émis par unité d'angle solide	Candéla (lumen/stéradian)	Candéla	Candéla	Watt/Sr ou $W.Sr^{-1}$
Luminance Intensité émise par l'unité de surface de la source	Nit (candéla/m²)	Stilb (candéla/cm²)	Candle per square foot Candle per square inch	Watt/ Sr.m² ou $W.Sr^{-1}m^{-2}$
Éclairement Quantité de lumière reçue par unité de surface	Lux (lumen/m²)	Phot (lumen/cm²)	Foot Candle lumen/sq.foot	Watt/m² ou $W.m^{-2}$
2. Unités basées sur le diffuseur de Lambert				
Luminance Luminance du diffuseur dont la radiance est de 1 lumen par unité de surface	Apostilb (rayonnement de 1 lux)	Lambert (rayonnement de 1 phot)	Foot-Lambert (rayonnement de 1 foot candle)	

2. LES PHOTORÉSISTANCES

C'est le sélénium qui a été le premier élément photorésistant connu et utilisé dans l'industrie. On s'est aperçu ensuite qu'un grand nombre de semiconducteurs sont doués de propriétés photoconductrices. On peut citer, entre autres, le germanium, le silicium, l'arséniure de gallium, l'antimoniure et l'arséniure d'indium, le sulfure, le tellure et le séléniure de plomb, le séléniure et le sulfoséléniure de cadmium, le sulfure de zinc, etc.

Les principales cellules photorésistantes actuellement fabriquées sont les suivantes :

■ CELLULES AU SULFURE DE CADMIUM (CdS)

Le sulfure de cadmium cristallisé n'est jamais homogène. Cette hétérogénéité de cristallisation crée des défauts, qui font de ces couches des semiconducteurs intrinsèques de faible sensibilité et limités à une étroite bande spectrale. C'est pourquoi on les dope en introduisant des atomes d'« impuretés » agissant comme « activateurs », tels que le cuivre, l'argent ou le mercure. Ces activateurs accroissent la sensibilité et élargissent la bande spectrale. Ils facilitent la circulation des électrons libres en réduisant la résistivité du cristal et également la tension de bruit de fond.

La nature et la concentration des activateurs modifient la réponse spectrale. La courbe normale montre une sensibilité maximale dans le rouge, vers 0,7 μm.

A titre d'exemple, un cellule comportant seulement du cadmium en excès, d'une surface de 24 mm^2 et d'une épaisseur de 0,3 mm, donne une résistance d'obscurité de $3 \cdot 10^{10}$ Ω (30 000 MΩ). Une tension entre électrode de 100 V et une source lumineuse de 2350 °K, permet de détecter un éclairement de 10^{-5} lux, soit un flux lumineux de $3 \cdot 10^{-9}$ lm. En comparaison, la pleine lune donne un éclairement de 0,2 lx.

A température constante, l'intensité du courant traversant la cellule est proportionnelle à l'éclairement. La pente est de 10 A/lm pour de faibles éclairements, elle s'abaisse à 3 A/lm pour des éclairements importants. Cette pente est équivalente à celle obtenue avec une photocathode suivie d'un multiplicateur d'électrons. Elle est très supérieure à celle des cellules à vide (10 à 100 μA/lm), à gaz (100 à 500 μA/lm) et au sélénium (0,5 à 5 mA/lm). Ces cellules ont un coefficient de température positif de l'ordre de 1 %/°C.

Grâce à leur très faible courant d'obscurité et à leur grande variation de résistance, ces cellules admettent une large plage de valeurs d'éclairement. On note des rapports de courants maximaux : I_o/I_{ph} de 10^3.

Lorsqu'on éclaire *brusquement* une cellule, la diminution de résistance n'est pas immédiate. Le *temps d'établissement* du courant peut être long aux faibles éclairements. Par exemple, pour une certaine cellule, il est de 2,5 s à 0,1 lx et de 8 ms à 100 lx. Le retour à la valeur de la résistance d'obscurité, après arrêt de la source lumineuse, n'est pas non plus immédiat. Le *temps de revouvrement* est moins important que le temps d'établissement. Pour le même échantillon, il est de 0,57 s pour un éclairement initial de 0,1 lx et de 5 ms pour un de 100 lx. Il en résulte que la réponse en fréquence des cellules photoconductrices, en général, est assez mauvaise et ne dépasse pas 1 kHz aux éclairements moyens.

La stabilité dans le temps n'est pas non plus excellente.

Les cellules sont constituées (fig. 13-3) par une plaquette en verre ou en céramique qui peut supporter une température de 750 °C. On vaporise sous vide le sulfure de cadmium de très haute pureté sur ces supports. La couche déposée est généralement très mince, environ 20 μm. Puis, les plaquettes sont diffusées par les vapeurs des impuretés choisies comme activateurs. On dépose, à nouveau

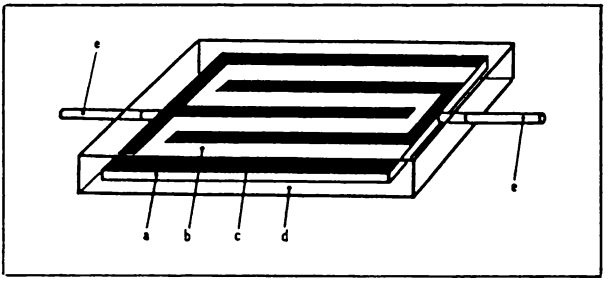


Fig. 13-3. — Exemple de photorésistance : *a*) plaquette stéatite; *b*) couche de CdS; *c*) électrodes de contact, ici sous forme de peignes imbriqués; *d*) enrobage de résine époxy; *e*) connexions.

sous vide, les deux sorties en vaporisant un métal précieux (or ou argent) ou de l'indium. Pour conserver la résistance d'obscurité la plus élevée possible, il faut soustraire la cellule à l'action de l'humidité. On recouvre donc le dépôt d'un vernis protecteur transparent. Certains modèles sont enrobés dans une résine époxy. D'autres sont enfermés dans une ampoule de verre, vidée d'air ou remplie d'un gaz inerte.

- **Caractéristiques**
  - — Sensibilité spectrale maximale : 575 nm (400 à 750 nm).
  - — Tension aux bornes maximale : 100 à 300 V.
  - — Puissance maximale : 50 à 300 mW.
  - — Résistance d'éclairement : 3 à 9 kΩ à 50 lx.
  - — Résistance d'obscurité : 1,5 MΩ après 3 s.
    100 MΩ après 60 s.

■ CELLULES AU SÉLÉNIURE DE CADMIUM (CdSe)

Elles sont fabriquées et présentées de la même façon que les cellules au sulfure de cadmium. Elles présentent une sensibilité spectrale maximale située vers 0,73 μm, à la limite du rouge et de l'infrarouge. Elles ont une assez bonne sensibilité dans le spectre visible. Leur réponse à des fréquences très supérieures à celles utilisables avec le sulfure de cadmium constitue un progrès très appréciable. Leur rapidité est, en effet, au moins dix fois plus élevée.

- **Caractéristiques :**
  - — Sensibilité spectrale maximale : 730 nm ± 40 nm.
  - — Tension aux bornes maximale : 100 V.
  - — Puissance maximale : 50 mW.
  - — Résistance d'éclairement : 0,3 kΩ à 1 000 lx.
  - — Résistance d'obscurité : 100 MΩ après 60 s.
  - — Temps de réponse : 1 à 3 ms.

■ CELLULES AU SULFOSÉLÉNIURE DE CADMIUM (CdSSe)

Elles présentent une bonne sensibilité dans le spectre visible, une résistance d'obscurité satisfaisante et une rapidité intermédiaire entre celle des deux cellules précédentes.

- **Caractéristiques :**
  - — Sensibilité spectrale maximale : 550 à 650 nm (jaune-rouge).
  - — Tension aux bornes maximale : 50 à 100 V.
  - — Puissance maximale : 50 mW.

— Résistance d'éclairement : 0,3 à 0,8 kΩ à 1 000 lx.
— Résistance d'obscurité : 1 à 100 MΩ après 60 s.
— Temps de réponse : 10 à 20 ms.

■ CELLULES AU SULFURE DE ZINC (ZnS)

Elles sont intéressantes car sensibles dans le bleu; le rapport entre leur résistance d'obscurité et leur résistance d'éclairement est plus faible. Leur rapidité est moyenne.

• **Caractéristiques :**
— Sensibilité spectrale maximale : 455 nm ± 40 nm.
— Tension aux bornes maximale : 100 V.
— Puissance maximale : 100 mW.
— Résistance d'éclairement : 65 à 200 kΩ à 50 lx.
— Résistance d'obscurité : 1 MΩ après 3 s.
— Temps de réponse : 10 à 20 ms.

Toutes ces cellules ont approximativement la même présentation, enrobées de plastique cristal, sous boîtier métallique genre transistor avec une face avant en verre, ou en boîtier en verre. Leur plage de température s'échelonne entre : − 30 à − 40 °C et + 70 ou + 80 °C.

■ DÉTECTEURS INFRAROUGE

Dans les catalogues on relève un certain nombre de dispositifs spécialisés pour la détection de l'infrarouge, les principaux sont :

• **Détecteurs au sulfure de plomb :** réponse spectrale entre 0,3 et 3,5 μm, avec une sensibilité maximale entre 1,8 et 2,5 μm qui atteint 1,3 à 2.10^{-3} V/W; leur constante de temps est comprise entre 100 et 250 μs. Ils sont utilisés principalement comme détecteurs de flamme.

• **Détecteurs au tellure de cadmium dopé au mercure :** il en existe deux modèles :
— température de fonctionnement : − 196 °C; ce sont des détecteurs à réponse rapide (1 μs) dans la gamme située entre 8 et 14 μm, avec une sensibilité élevée (500 à 1 000 V/W) et à très faible bruit.
— température de fonctionnement : − 40 à + 70 °C détecteurs à réponse rapide (230 ns) dans une gamme comprise entre 3 et 6 μm, avec une sensibilité élevée (20 à 40 V/W).

• **Détecteurs à l'antimoniure d'indium,** avec également deux modèles :
— température de fonctionnement : − 196 °C, leur réponse spectrale s'étend du visible à 5,6 μm, avec une sensibilité maximale à 5,3 μm de 4 à 12 V/W et une constante de temps de 2 à 6 μs avec un très faible bruit.
— température de fonctionnement : − 40° à + 70 °C leur réponse spectrale s'étend de 2 à 7 μm avec une sensibilité maximale entre 5 et 6,5 μm de 1 à 4 V/W et une constante de temps inférieure à 100 μs.

• **Bolomètres ferro-électriques au sulfate de triglycine.** Ce sont des détecteurs rapides à large bande, fonctionnant à la température ambiante, constitué d'un matériau ferro-électrique associé à un préamplificateur dans une enveloppe hermétique scellée; la fenêtre est en bromure de potassium, des fenêtres en silicium ou en polythène peuvent également être montées. Caractéristiques : gamme spectrale : 2 à 35 μm, sensibilité : 1 000 à 7 000 V/W, température maxi-

male : + 45 °C, puissance de bruit : 0,5 à 15.10^{-9} W. Ils sont utilisés en détecteurs de proximité ne nécessitant pas de projecteurs infrarouge.

3. LES COMPOSANTS PHOTOSENSIBLES A JONCTION

Lorsqu'une jonction est polarisée en inverse, le champ électrique de la barrière de potentiel est intense; il atteint plusieurs kilovolts par centimètre.

Un photon d'énergie suffisante libère une paire électron-lacune. L'effet photovoltaïque se manifeste si on peut séparer les charges électriques avant que la paire électron-lacune ne soit recombinée. C'est la barrière de potentiel de la jonction qui opère cette séparation. Un porteur minoritaire qui atteint la limite de la couche de charge d'espace est attiré par le champ électrique de cette couche et pénètre dans la région où les porteurs du même signe sont majoritaires. On assiste à une accumulation d'électrons dans la région *n* et de lacunes dans la région *p*.

Ainsi, quelle que soit la région où le photon est absorbé et les porteurs de charges libérés, l'effet photo-électrique donne naissance à un courant électrique circulant de la région *n* vers la région *p* à l'intérieur du cristal.

Lorsqu'une charge est connectée aux bornes de la cellule, le courant photovoltaïque s'écoule à travers la charge; il circule de la borne *p* à la borne *n* à l'extérieur.

Les durées de vie des porteurs minoritaires étant faibles, leur distance de parcours dans le cristal est courte. Il faut donc que la jonction soit à environ 1 μm de la surface du cristal pour que le rendement de la cellule soit élevé.

■ PHOTODIODES AU SILICIUM

Il existe un grand nombre de modèles sur les catalogues, spécialisés en fonction des applications principales suivantes :

— pour photomètres et appareils de photographie avec un courant d'obscurité très faible;
— pour l'industrie : barrières lumineuses, comptage, protection, commande numérique des machines par bande perforée;
— pour les récepteurs à fibre optique;
— pour la réception des signaux infrarouge, télécommande radio-T.V., transmission du son, etc.

• Fabrication

Environ la moitié des modèles sont fabriqués selon la technologie planar classique. Cependant la couche dopée *p* située à la partie supérieure de la pastille doit être très mince, environ 1 μm, afin d'obtenir un bon rendement. La surface de la pastille placée sous la lentille de verre est comprise entre 1 et 20 mm^2, selon la sensibilité désirée. La protection peut être constituée par un enrobage de plastique transparent, ou par un boîtier dérivé des TO18 ou TO5 avec face avant en plastique ou en verre.

La seconde moitié des modèles sont fabriqués selon la technologie planar P.I.N. (fig. 13-4). Une pastille de silicium intrinsèque (*i*) d'une très grande pureté et donc d'une durée de vie élevée est diffusée sur une face par une impureté *n*. L'autre face est protégée par une couche de SiO_2 dans laquelle on ouvre une fenêtre par photogravure. Par cette fenêtre on diffuse une impureté *p*, sous une

très faible épaisseur de l'ordre de 1 μm. Les deux faces de la pastille sont recouvertes d'une mince couche d'or, sauf la fenêtre qui est placée sous la partie transparente du boîtier de la diode.

Le photon incident traverse la couche *p* et atteint la zone *i*, où il donne naissance à un électron et à une lacune. Grâce au champ électrique interne, l'électron rejoint la zone *n* et la lacune la zone *p*. Les connexions extérieures sont soudées sur les couches d'or qui sont en contact respectivement avec la couche *n* et avec la zone *p*.

On obtient, ainsi, des photodiodes à faible capacité, à faible temps de commutation et, par conséquent, à une fréquence de fonctionnement qui atteint 500 MHz.

Certains fabricants ont réalisé des diodes à *structure symétrique* par double diffusion. Ces photodiodes peuvent être alimentées en courant alternatif. On peut ainsi détecter les très faibles éclairements continus ou ceux variant lentement. Le détecteur à diode symétrique peut être relié directement à un amplificateur normal pour tensions alternatives. On sait qu'un amplificateur à courant continu parfaitement stable est difficile à construire.

- **Principaux modèles**

Le tableau ci-après donne un bref résumé des caractéristiques des photodiodes fabriquées en vue des principales applications.

Pour tous la sensibilité spectrale maximale est comprise entre 800 et 950 nm (rouge, infrarouge proche).

Application	Surface sensible mm^2	Sensibilité nA/lx	Courant d'obscurité $V_R = 0$ I_R (nA)	Capacité $V_R = 0$ E = 0 pF
Photomètres planars	1	10	5 pA	120
Miniatures - usage courant, sous plastique planars	1 à 1,5	7-8	0,5-1	90-120
Usage courant, boîtier TO5 - verre planars	7,6	50	7	750
Dopés, sensibles à 30 % au bleu - 400 nm. planars	7,6	50	7	750
Rapides : 500 MHz (0,5 ns), faible courant d'obscurité P.I.N.	1	9	0,15	15
Pour fibres optiques rapides : 500 MHz. P.I.N.	1	10	1	15
Transmission infrarouge rapides. P.I.N.	5-7,6	40-7	2	48-70
Cellule différentielle P.I.N.	2 × 1,9	32	100	40

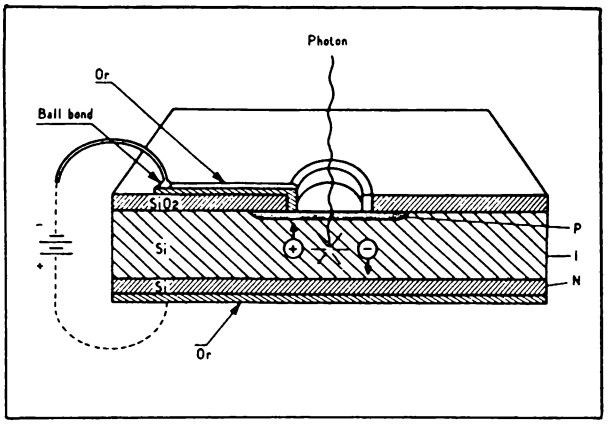


Fig. 13-4. — Principe d'une photodiode P.I.N.

■ PHOTOTRANSISTORS

C'est, en fait, une photodiode dont le courant photovoltaïque alimente la base d'un transistor normal. Le boîtier peut comporter, ou non, la sortie de base.

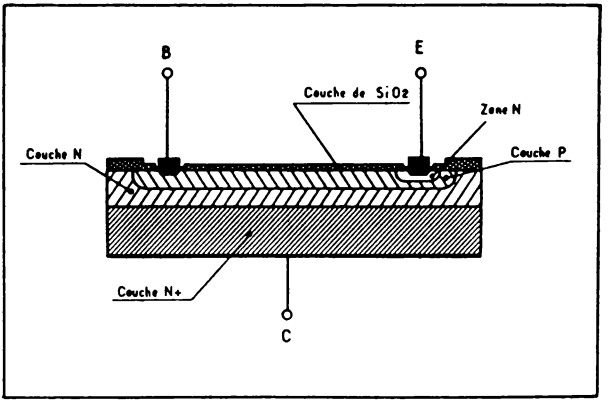


Fig. 13-5. — Schéma de principe d'un phototransistor.

La figure 13-5 donne le schéma de principe d'un phototransistor fabriqué selon la technologie planar et possédant une sortie de base. La zone émetteur est déportée vers la droite et ses dimensions sont réduites. La base (p) est très mince et elle est rendue aussi accessible que possible à la lumière incidente. Les photons traversent la mince couche de SiO_2 et atteignent la jonction base-collecteur. La polarisation positive de la couche p permet au courant base-émetteur de prendre naissance et au transistor de fonctionner.

Le transistor est monté en émetteur commun et son gain en courant est compris entre 100 et 900, selon les modèles. Par contre, la rapidité d'un phototransistor est légèrement inférieure à celle d'une photodiode.

Le tableau ci-après donne les principales caractéristiques des phototransistors.

Technologie	Surface sensible mm^2	max sensibilité nm ou °K	V_{CE0}	Photocourant mA pour $V_{CE} = 5$ V E = 1 000 lx (gain en courant)
Planar NPN avec sortie de base . . .	0,12	800	32	1-2,5 2-4 3,2-6,3 (350) (560) (900)
Sans sortie de base	0,17	850	50	0,8-1,6 2-4 3,2-6,3
Pour infrarouge . .	0,1	930	50	1,5 à 8
Pour lumière du jour normalisée	0,1	2 856	50	4 à 15

Fig. 13-6. — Phototransistor BP W22-*R.T.C.* Dimensions : diamètre : 3 mm; longueur : 6 mm; connexions : la plus longue. 15,5 mm : Émetteur, la plus courte 14 mm : collecteur.

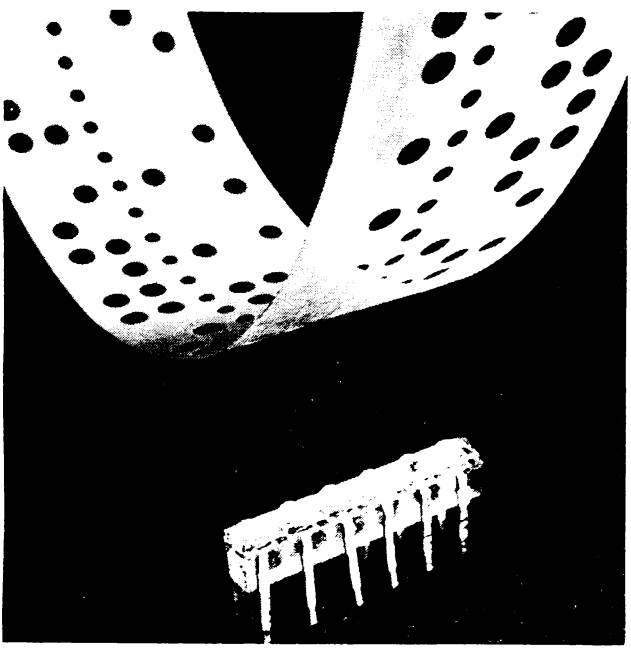


Fig. 13-7. — Barrettes de phototransistors miniatures enrobés de plastique pour la lecture des bandes perforées *(Siemens)*.

Caractéristiques communes : courant d'obscurité : 100 nA, temps de commutation : 1 à 5 μs. Boîtiers : miniature plastique (fig. 13-6) ou genre TO18 à face en verre.

Il existe des barrettes groupant de 2 à 10 phototransistors miniatures pour la lecture des bandes perforées pour la commande numérique des machines. Ils sont espacés sur la barrette de la dimension normalisée de 2,54 mm (fig. 13-7).

■ PHOTODARLINGTON

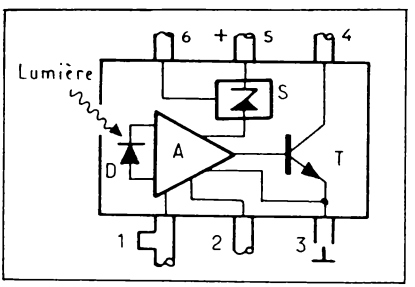
R.T.C. dispose dans sa gamme d'un photodarlington. C'est un phototransistor suivi par un second transistor dans le même boîtier. On multiplie environ par 20 le gain pour un même éclairement.

Caractéristiques :
Sensibilité spectrale maximale : 930 nm.
V_{CE} : 10 V. I_{CEO} max : 0,1 μA. Courant de sortie : > 15 mA pour un éclairement de 1 mW/cm^2.

■ PHOTO-CIRCUIT INTÉGRÉ

Siemens propose le circuit intégré TFA 1001W qui comporte une photodiode suivie par un amplificateur. Il délivre en sortie, sur le collecteur ouvert d'un transistor *n-p-n*, un courant proportionnel à l'éclairement.

Fig. 13-8. — Photodiode et circuit intégré amplificateur dans un boîtier plastique miniature : 4 × 4 × 2 mm *(TFA 1001W Siemens).*



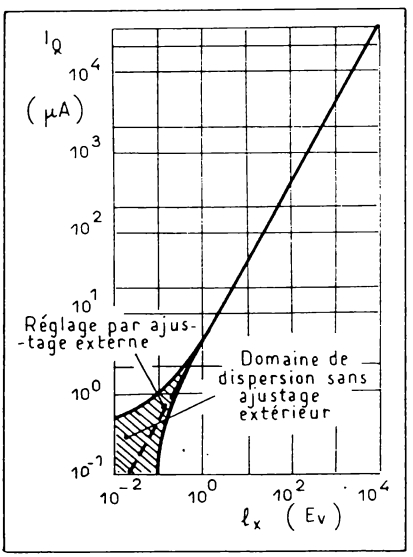


Fig. 13-9. — Courant photo-électrique de sortie du TFA 1001W *Siemens* en fonction de l'éclairement.

Il est placé dans un boîtier plastique miniature transparent à six broches. Sa constitution interne est donnée par la figure 13-8. La tension d'alimentation est stabilisée à 3 V par une source interne. Une tension stabilisée de 1,35 V est disponible sur la broche 6 et sert de référence. Deux broches (1 et 2) sont prévues pour la compensation en fréquence.

La courbe de la figure 13-9 donne le courant de sortie en fonction de l'éclairement. On voit que la sensibilité du circuit est importante. Grâce à son faible encombrement : 4 × 4 × 2 mm, ses applications peuvent être très nombreuses.

■ DIVERS

Il a été envisagé de fabriquer des photodiodes Schockley ou 4D, ainsi que des photothyristors.

On a étudié (chapitre VIII-§7) les diodes Schockley qui présentent deux états stables :

— *l'état bloqué* lorsque la tension aux bornes est inférieure à la tension d'avalanche de la jonction interne polarisée en inverse;

— *l'état passant* lorsque cette tension est atteinte et que le courant ne descend pas au-dessous d'une certaine valeur (I maintien).

Les thyristors sont semblables aux diodes 4D, à l'exception près qu'ils comportent une gâchette permettant de débloquer la jonction interne par une impulsion positive, au moment choisi par l'utilisateur. Généralement, les thyristors peuvent commuter des intensités beaucoup plus importantes que les diodes 4D.

Dans les deux cas, on peut déclencher la jonction interne en l'éclairant. Le seuil de l'éclairement produisant la commutation est réglable au moyen d'une polarisation appropriée.

On obtient, ainsi, un interrupteur photo-électrique pouvant commander directement des puissances assez importantes.

Nous n'avons pas pu trouver d'exemple de ces modèles sur les catalogues français.

■ APPLICATIONS DES COMPOSANTS PHOTOSENSIBLES

En bref :

• **Les photorésistances** ont une bonne sensibilité, un courant photo-électrique important, mais elles présentent une grande inertie et un bruit de fond non négligeable. Elles ont besoin d'une tension de polarisation. Elles couvrent bien les radiations visibles.

• **Les photodiodes** ont des dimensions réduites, une excellente réponse en fréquence, jusqu'à 500 MHz pour les diodes PIN, un bruit de fond négligeable. Cependant elles fournissent un courant photo-électrique faible et leur sensibilité maximale se situe dans le rouge ou l'infrarouge proche.

• **Les phototransistors** donnent un courant photo-électrique plus important que les photodiodes; on peut régler leur seuil de sensibilité en agissant sur le courant de base, pour les dispositifs possédant cette sortie. Ils sont moins rapides, leur bruit de fond est faible et leur sensibilité maximale se situe dans le rouge ou l'infrarouge proche.

• **Applications :** elles sont extrêmement nombreuses et il est impossible de les citer toutes de l'infrarouge au bleu : transport d'informations par fibres optiques, par infrarouge; télécommande, contrôle, sécurité, alarme, mesures, etc. Pratiquement, un circuit électrique fonctionnant par tout ou rien et même

modulé peut, presque toujours être remplacé par un dispositif photo-électrique. Un faisceau lumineux peut être concentré, dévié, réfléchi, modulé, sélectionné par des filtres et des cellules sensibles à une zone particulière du spectre.

4. LES CELLULES SOLAIRES AU SILICIUM

■ SUJET D'ACTUALITÉ

On connaît bien le besoin actuel d'économiser l'énergie et de développer les énergies nouvelles pour réduire nos importations de pétrole.

Le soleil constitue l'une des sources d'énergie nouvelle qui peut être exploitée, soit pour chauffer de l'eau, soit pour produire directement de l'électricité, grâce aux cellules solaires.

Le Commissariat à l'Énergie Solaire (COMES) soutient, grâce à des marchés d'étude, la recherche pour faire baisser d'une façon massive le prix du watt installé.

La terre reçoit du soleil 1 kWh/m^2 par ciel très clair. La France, étant donné sa nébulosité, reçoit en moyenne 3,5 kWh/m^2 par jour, soit environ 700 milliards de MWh par an; c'est-à-dire 4 000 fois sa consommation électrique actuelle.

Il suffirait théoriquement de recouvrir de cellules solaires au silicium, ayant un rendement de 10 %, une surface équivalente à 3 ‰ du territoire de la France, pour fournir une énergie équivalente à la consommation électrique française.

Ce n'est évidemment pas réalisable, par le prix de revient d'une part, et par les possibilités d'approvisionnement en silicium d'autre part.

L'alimentation électrique par cellules solaires doit être réservée aux besoins en énergie allant de quelques watts à quelques dizaines de kilowatts, pour des applications difficiles ou coûteuses à alimenter par d'autres moyens. Plus le prix du watt installé baisse, plus cette énergie devient compétitive pour l'alimentation d'installations de plus en plus nombreuses et diversifiées.

Citons, entre autres :

— **Télécommunications :** faisceaux hertziens, réémetteurs de radio et de télévision, balises radio-électriques, liaisons téléphoniques sol-train, satellites.
— **Balisage lumineux :** balises d'aéroport, balises en mer.
— **Télémesure :** détection d'incendie de forêt, surveillance des courants marins, des volcans, de pipes-lines.
— **Signalisation :** ferroviaire, de passage à niveau automatique.
— **Navigation à voile :** de compétition et de plaisance.
— **Refuges en montagne,** etc.

Dans les pays désertiques, ou à faible densité de population, les applications sont encore plus étendues : pompage de l'eau, télévision scolaire dans les villages sans électricité, et jusqu'à l'alimentation complète d'un hôpital, par exemple.

Pour faire baisser les prix, trois grands groupes français se sont formés. Les études portent sur :

— l'obtention de silicium monocristallin en ruban,
— l'utilisation du silicium polycristallin en ruban, rendu monocristallin en surface par traitement au laser,
— l'emploi d'autres semiconducteurs : Arséniure de gallium ou Sulfure de cadmium,
— la modification de la technologie de fabrication des cellules, réduction de leur épaisseur, de la largeur du trait de scie de découpe du lingot, amélioration du rendement pour se rapprocher des 22 % théoriques,

— la possibilité d'employer des miroirs concentrateurs des rayons solaires, sans trop échauffer les cellules, etc.
— l'amélioration de la fiabilité, de la capacité et du prix des accumulateurs, indispensables en tampon.

Il est certain que les années à venir verront des modifications importantes dans la technologie des cellules solaires.

■ PRINCIPE ET CARACTÉRISTIQUES

Le fonctionnement de ces cellules est exactement le même que celui exposé au paragraphe précédent. Ce sont des diodes à jonction qui, par suite de leur grande surface, peuvent convertir une énergie solaire importante en énergie électrique. Il se pose donc des problèmes de rendement et de refroidissement.

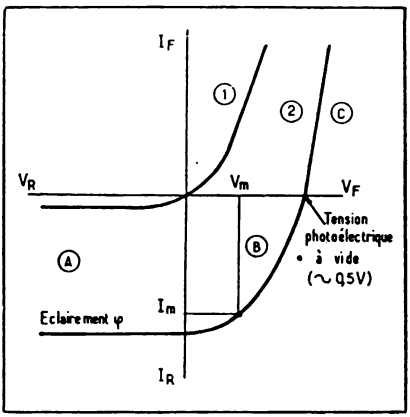


Fig. 13-10. — Courbe caractéristique d'une cellule solaire.

La figure 13-10 donne la courbe caractéristique d'une cellule solaire. La courbe 1 est celle d'une diode normale, c'est la courbe de la cellule solaire dans l'obscurité. La courbe 2 est celle de la même cellule sous un certain éclairement φ, elle résulte d'une translation de la courbe 1, c'est l'« allure » classique de la courbe d'une photodiode éclairée. Dans le quadrant C, la diode est en polarisation directe. La caractéristique de la diode éclairée ne passe plus par zéro. En effet, il existe une tension à vide aux bornes de la cellule, pour une intensité nulle (environ 0,5 V), c'est la tension photo-électrique. Dans le quadrant A, la courbe 1 montre le courant de fuite d'obscurité et la courbe 2 le courant pour l'éclairement φ, la cellule travaille en photodiode. Dans le quadrant B, la diode fonctionne en générateur d'énergie.

C'est la zone d'utilisation normale. La puissance électrique passe par une valeur maximale $I_m.V_m$, pour une valeur optimale de la résistance de charge R_m.

On ne peut pas faire travailler les cellules solaires en photodiodes (zone A) car, étant donné leur grande surface de jonction, la tension inverse qu'elles peuvent supporter est faible. Il faut du reste les protéger par une diode dans le circuit, afin d'éviter de les endommager par l'application d'une tension inverse accidentelle.

Du point de vue pratique, une cellule solaire est caractérisée par les six paramètres suivants :

— le *courant de court-circuit* I_{cc} qui est le courant que peut débiter une cellule en court-circuit, pour un niveau d'éclairement donné;

— la *tension à vide* V_{co} qui est la différence de potentiel mesurée aux bornes de la cellule en l'absence de débit, à un niveau d'éclairement fixé et pour une température déterminée;
— le *courant optimal* I_m qui est le courant débité par la cellule, au point de fonctionnement optimal, dans une résistance de charge de valeur R_m optimale, de manière à fournir la puissance électrique maximale;
— la *tension optimale* V_m qui est la tension au point de fonctionnement optimal, mesurée aux bornes de la résistance de charge dont la valeur optimale R_m permet d'obtenir la puissance électrique maximale;
— le *rendement* ϱ variant de 5 à 14 % environ, c'est le rapport entre l'énergie lumineuse reçue et l'énergie électrique fournie;
— la *température limite de fonctionnement :* 100 °C environ.

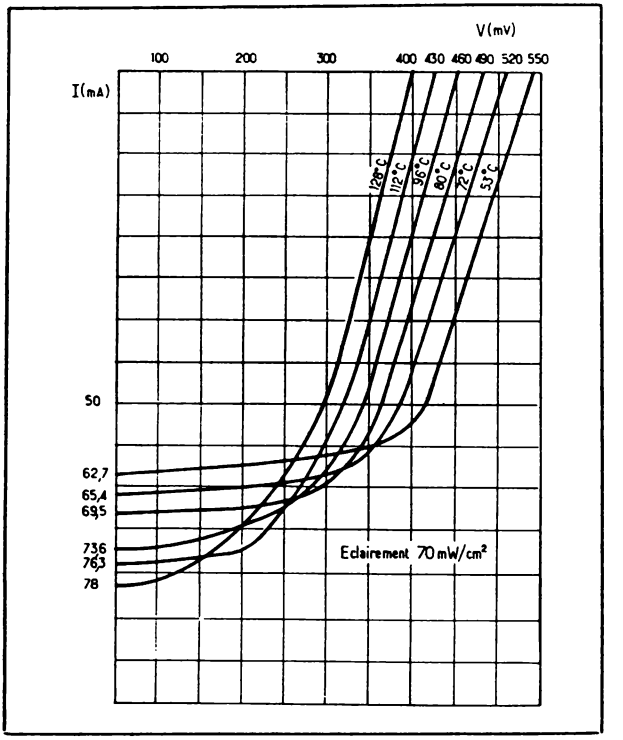


Fig. 13-11. — Tension et courant dans une cellule solaire en fonction de la température et de l'éclairement.

La figure 13-11 montre le réseau de caractéristiques courant-tension d'une cellule solaire en fonction de la température, pour un niveau d'éclairement donné (70 mW/cm^2).

Ces caractéristiques permettent de déterminer le point de fonctionnement optimal et les valeurs optimales V_m, I_m, R_m. Ici, R_m est de l'ordre de 6 Ω.

Les caractéristiques varient naturellement avec le niveau d'éclairement. La lumière solaire est assez instable à cause des variations des propriétés de l'atmosphère et de la nébulosité. Les mesures en laboratoire sont faites avec une lampe à filament de tungstène de puissance convenable et dont la température de couleur est de 2 850 °K, munie d'un filtre permettant d'obtenir une répartition spectrale comparable à celle du soleil au niveau de la mer (5 750 °K).

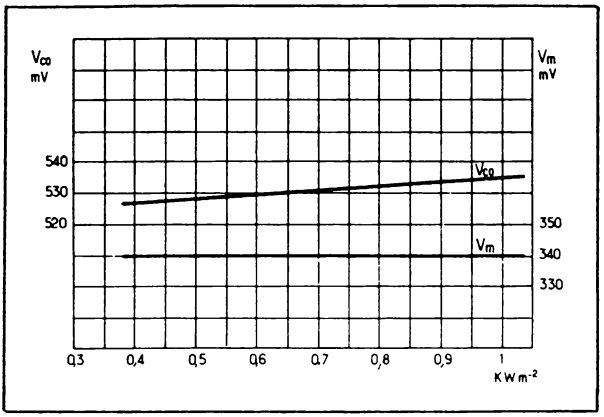


Fig. 13-12. — Variation de la tension à vide et de la tension optimale en fonction de l'éclairement.

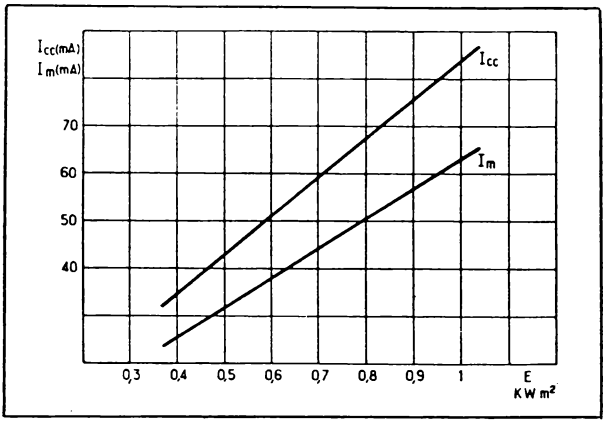


Fig. 13-13. — Variation du courant de court-circuit et du courant optimal en fonction de l'éclairement.

Les courbes des figures 13-12 et 13-13 montrent les variations de la tension et du courant d'une cellule solaire en fonction de l'éclairement. On voit que la tension varie peu en fonction de l'éclairement : 525 mV à 535 mV lorsque la lumière varie de 0,3 à 1 kW/m^2. Le courant, par contre, varie beaucoup plus rapidement.

Sur les courbes de la figure 13-11, on constate que la tension V diminue lorsque la température augmente, tandis que le courant I augmente. La puissance électrique diminue car V décroît plus rapidement que I n'augmente. La diminution en tension est de l'ordre de 2 mV/°C.

L'échauffement de la cellule est causé en partie par l'élévation de la température ambiante, mais surtout par le rayonnement solaire. Pour maintenir un bon rendement énergétique, il faut refroidir les cellules. On peut les fixer sur des radiateurs, ou les enrober dans une résine transparente.

Après des essais prolongés, on n'a pas pu déceler un vieillissement des caractéristiques des cellules.

Les orbites des satellites traversent souvent les ceintures de radiations naturelles de Van Allen et ils sont soumis aux radiations artificielles dues aux explosions nucléaires. Les cellules solaires sont assez vulnérables à ces radiations. Cela est dû au fait que le coefficient d'absorption du silicium varie avec la longueur d'onde. Il est assez perméable aux particules à haute énergie dont le bombardement augmente la concentration des imperfections du cristal. Par suite, la constante de diffusion et surtout la durée de vie des porteurs diminue, entraînant

une baisse de rendement des cellules. Des études sont en cours pour obtenir des jonctions graduelles, atténuant cet inconvénient.

■ FABRICATION

Les cellules solaires actuelles sont fabriquées à partir de plaquettes de silicium de 76 mm (3″) ou de 100 mm (4″) de diamètre; leur épaisseur est de l'ordre de 250 μm. On les emploie ainsi sans les découper par les usages industriels. Lorsque la place est limitée et pour les applications spatiales, les plaquettes sont découpées en carré avant traitement. Ces carrés sont montés bord à bord dans le support. On obtient, ainsi, l'énergie maximale par unité de surface. Ces cellules sont plus coûteuses, car leur fabrication exige une opération de découpe supplémentaire et une perte de silicium.

Ces plaquettes sont dopées au bore (p) lors du tirage du lingot, avec une résistivité assez faible (0,1 Ω.cm).

Certains fabricants tirent un lingot en p + à très faible résistivité et recouvrent la plaquette d'une couche épitaxiale p.

La plaquette est diffusée en surface dans une atmosphère de phosphore, pour créer une couche n d'environ 2 μm d'épaisseur.

La face arrière et les bords de la plaquette sont rodés pour faire disparaître toutes les imperfections.

Il s'agit maintenant de recueillir les électrons sur la face avant (n) de la cellule. Pour cela, les fabricants déposent par évaporation cathodique, une grille ou des contacts annulaires repris par des contacts radiaux, de façon à obtenir le meilleur rendement possible.

Ces contacts peuvent être en palladium ou par le dépôt successif de trois métaux : le titane pour un bon accrochage sur le silicium, l'argent pour une bonne conduction et le palladium pour assurer à l'alliage une résistance absolue à l'humidité. Un passage au four assure un bon contact avec le silicium. Il faut tout faire pour diminuer la résistance série de sortie qui consomme de l'énergie.

L'arrière de la plaquette est doré afin d'obtenir un bon contact avec le support.

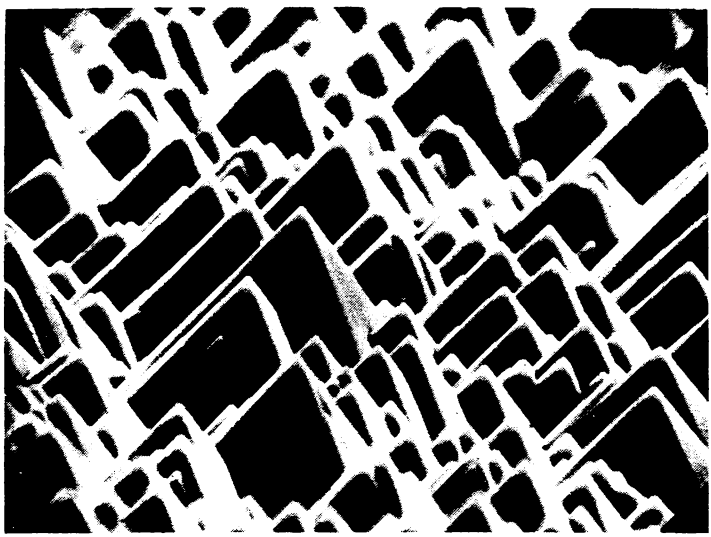


Fig. 13-14. — Microphotographie de la face avant d'une cellule solaire *Motorola;* ces irrégularités améliorent la captation des photons en interceptant ceux qui ont été réfléchis lors du premier impact.

Certains fabricants traitent la surface avant de la plaquette pour augmenter le rendement. La figure 13-14 montre une microphotographie d'une cellule *Motorola.*

Cette attaque chimique donne une rugosité de surface qui permet de capter un certain nombre de photons réfléchis, lors du premier impact. Puis, la surface est recouverte par une fine couche de nitrure de silicium anti-réflexion de teinte bleutée. Étant donné que la sensibilité spectrale du silicium se situe dans le rouge, il est avantageux de supprimer les ultraviolets.

Grâce à ces mesures le pourcentage de photons capturés passe de 96 à 99 %, dans la plage utile.

Le montage et la protection des cellules est très important. Les plaquettes de silicium sont minces et fragiles, il faut les monter d'une façon souple, afin d'éliminer tout risque de détérioration dus : à l'humidité, à la dilatation lors des variations de température, aux chocs.

Les cellules sont fixées généralement sur un circuit imprimé qui réalise le câblage; c'est-à-dire la mise en série et en parallèle en fonction du nombre de cellules et de la tension de sortie désirée.

L'ensemble est monté dans un cadre, soit en acier inoxydable, soit en aluminium anodisé qui comprend la boîte de connexion. La face avant est formée d'un verre épais traité pour arrêter les rayons ultraviolets. L'étanchéité doit être parfaite; elle est obtenue, soit par encapsulation des cellules dans une résine époxy stabilisée aux ultraviolets, soit par une double glace de verre traité, l'une à l'avant l'autre à l'arrière (bi-verre R.T.C.).

Les modules doivent permettre une durée de vie de vingt ans, avec une variation possible de température entre − 4° et + 100 °C, des vents violents entraînant du sable et des gravillons, des pluies orageuses ou des embruns marins.

Ils doivent pouvoir être nettoyés facilement lors de la visite d'entretien de la batterie d'accumulateur et des matériels commandés.

▪ PRINCIPAUX MODÈLES

Les cellules solaires peuvent être commercialisés sous la forme d'une fraction de plaquette, ou plus fréquemment sous la présentation d'un module complet.

• Cellules solaires unitaires

On rencontre sur les catalogues des plaquettes entières, des demi-plaquettes, des quarts et des morceaux de plaquettes. En effet, au contrôle de fin de fabrication il est possible de constater un défaut sur une partie seulement de la surface d'une plaquette. Elle est alors découpée, afin de ne conserver que la partie en parfait état de fonctionnement.

Une plaquette de 76 mm (3") présente les caractéristiques suivantes :
Surface utile : 4 500 mm^2, sensibilité spectrale maximale : 800 nm.
Sensibilité : 1 120 mA pour un éclairement de 1 kV/m^2.

• Modules complets

— *Gamme R.T.C.* diamètre des plaquettes 100 mm (4").
BP X 47B + 18 cellules — 8,2 V — 16,5 W pour batterie de 6 V.
BP X 47C + 36 cellules — 16,4 V — 33 W pour batterie de 12 V.

— *Gamme France Photon*
FP 72 formé de 72 cellules carrées de 50 mm de côté obtenues à partir de plaquettes de 76 mm (3").
Caractéristiques sous un éclairement de 1 kW/m^2.

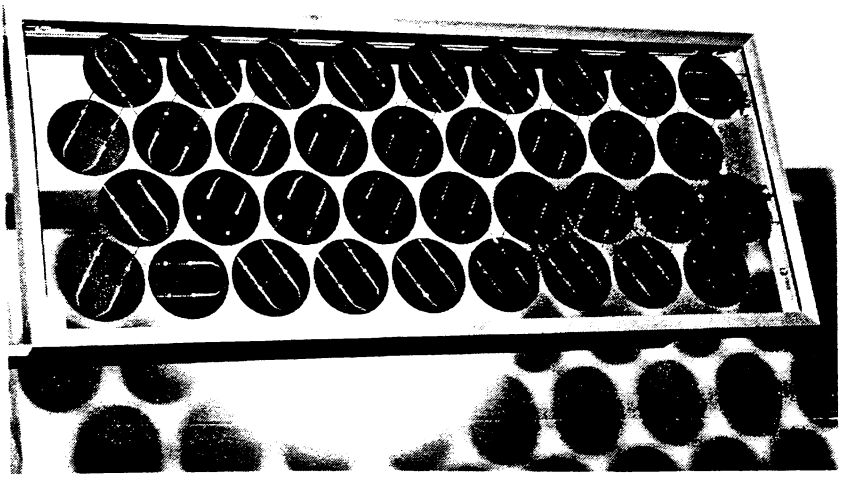


Fig. 13-15. — Module solaire BP X 47C contenant 36 cellules montées dans un cadre en technologie bi-verre *(R.T.C.)*.

	Branchement 12 V		Branchement 24 V	
Température des cellules	25 °C	75 °C	25 °C	75 °C
Courant nominal (A)	2,4	2,6	1,2	1,3
Tension nominale (V)	16	12,5	32	25
Puissance crête (W)	38	32	38	32
Tension circuit ouvert (V)	20	17	40	34

La figure 13-16 donne la tension et le courant du module FP72 en fonction de l'éclairement, en branchement 24 V (en gras) et 12 V (en maigre).

La figure 13-17 donne la tension, le courant et la puissance du module FP72 en fonction de la température, en branchement 24 V (en gras) et 12 V (en maigre), sous un éclairement de 1 kW/m^2.

On estime que l'échauffement d'un panneau solaire sous un vent inférieur à 1 m/s est proportionnel au rayonnement solaire selon la formule :

$$\text{Échauffement} = 0{,}025\ P_s\ (\text{en W/m}^2)$$

soit pour 1 kW/m^2 qui est maximal = 25 °C.

De ce fait la température de 75 °C du panneau avant ne devrait pas être dépassée.

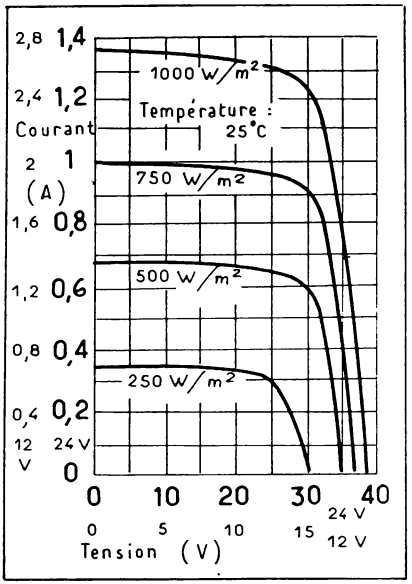


Fig. 13-16. — Tension et courant à 25 °C en fonction de l'éclairement pour le module FP72 en branchement 24 V (en gras) et 12 V (en maigre) *(France Photon).*

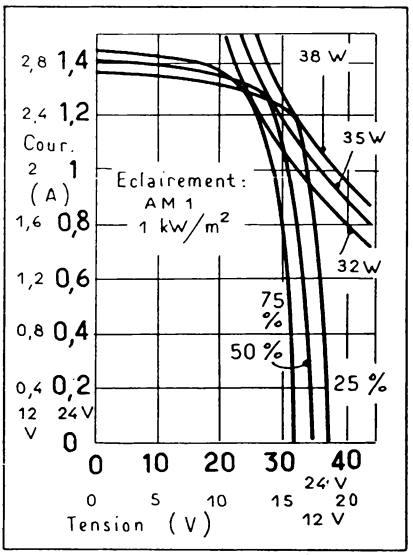


Fig. 13-17. — Tension, courant et puissance en fonction de la température pour le module FP72 en branchement 24 V (en gras) et 12 V (en maigre) pour un éclairement de 1 kW/m² *(France Photon).*

■ CONSTITUTION D'UNE STATION SOLAIRE

Une station de générateur solaire est constituée par :
— un ou plusieurs modules,
— une diode interdisant à l'accumulateur de débiter dans les cellules,
— un régulateur évitant toute surcharge à l'accumulateur,
— une batterie d'accumulateur de la tension désirée pour l'utilisation (fig. 13-19).

• **Les modules** peuvent être branchés en série pour obtenir la tension désirée et en parallèle en fonction de la puissance nécessaire.

Les modules sont montés sur un, ou sur plusieurs panneaux qui sont orientés face aux rayons solaires à l'équinoxe. L'angle qu'ils font avec l'horizontale est théoriquement celui de la latitude du lieu.

Cependant entre les 40° parallèles nord et sud, cet angle ne sera pas inférieur à 30°.

• **L'accumulateur** est destiné à mettre en réserve l'excès d'énergie en période favorable pour la distribuer la nuit et en périodes non ensoleillées.

La capacité de l'accumulateur dépend :
— de la puissance de l'appareil à alimenter,

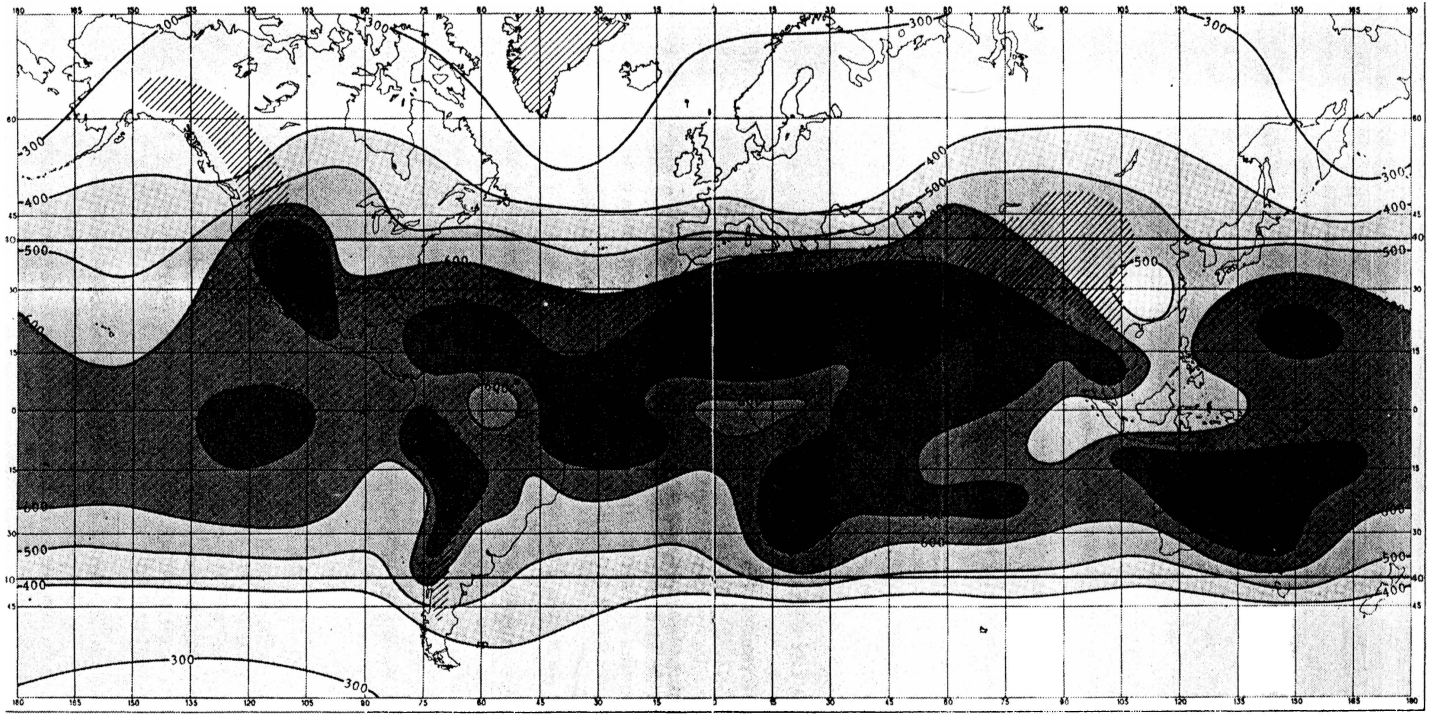


Fig. 13-18. — Carte du monde donnant l'énergie solaire annuelle en kJ/cm² par régions *(R.T.C.)*.

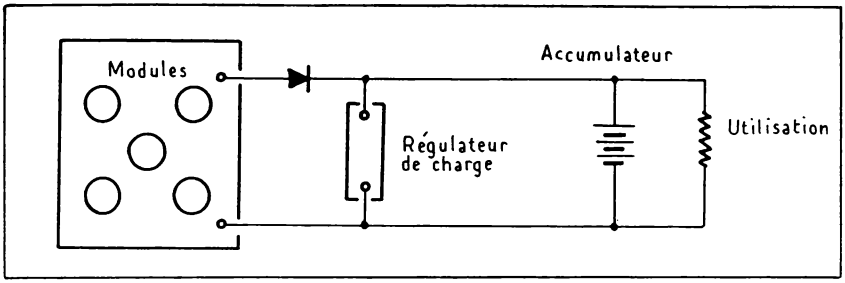


Fig. 13-19. — Constitution d'un générateur solaire.

— du nombre d'heures de fonctionnement par jour, si une pendule automatique règle la mise en route et l'arrêt de l'installation,
— de la variation de l'énergie solaire reçue au cours de l'année.

Les pertes par auto-décharge propres à chaque type d'accumulateur doivent être compensées par un apport d'énergie provenant des cellules solaires.

La remise à niveau de l'électrolyte pour un accumulateur au plomb peut être effectuée seulement une fois par an, lorsque l'installation est équipée d'un régulateur de charge.

■ ÉTUDE D'UN PROJET DE STATION SOLAIRE

Pour déterminer les éléments constitutifs d'une station solaire, il faut connaître :

• **L'énergie disponible au lieu de l'installation**

La carte de la figure 13-18 montre l'énergie solaire annuelle moyenne par régions du monde; elle est chiffrée E en kJ/cm^2. Elle est, bien entendu, maximale dans les régions à fort ensoleillement.

• **La tension nominale d'utilisation U**

• **La puissance moyenne P_u** consommée par l'utilisation, ou encore : la puissance nominale et le temps de fonctionnement par 24 heures. Par exemple : une puissance nominale de 1 kW pendant une heure par jour, correspond à 1 kWh par 24 heures et à une puissance moyenne P_u de : 1 000/24 = 42 W.

• **La puissance crête** de la station solaire est égale à :

$$Pc\ (\text{à } 60°\ C) = 7 \,.\, Pu\ \frac{700}{E}$$

P_c = puissance crête. P_u = puissance moyenne. E = énergie solaire annuelle (kJ/cm^2).

Exemple : un module de puissance crête à 60 °C de 7 W, associé à un accumulateur délivre en permanence une puissance moyenne P_u de 1 W, lorsqu'il reçoit une énergie annuelle de 700 kJ/cm^2.

Dans les régions à fort éclairement entre 500 et 800 kJ/cm^2. P_c = 6 à 10 fois P_u.

Le nombre de modules à installer est obtenu en divisant la puissance de crête P_c par la puissance d'un module à 60 °C et E = 1 kW/m^2.

• **La capacité de l'accumulateur**
Un avant-projet peut être établi à partir du tableau suivant :

Latitude en degrés	10	20	40	60
Tension U 12 V	10 Ah	20 Ah	40 Ah	80 Ah
24 V	5 Ah	10 Ah	20 Ah	40 Ah
36 V	3,5 Ah	7 Ah	14 Ah	28 Ah

Ce tableau indique la capacité C en Ah en fonction de la tension nominale d'utilisation et la latitude du lieu pour l'alimentation d'une charge de puissance moyenne P_u de 1 W.

• **Exemple :** réémetteur de télévision FR3 dans les Bouches-du-Rhône.
— Puissance moyenne P_u : 15 W.
— Énergie au lieu d'installation : 400 kJ/cm^2/an.
— Modules : 16 BP X 47 A de 11 W : P_c = 176 W.
soit : P_c = 12 fois P_u, par suite de l'éclairement relativement moyen.
— Capacité de la batterie : 24 V - 300 Ah.
soit pour 40° latitude nord et 24 V : 20 Ah × P_u 15 W = 300 Ah.

5. LES CELLULES SOLAIRES DIVERSES

■ LES CELLULES A L'ARSÉNIURE DE GALLIUM

Alors que le rendement maximal théorique des cellules au silicium est de 22 %, celui pour les cellules à l'arséniure de gallium est de 27 % et elles peuvent fonctionner à une température plus élevée.

Cependant, on sait que cette technologie est délicate, que les lingots tirés actuellement ne dépassent pas 50 mm (2") et que leur prix de revient est élevé.

Des études sont en cours et les chercheurs d'IBM ont obtenu un rendement de 22 % sur des cellules expérimentales. Ce rendement est double de celui qui est commercialement réalisé par les cellules au silicium (11 %).

■ LES CELLULES AU SULFURE DE CADMIUM

Ces cellules présentent un rendement théorique maximal de 9 %, elles devraient cependant être plus faciles à fabriquer et d'un prix de revient assez bas.

■ LES CELLULES AU TELLURE DE CADMIUM

Leur rendement théorique maximal est du même ordre de grandeur que celui des cellules au sulfure de cadmium (9 %). Leur prix devrait également être compétitif.

Cependant aucune de ces cellules n'est encore commercialisée.

6. LES DIODES ÉLECTROLUMINESCENTES (L.E.D.)

■ SEMICONDUCTEURS UTILISÉS

On sait que l'œil humain ne perçoit que le rayonnement électromagnétique entre 780 et 380 nm de longueur d'onde, soit une énergie de 1,8 à 3,1 eV. L'émission dans le domaine visible exige un semiconducteur ayant une largeur de bande interdite supérieure à 1,8 eV.

Le silicium (1,1 eV) et le germanium (0,67 eV) ne conviennent pas. Les composés intermétalliques III-V, l'arséniure de gallium (Ga As) et le phosphure de gallium (Ga P) convenablement dopés ont une structure de bandes permettant la recombinaison directe d'électrons et de lacunes.

Le Ga As à bande interdite de 1,45 eV sert à la production de diodes électroluminescentes à infrarouge avec un rendement quantique externe de 28 % maximal.

Seules des transitions indirectes à l'aide d'une impureté sont possibles dans le Ga P, dont la largeur de bande interdite est de 2,26 eV. Le rendement des transitions indirectes est inférieur à celui des transitions directes, cas de Ga As. Des recombinaisons par l'intermédiaire d'impuretés isoélectroniques permettent d'améliorer le rendement quantique externe du Ga P.

On appelle impuretés isoélectroniques des atomes ou des molécules étrangers qui ont la même valence que l'atome ou la molécule qu'ils remplacent. L'azote et la molécule d'oxyde de zinc constituent les deux centres de recombinaison isoélectronique les plus efficaces dans le Ga P.

Cette recombinaison s'effectue en deux paliers; la longueur d'onde du rayonnement dépend de la position du niveau énergétique correspondant à l'intérieur de la bande interdite. Ainsi, en plus de l'accroissement du rendement quantique, il est possible de produire plusieurs couleurs avec le même semiconduc-

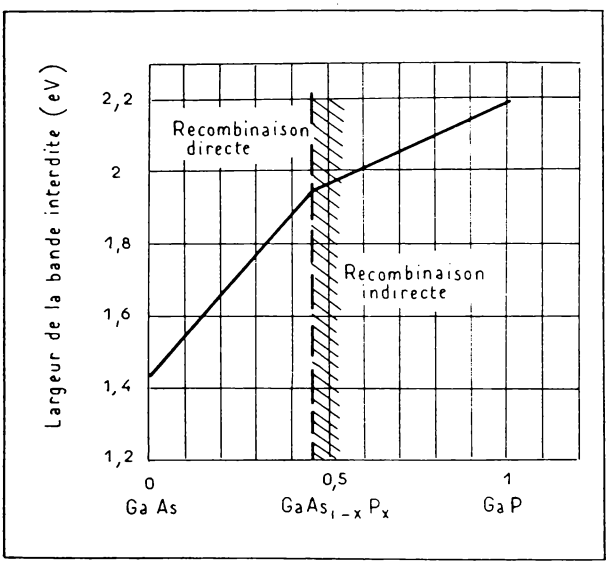


Fig. 13-20. — Variation de la largeur de la bande interdite du Ga As_{1-x} P_x en fonction de la teneur en phosphore, et en passant de la recombinaison directe à la recombinaison indirecte.

teur. Le Ga P produit une lumière jaune à vert-jaune selon l'intensité du dopage à l'azote et une lumière rouge avec un dopage au zinc et à l'oxygène.

Une autre possibilité d'obtention de diverses couleurs d'émission s'obtient avec un cristal mixte de Ga As et de Ga P, c'est le Ga As_{1-X} P_X en fonction du pourcentage des composants. La teneur en phosphore permet d'ajuster la largeur de la bande interdite et par suite la couleur entre le rouge foncé (X = 0,3) et le vert (X = 1). La recombinaison est directe jusqu'à X = 0,45 et indirecte au-delà, mais le dopage à l'azote accroît le rendement quantique d'une façon suffisante pour l'exploitation (fig. 13-20).

Des cristaux mixtes servent à la production de LED rouges (Ga $As_{0.6}$ $P_{0.4}$) avec une recombinaison directe. On obtient également des LED rouges avec une recombinaison indirecte pour les cristaux Ga $As_{0.35}$ $P_{0.65}$ N. Les LED jaunes sont fabriquées avec Ga $As_{0.15}$ $P_{0.85}$ N.

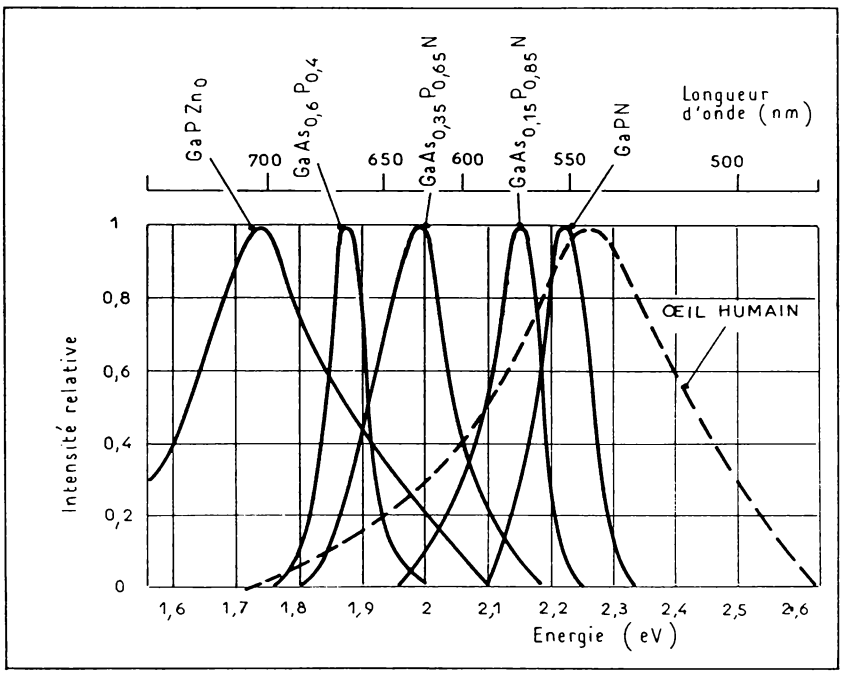


Fig. 13-21. — Sensibilité spectrale relative de l'œil et courbes des diverses LED en Ga As_{1-X} P_X et Ga P émettant dans le domaine visible.

La figure 13-21 donne la courbe de sensibilité de l'œil comparée avec les courbes des diverses diodes électroluminescentes (LED) émettant dans le domaine visible du spectre. La sensibilité maximale de l'œil se situe dans le vert à 555 nm. Un flux énergétique de 1 W à cette longueur d'onde correspond à 673 lm.

On voit sur les courbes que l'œil pondère différemment des flux énergétiques égaux, mais de longueur d'onde différente. Par exemple, l'œil ne perçoit que 15 % de l'énergie d'une LED Ga P ZnO à la fréquence de 665 nm.

■ TECHNOLOGIE DE FABRICATION DES LED

Le Ga P et le Ga As monocristallins sont produits par la méthode de croissance en bain fondu, dans lequel il faut interdire l'évaporation de P ou As très volatil.

Ce résultat s'obtient en recouvrant le Ga P ou le Ga As fondu dans le creuset de tirage par une couche de trioxyde de bore étanche au phosphore et à l'arsénic et fluide à la température du Ga P fondu, à 1 450 °C, sous une contrepression extérieure élevée de gaz inerte.

Cette méthode permet le tirage classique de monocristaux d'un diamètre maximal de 50 mm et d'une masse de 1 kg. Ce matériau monocristallin n'est pas utilisable directement pour la production de lumière, car il comporte des défauts inévitables dus à la température de fusion élevée.

Les plaquettes découpées dans ce lingot doivent être recouvertes par une couche épitaxiale convenablement dopée, à une température bien inférieure à celle du tirage.

L'épitaxie en phase liquide est adoptée pour le Ga P, tandis que l'épitaxie en phase vapeur est préférée pour les cristaux mixtes Ga As_{1-X} P_X.

Dans l'épitaxie en phase liquide, une couche de Ga P est déposée à partir d'un bain fondu de Ga saturé en P sur le substrat en Ga P, par baisse de température.

Dans l'épitaxie en phase gazeuse les composants Ga, As et P sont déposés directement sur le substrat.

L'épitaxie en phase liquide donne des rendements lumineux plus élevés. Par contre, l'épitaxie en phase gazeuse offre une plus grande souplesse pour le réglage du rapport de As et de P. Il est ainsi possible de produire facilement des couches de jonction à teneur progressivement croissante en As ou en P. On obtient une adaptation optimale des propriétés du réseau cristallin entre la couche de Ga As_{1-X} P_X souhaitée et le substrat Ga As ou Ga P.

La jonction PN est généralement formée par la croissance successive d'une couche épitaxiale N, puis d'une couche épitaxiale P, dans les LED produites par épitaxie en phase liquide. Par contre, dans les LED produites par épitaxie en phase gazeuse, ou diffuse des atomes accepteurs de Zn (p) dans la couche n précédemment déposée. La diffusion s'effectue sur toute la surface de la plaquette ou sélectivement au moyen d'une opération de photogravure. La protection du cristal est assurée par une couche d'alumine (Al_2O_3) déposée, puis photogravée. Ici, ce n'est pas un oxyde du semiconducteur qui peut être employé pour la fabrication par la méthode planar.

Des contacts métalliques de sortie sont déposés par vaporisation sous vide d'alliage d'aluminium ou d'alliage d'or.

Les plaquettes sont découpées en pastilles d'environ 0,4 × 0,4 × 0,2 mm pour les LED individuelles.

Toutes les diodes sur un substrat de Ga P présentent la particularité d'un rayonnement pratiquement isotrope, car le substrat est transparent au rayonnement émis. Il en résulte un accroissement notable du rendement lumineux externe.

Par contre, les diodes sur substrat de Ga As n'émettent que par la face supérieure du LED; le substrat et la couche d'adaptation absorbent totalement le rayonnement émis de l'autre côté.

L'influence du substrat transparent ou absorbant intervient dans le montage des cristaux sur leurs supports et dans les afficheurs monolithiques.

Puis, la pastille est fixée sur un ruban conducteur; la connexion du contact de la face supérieure est réunie à la seconde électrode à l'aide d'un fil d'or. L'ensemble est encapsulé dans une matière plastique qui assure d'abord la protection mécanique de la diode.

L'adaptation progressive de l'indice de réfraction du semiconducteur à celui

de l'air, par l'intermédiaire de la matière plastique, améliore le rendement lumineux de l'ordre de deux.

La surface courbe du plastique agit comme une lentille et contribue à la détermination de la caractéristique de rayonnement de la LED. On peut également mélanger des particules diffusantes dans la matière plastique.

On indique dans les catalogues l'intensité lumineuse dans l'axe des LED et l'angle d'ouverture correspondant à une réduction de 50 % de cette intensité lumineuse.

Une coloration appropriée de la matière plastique améliore encore le contraste et la visibilité en environnement clair.

Cette coloration permet de corriger la couleur de la lumière par filtrage de certaines fréquences. Ainsi une diode Ga P à émission vert-jaune peut être fabriquée en LED jaune ou en LED verte, selon la coloration de la matière plastique.

■ CARACTÉRISTIQUES DES LED

• Définitions

— *Rendement quantique interne :* les porteurs de charge minoritaires en excès produits par le courant dans les régions proches de la jonction *p-n*, se recombinent aux porteurs de charge majoritaires pour établir l'équilibre. La combinaison peut être radiative, c'est-à-dire avec émission de photons, ou non; dans ce cas la recombinaison se traduit par une énergie thermique. Le rendement quantique interne est le rapport entre le nombre de photons produit par le nombre de porteurs de charge traversant la jonction *p-n*.

— *Rendement quantique externe :* il tient compte de toutes les pertes lumineuses par réabsorption à l'intérieur du semiconducteur. Il constitue la grandeur effectivement accessible à la mesure et à l'utilisation, par rapport au nombre de porteurs de charge traversant la jonction *p-n*.

• Caractéristiques :

Le tableau ci-après donne les caractéristiques techniques des principales LED actuelles.

On a vu qu'un flux énergétique de 1 W correspond à 673 lm. L'efficacité lumineuse relative indique la pondération différente des spectres d'émission par l'œil. Elle est égale au quotient du flux énergétique pondéré, selon la courbe de sensibilité de l'œil, par le flux énergétique total. En multipliant l'efficacité lumineuse par 673 lm/W, on obtient le flux lumineux en lumens par watt de flux énergétique.

En multipliant cette grandeur par le rendement énergétique de la LED, on obtient le rendement lumineux de la LED en lumens par watt de puissance électrique. Le tableau indique l'efficacité lumineuse relative multipliée par 673 lm/W et le rendement lumineux des principales LED.

Les rendements indiqués se rapportent à des densités de courant de 10 A/cm^2, correspondant à un courant de diode $\leqslant$ 10 mA. Le premier rendement correspond à des diodes commerciales et le second à des valeurs maximales obtenues en laboratoire.

La figure 13-22 donne la variation du flux lumineux des LED en fonction du courant, pour les modèles figurant sur le tableau.

• Perspectives

Le principal objectif du développement des LED est consacré à l'accroissement du rendement lumineux et à l'extension du spectre des couleurs vers le bleu.

Le Laboratoire d'Électronique et de Physique Appliquée (LEP) étudie une technologie basée sur le nitrure de gallium (GaN). Ce semiconducteur a une lar-

CARACTÉRISTIQUES TECHNIQUES DES PRINCIPALES LED ACTUELLES

Matériau photoémissif	Substrat	Epitaxie VPE : en phase gazeuse LPE : en phase liquide	Jonction PN	Couleur (longueur d'onde dominante en nm)	Efficacité lumineuse relative × 673 lm/W	Rendement quantique externe % *	Rendement lumineux lm/W *
$GaAs_{0,6}\ P_{0,4}$	GaAs	VPE	Diffusion	Rouge 640	75	0,2 à 0,3	0,15 à 0,23
$GaAs_{0,35}\ P_{0,65}N$	GaP	VPE	Diffusion	Rouge 630	190	0,3 à 0,5	0,57 à 0,95
GaP : Zn, 0	GaP	LPE	LPE	Rouge 630	20	2,0 à 12,6	0,46 à 2,52
$GaAs_{0,15}\ P_{0,85}N$	GaP	VPE	Diffusion	Jaune 590	450	0,05 à 0,1	0,26 à 0,52
Gap : N	GaP	VPE et LPE	Diffusion et LPE	Vert 575	610	0,05 à 0,3	0,36 à 2,16

* Les indications se rapportent à des densités de courant 10A cm^{-2}, correspondant à un courant de diode $\leq$ 10 mA. Le premier nombre correspond à des diodes commerciales et le second à des valeurs maximales, ne pouvant être obtenues qu'au laboratoire.

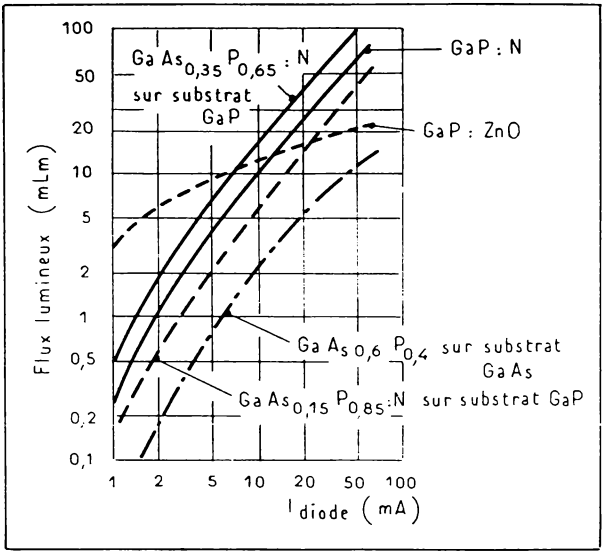


Fig. 13-22. — Caractéristique flux lumineux (mlm) - courant dans la diode (mA) pour les principales LED.

geur de bande interdite de 3,5 eV, donc favorable pour l'émission dans le bleu. On dépose en phase vapeur le GaN sur un substrat de saphir, ou corindon. Cette couche du type *n* est dopée au zinc. Les contacts sont déposés sur le zinc et sur le GaN. L'émission lumineuse est observée à travers le cristal de corindon, avec une très faible absorption de lumière.

Siemens de son côté vient de présenter une diode bleue au carbure de silicium (SiC) dont la largeur de bande interdite est également de 3,5 eV.

Ces matériaux suscitent une série de difficultés technologiques et il n'est pas possible de préciser l'époque de leur commercialisation.

■ DIFFÉRENTES LED COMMERCIALISÉES

On rencontre un grand nombre de modèles sur les catalogues, il serait fastidieux et inutile d'en faire l'énumération. On se contente de citer les grandes catégories :

— LED ∅ 5 mm en rouge, en vert, en jaune.
— LED ∅ 3 mm en rouge, en vert, en jaune.
— LED spéciales en rouge, en vert, en jaune enrobées de plastique cylindrique, plat, en forme de point; l'image lumineuse peut être un cercle, un carré, un triangle, etc..
— LED doubles contenant deux pastilles; selon celle qui est alimentée, elles s'illuminent en rouge ou en vert. Au moyen d'un potentiomètre on peut passer progressivement d'une couleur à l'autre.

■ DIODES ÉMETTRICES INFRAROUGE

Ces diodes à l'arséniure de gallium non dopé émettent vers 950 nm dans l'infrarouge. Elles servent :

— à constituer des barrières de protection : appartements, commerces, banques, industrie, machines-outils, etc.;

— à former des liaisons de télécommande : télévision, chaînes à haute-fidélité, etc.;
— à transmettre le son, pour les casques sans fil, ainsi reliés à la chaîne à haute-fidélité...;
— à transmettre des informations par fibre optique.

- **Caractéristiques :**
  — Diodes sous boîtier genre TO18 à face avant en verre :
  angle d'ouverture du faisceau : ± 6° à ± 40°
  courant direct : 100 mA
  intensité du faisceau : 4 à 10 mW.
  — Diodes sous boîtier plastique cylindrique ∅ 5 mm :
  angle d'ouverture du faisceau : ± 25° à ± 60°
  courant direct : 100 mA
  intensité du faisceau : 6 à 16 mW.
  — Barrette de 2 à 10 diodes pour constituer une barrière infrarouge importante :
  angle d'ouverture du faisceau : ± 30°
  courant direct : 50 mA par diode
  intensité du faisceau : 2 à 8 mW par diode.

7. LES AFFICHEURS A DIODES ÉLECTROLUMINESCENTES

On distingue : les afficheurs numériques à 7 segments et les afficheurs alpha-numériques à matrice de 7 × 5 points.

■ LES AFFICHEURS NUMÉRIQUES A 7 SEGMENTS

Les 7 segments lumineux des *afficheurs monolithiques* sont tous intégrés sur le même cristal (fig. 13-23). La surface photoémissive est identique à celle de la jonction *p-n* d'une LED. Le $GaAs_{0,6}P_{0,4}$ sur substrat de GaAs convient particulièrement bien pour ce type d'affichage. La grande absorption lumineuse du subs-

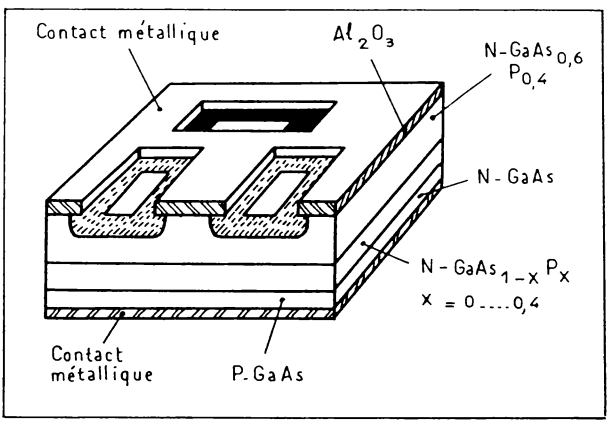


Fig. 13-23. — Coupe d'un afficheur monolithique à 7 segments, du type $GaAs_{0,6}P_{0,4}$.

trat interdit totalement une surmodulation optique d'un segment non commandé par un secteur voisin en fonctionnement.

Dans le cas des afficheurs sur substrat GaP transparent la surmodulation optique pose un problème. Le montage inversé du cristal pour une observation par l'arrière à travers le substrat, la prévision de caissons séparateurs ou la disposition sur la face arrière d'une couche absorbante, permettent de plus ou moins bien maîtriser ce risque de surmodulation.

Les afficheurs monolithiques ne sont produits que pour des petits chiffres de 3 mm maximaux, pour des raisons de prix des matériaux. Ils sont observés à travers une loupe plastique.

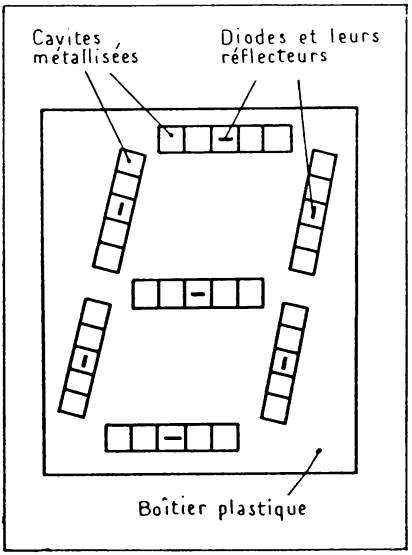


Fig. 13-24. — Afficheur discret à 7 segments.

Pour les *afficheurs discrets*, dont la hauteur de chiffre est comprise entre 7 et 20 mm, chaque segment est illuminé par une diode disposée dans des réflecteurs. La surface électroluminescente est ainsi nettement supérieure à celle de la diode (fig. 13-24). La forme du réflecteur dépend du type de substrat, transparent ou absorbant, utilisé dans le système de la diode électroluminescente.

La figure 13-25 donne les trois types principaux de réflecteurs. Le principe du guide de lumière utilise la réflexion totale sur l'interface de deux matériaux de densité optique différente. Il convient pour des LED à substrat absorbant.

Les réflecteurs à faces latérales très réfléchissantes ne sont utilisables que pour les LED à substrat transparent.

Les réflecteurs réalisés selon le principe de la réflexion diffuse conviennent pour tous les types de LED. Les réflecteurs métallisés sont recouverts par une matière plastique coulée produisant la diffusion.

Les afficheurs actuels sont limités à 20 mm de hauteur. Des modèles plus grands exigent, soit des LED plus intenses que ceux pouvant être actuellement produits, soit le montage de plusieurs diodes dans chaque segment, ce qui augmenterait notablement les coûts de production.

- **Principaux modèles**

Ils sont très nombreux, citons quelques exemples : *Afficheurs 7 segments discrets :* ils existent en rouge, orange, jaune et vert, comprenant un digit ou un digit

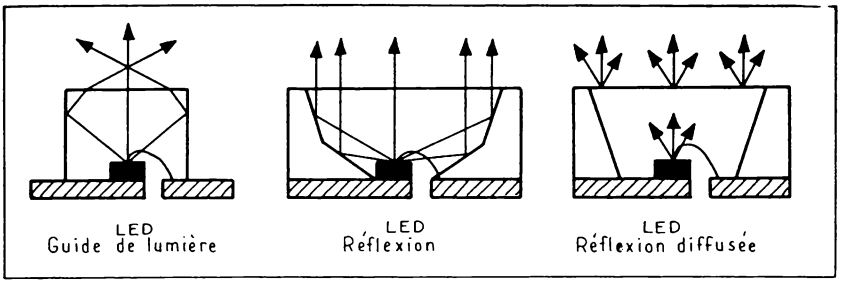


Fig. 13-25. — Schéma des trois types de réflecteurs utilisés pour les afficheurs discrets à 7 segments.

et demi. Ils peuvent être livrés avec la cathode ou l'anode commune. Leur hauteur est comprise entre 7 et 18 mm.

Hauteur (mm)	Tension directe pour intensité directe		Puissance lumineuse par segment pour I_F	
	(V)	(mA)	(μcd)	(mA)
7	1,6	10	300	10
10	1,6	10	300	10
13,5 rouge	1,7	35	840	35
13,5 jaune, orange, vert	2,2	20	840	20
18 rouge	1,7	35	1 400	35
18 jaune, orange, vert	2,2	20	1 400	20

En matériel professionnel, on rencontre des afficheurs monolithiques jusqu'à 16 caractères, avec des hauteurs de chiffres entre 2,54 mm et 5,08 mm. C'est un système de lentilles intégrées qui donne aux chiffres ces dimensions. Les sorties sont effectuées en boîtier DIP de 2 à 5 caractères et sur circuit imprimé, au-dela.

■ LES AFFICHEURS ALPHANUMÉRIQUES

• **à 18 segments;** ils permettent la visualisation des 64 caractères du code ASCII standard. Ils sont livrés, surtout en boîtiers, groupant jusqu'à 40 caractères. Le système d'affichage est bâti autour d'un microprocesseur qui permet des éditions de textes.

La consommation pour visualiser 32 caractères ne dépasse pas 3,5 W. La hauteur des caractères est de 3,8 mm avec un entr'axe de 6,35 mm. Il existe également des modèles à 14 et à 16 segments.

• **à matrice de points 5 × 7;** ces afficheurs permettent également la visualisation des 64 caractères du code ASCII standard. Ils donnent des caractères esthétiques dont la lecture est aisée.

Ils sont livrés, soit en boîtier unitaire, soit en barrettes groupant plusieurs caractères. S'ils sont monolithiques, la hauteur des caractères, avec loupe, ne dépasse pas 3,8 mm; s'ils sont discrets leur hauteur peut être beaucoup plus importante. Il existe quelques modèles de 4 × 7 points.

Certains modèles comprennent dans le boîtier, derrière le ou les caractères, le décodeur, l'amplificateur et la mémoire en circuits intégrés.

8. LES CIRCUITS DE COMMANDE DES AFFICHEURS

Les circuits de commande des afficheurs reçoivent en entrée des signaux en code binaire, au niveau normal des signaux logiques et ils doivent fournir en sortie les courants permettant d'allumer les diodes ou les segments convenables pour former le chiffre ou la lettre désirée.

Une entrée binaire à 4 fils permet d'acheminer jusqu'à 2^4 ou 16 données différentes et donc suffisantes pour déterminer l'allumage des chiffres de 0 à 9, plus quelques signes ou lettres jusqu'à 16. Une telle entrée convient pour commander les circuits des afficheurs à 7 segments, ainsi que des circuits à afficheurs à points dans lesquels on ne recherche pas toutes les possibilités.

Une entrée binaire à 6 fils peut conduire jusqu'à 2^6 ou 64 données et commander les circuits des afficheurs à 14 ou 18 segments, ainsi que ceux à 5×7 points, selon le code ASCII.

Un boîtier de caractère à points ne comprend pas autant de sorties qu'il y a de diodes (35), plus un commun. Les diodes sont réunies en lignes sur une électrode et en colonnes sur l'autre. Le boîtier ne comprend que $5 + 7 = 12$ sorties.

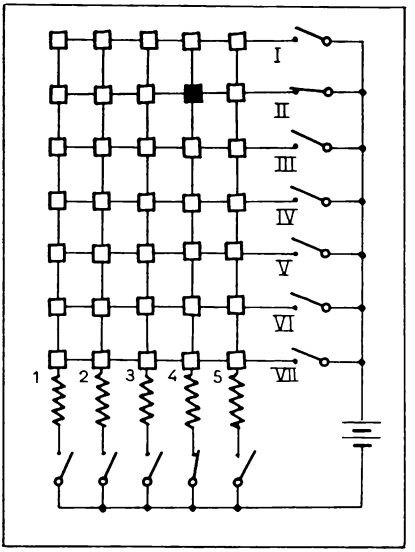


Fig. 13-26. — Principe de la commande d'un afficheur à points.

La figure 13-26 montre le schéma théorique à réaliser. Lorsque l'interrupteur correspondant à une ligne et celui d'une colonne sont fermés en même temps, c'est la diode située à l'intersection qui s'illumine.

Le circuit comprend un décodeur pour reconnaître à quel chiffre ou à quelle lettre correspond le signal d'entrée. Après identification, le circuit procède à la commande des diodes pour faire apparaître ce caractère.

Les signaux binaires sont appliqués à une mémoire morte (ROM) qui n'a que sept fils de sortie, donc les cinq colonnes sont commandées successivement. Leur sélection se fait en appliquant un niveau 1 au moment voulu sur chacun des cinq fils de sélection des colonnes, au moyen d'un registre à décalage. Une hor-

loge est nécessaire pour assurer la synchronisation de la formation du caractère. La figure 13-27 donne le détail d'un tel circuit prévu pour le code à 64 caractères sur un afficheur à 35 points, avec six entrées binaires.

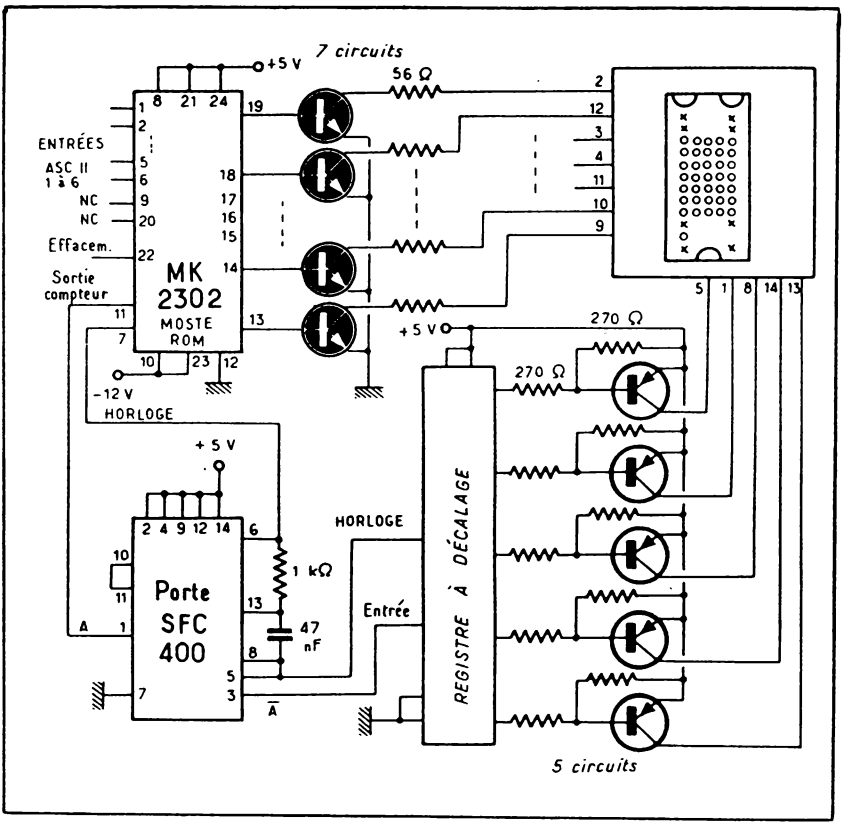


Fig. 13-27. — Circuit de commande d'un afficheur à points 5 × 7 en code ASCII pour 64 caractères.

Dans le cas des afficheurs à plusieurs caractères il serait très coûteux de prévoir un tel circuit pour chacun d'eux. En réalité on prévoit un seul circuit utilisé en temps partagé. Une mémoire séparée emmagasine la totalité des bits d'information correspondant à la totalité des caractères du réseau. Chaque code de caractère peut être sorti de la mémoire à tour de rôle, décodé et mis en forme. Un système d'exploration affiche les caractères les uns après les autres sur les afficheurs successifs du dispositif. Une horloge commune assure la synchronisation. A tout instant, un seul caractère est éclairé, il est donc nécessaire d'avoir une vitesse de balayage assez rapide pour éviter le scintillement et de fournir à chaque caractère une puissance suffisante, lorsqu'il s'allume, pour obtenir une luminosité moyenne satisfaisante.

Les données sortant de la mémoire de caractères sont réinjectées à l'entrée; c'est un registre à décalage fonctionnant cycliquement. Les caractères restent, ainsi, affichés tant qu'une autre information ne parvient pas à l'entrée, ou que l'alimentation n'est pas coupée.

Parfois, le circuit intégré nécessaire est encapsulé sous les diodes de l'afficheur, ce qui simplifie les connexions.

9. LES PHOTOCOUPLEURS

Ces composants groupent dans le même boîtier métallique ou plastique une diode photo-émissive à l'arséniure de gallium et une photodiode, un phototransistor, ou un photo-darlington. Ces éléments fournissent des solutions élégantes à de nombreux problèmes dans différents domaines de l'électronique, lorsqu'un signal doit être transmis en conservant un isolement galvanique presque parfait entre deux circuits distincts.

En effet, la diode électroluminescente est dans un circuit tandis que le phototransistor est dans l'autre. Le couplage est assuré uniquement par les photons.

Un tel composant peut assumer : la *fonction relais* en logique ou en commutation avec un isolement parfait et la *fonction transformateur* pouvant transmettre un signal analogique, aussi bien qu'une composante continue, ou atteindre plusieurs MHz et ce sans usure.

Du point de vue technologique, la diode électroluminescente LED et le phototransistor, par exemple, sont placés l'un en face de l'autre à une distance comprise entre 0,5 et 1 mm. L'espace entre les deux est rempli par une goutte de plastique spécial transparent, formant le milieu de couplage.

Ainsi la capacité entre l'entrée et la sortie est de l'ordre du picofarad. La tension d'isolement atteint 4 000 V, avec une résistance d'isolement d'environ 10^{12} Ω.

Le tableau ci-dessous donne les principales caractéristiques des trois grandes catégories de photocoupleurs.

Émetteur	Capteur	Spécifications		
		CTR	Bande passante	Bruit
Diode photoémettrice	Photodiode	0,1 à 0,3 %	élevée 5 à 10 MHz	faible
	Phototransistor	30 à 100 %	basse 0,3 à 0,5 MHz	moyen
	Photo-Darlington	100 à 1 000 %	très basse 10 à 30 kHz	élevé

CTR : coefficient de transfert; c'est le rapport entre la tension de sortie de la photodiode et le courant direct de la LED d'entrée. Pour un phototransistor et pour un photodarlington c'est le courant collecteur de sortie qui est à prendre en considération.

Un photocoupleur n'est pas parfaitement linéaire et les signaux de sortie peuvent être déformés par rapport à ceux d'entrée. La non-linéarité est comprise entre 1 et 5 %. Elle est due au rapport non linéaire lui-même qui existe entre la quantité de lumière émise par la LED et son courant direct.

Le coefficient de température du photocoupleur est faiblement négatif. Il résulte du coefficient de température négatif de la LED qui dépasse, celui positif, du photorécepteur.

Le bruit provient de la diode LED pour les courants directs supérieurs à 1 mA et du photorécepteur pour les courants inférieurs à 1 mA.

Les caractéristiques du coupleur varient avec le temps, car le rendement de conversion de la LED se dégrade en vieillissant.

Afin de réduire la non-linéarité les fabricants peuvent apparier la LED et le photorécepteur, de cette façon on obtient une valeur de 0,15 %.

On peut également monter dans le boîtier une LED et deux photodiodes. Le coefficient de température est pratiquement nul, la non-linéarité est faible et le bruit est réduit.

• **Principaux modèles catalogués**

Ils deviennent très nombreux; citons, en exemple, les principaux modèles *Hewlett Packard.*

— ***Photocoupleurs à grande vitesse***
Vitesse de transmission : 1 à 10 Mbits/s.
Coefficient de transfert : 7 à 700 %.
Courant d'entrée : 5 mA.

Description	Applications
sortie par transistor	circuits analogiques TTL/CMOS - TTL/LSTTL
sortie par circuit intégré	Porte logique
deux circuits dans le boîtier	Double porte logique

— ***Photocoupleurs à faible courant d'entrée et grand gain***
Vitesse de transmission : 3 k à 300 kbit/s
Coefficient de transfert : 250 à 400 %.
Courant d'entrée : 0,5 à 1,6 mA.

Description	Applications
sortie darlington	circuits logiques TTL/TTL LSTTL/TTL - CMOS/TTL
double canal, sorties darlington	Détecteur de polarité à faible courant d'entrée relais logique

— ***Photocoupleurs continu ou alternatif logique à détection de seuil***
Vitesse de transmission : 4 kHz.
Rapport de transfert de courant : 2,5 mA + 1,3 mA.
Courant d'entrée : 4,2 mA.

Applications : contacts de sécurité, détection de baisse de tension, surveillance de contacts de relais.

■ SENSEURS OPTIQUES PAR RÉFLEXION

On peut, à la rigueur, classer dans les photocoupleurs les senseurs optiques par réflexion destinés principalement à lire les codes en barres que l'on rencontre sur les produits d'alimentation dans les supermarchés, par exemple.

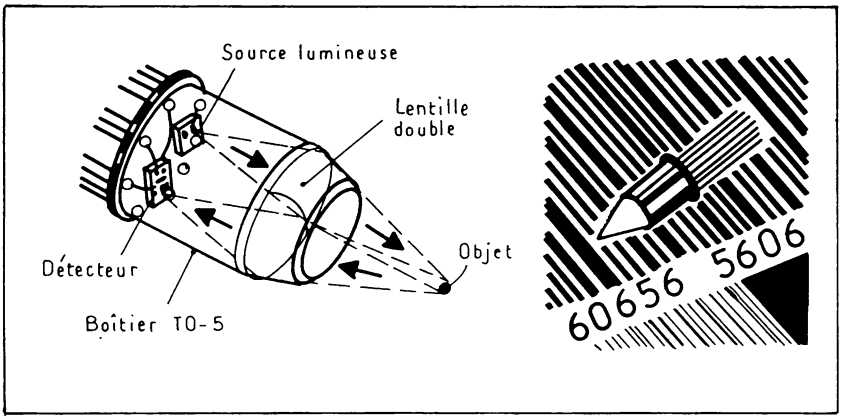


Fig. 13-28. — Principe du senseur pour la lecture du code en barres.

La figure 13-28 montre le principe du senseur. Dans un boîtier genre TO5 on monte côte à côte une diode LED et un phototransistor. Une lentille double concentre sur l'objet le flux lumineux et dirige le flux réfléchi par l'objet sur la partie photosensible de la pastille du phototransistor. La face avant du boîtier métallique est complétée par un cône plastique qui sert à contenir le double flux lumineux et à matérialiser le foyer des lentilles. Le point lumineux sur l'objet est de 0,19 mm. Il permet de lire des barres jusqu'à 0,3 mm de largeur.

Le senseur est monté à l'extrémité d'un support en forme de stylo. Il est relié à l'ordinateur et à la caisse enregistreuse par l'intermédiaire d'un amplificateur et d'un circuit numérique intégré dans le stylo.

Il suffit à l'opératrice de passer la pointe du senseur sur le code en barres du produit pour déclencher la facturation et mouvementer le stock.

Ce mouvement fait passer le point lumineux sur les parties sombres plus ou moins larges des bandes et sur les parties claires entre les bandes. Les variations du flux lumineux réfléchi modifient le courant collecteur du phototransistor. On obtient, ainsi le message codé détecté par l'ordinateur.

10. LES AFFICHEURS A PLASMA

Le terme plasma désigne dans les tubes à décharge certaines régions équipotentielles contenant un gaz ionisé électriquement neutre.

Les premiers tubes d'affichage sont les tubes « Nixie ». Ils ont la forme d'un tube électronique et contiennent une anode et dix cathodes séparées prenant la forme des dix chiffres. Ces chiffres sont superposés dans le tube. L'ampoule est vidée d'air et remplie par un gaz facilement ionisable, le néon par exemple. Lorsque la tension d'anode dépasse la tension d'ionisation du gaz, la cathode correspondante est entourée d'une lueur rougeâtre rendant le chiffre lumineux. Ces tubes nécessitent une tension anodique de l'ordre de 170 V.

Les afficheurs à plasma modernes sont basés sur le même principe, mais leur technologie a été complètement repensée. Ils se présentent sous la forme numérique à 7 segments, unitaires ou en barrettes multiples, dont les chiffres ont une hauteur comprise entre 20 et 120 mm.

Ils peuvent également constituer des panneaux d'affichage alphanumériques; depuis une ligne de 16 caractères jusqu'à un tableau de 25 lignes de 80 caractères chacune.

Chaque caractère est constitué par une matrice de 35 points. On peut apprécier la complexité de l'électronique de commande.

• **Technologie et mode de fonctionnement**

La figure 13-29 montre schématiquement la fabrication d'un afficheur à 7 segments et plusieurs digits. Elle comprend :

— *la plaque de verre supérieure,* sur laquelle a été déposée les 7 segments et leurs sorties en oxyde métallique conducteur et transparent grâce à sa très faible épaisseur;

— *la couche de diélectrique* transparente déposée sur l'oxyde métallique formant les 7 segments;

— *le scellement des deux plaques* au moyen d'un cadre de verre et d'intercalaires. On laisse, ainsi, un certain espace qui est rempli de néon, avant fermeture définitive.

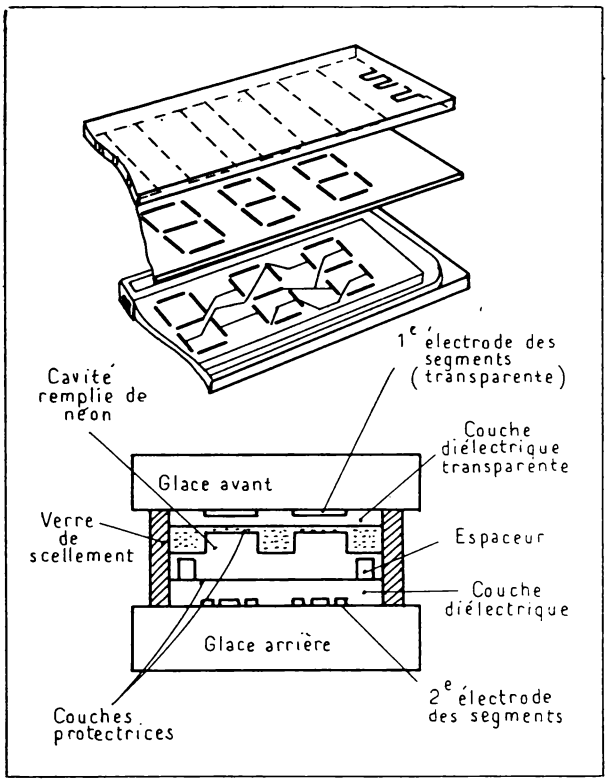


Fig. 13-29. — Fabrication d'un afficheur à plasma pour un digit de 7 segments.

La figure 13-30 donne le principe de la fabrication d'un digit de 5 × 7 points. La plaque de verre supérieure est recouverte par les lignes métallisées, tandis que la plaque de verre inférieure est métallisée pour former les colonnes. Les métallisations sont recouvertes du diélectrique. Les deux plaques de verre sont scellées grâce à un cadre de verre. L'espace entre elles est rempli de néon.

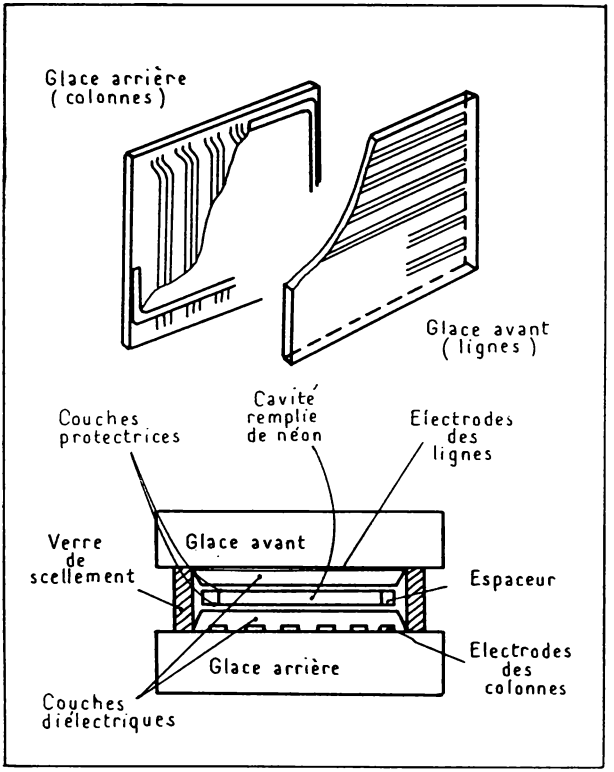


Fig. 13-30. — Fabrication d'un afficheur à plasma pour un digit de 5 × 7 points.

Le principe de fonctionnement est le même que celui qui a été exposé pour les DEL. Lorsqu'une tension suffisante est appliquée entre une ligne et une colonne, le gaz s'ionise entre les deux métallisations correspondantes pour un afficheur alphanumérique.

Un segment s'illumine dans un afficheur numérique lorsque les deux métallisations correspondantes présentent entre elles une d.d.p. supérieure à celle nécessaire pour ioniser le gaz.

Avec le néon, ces afficheurs s'illuminent en orange.

La figure 13-31 donne le diagramme des circuits nécessaires pour piloter un afficheur à points. Il est dit à rafraîchissement, car il peut alimenter successivement plusieurs caractères par multiplexage. Chaque caractère doit être rafraîchi chaque seconde un nombre de fois supérieur à 10, afin d'éviter tout scintillement perceptible :

$$f_R = f_H/n$$

f_R = fréquence de rafraîchissement
f_H = fréquence horloge
n = nombre de caractères à alimenter.

f_R est un paramètre important car il détermine la luminosité du caractère.

La tension d'alimentation doit être suffisante pour allumer correctement les caractères, mais pas plus importante, car, alors, les segments voisins de ceux alimentés risquent de s'illuminer légèrement, par extension du plasma. La lecture devient difficile ou impossible.

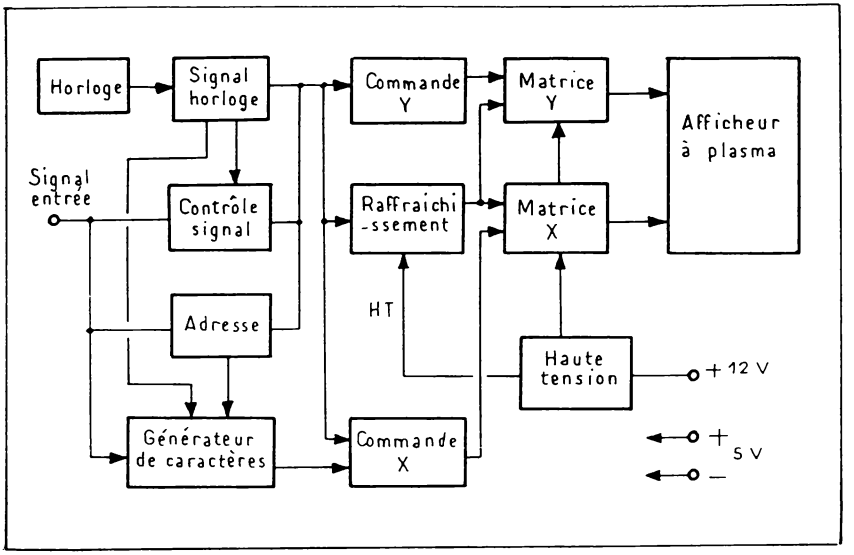


Fig. 13-31. — Diagramme de la commande d'un afficheur à plasma pour digit de 5 × 7 points.

Les afficheurs actuels équipés de leurs circuits de commande nécessitent les tensions suivantes : ± 5 V pour les circuits intégrés, + 12 V pour le convertisseur continu-continu qui fournit les 150 V nécessaires pour l'allumage du plasma.

11. LES CRISTAUX LIQUIDES

▪ PRINCIPE

Ce sont des cristaux dans lesquels on peut obtenir une modification d'orientation des molécules sous l'effet d'un champ électrique et ce à la température ordinaire. Ils sont basés sur le principe suivant. Les corps purs possèdent un point de transition entre les états solide et liquide parfaitement défini. On a observé que les cristaux nématiques ont des molécules organiques de forme allongée et alignées dans une seule et même direction. Si on disperse dans le cristal une petite quantité d'une impureté ionique dissociée et qu'on la soumette à un champ électrique, il se produit simultanément un alignement des axes des molécules dans une direction définie par rapport à celle du champ et une mise en mouvement des ions vers les électrodes. Les ions rencontrent sur leur passage les molécules et les mettent en mouvement. Il en résulte une forte turbulence moléculaire et la solution, initialement transparente se trouble et prend un aspect laiteux. Si le champ électrique est interrompu, les molécules reprennent leur arrangement initial, la perturbation disparaît et la transparence revient. En ajoutant d'autres impuretés on obtient des modifications de couleur réfléchie par le cristal en fonction du champ.

On peut les éclairer par réflexion ou par transparence; ils sont utilisés pour l'affichage et la visualisation dans les équipements électroniques.

Un afficheur est composé (fig. 13-32) de deux plaques de verre parallèles. Sur la plaque avant on dépose, par évaporation cathodique, une couche transparente d'oxyde d'indium ou d'étain. Par photogravure on forme les configurations

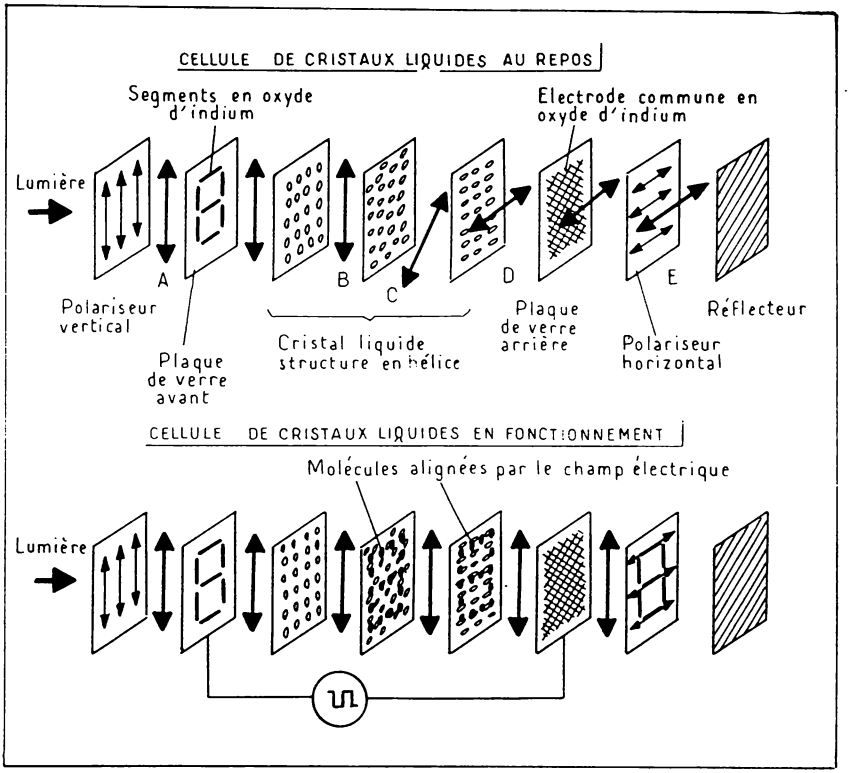


Fig. 13-32. — Principe de fonctionnement des afficheurs à cristaux liquides.

correspondantes à l'affichage : 7 segments, 16 segments, 5 × 7 points, échelles, signes mathématiques, etc., ainsi que leurs sorties sur les côtés de la plaque de verre.

La plaque de verre arrière est revêtue uniformément par la métallisation, c'est l'électrode commune.

Un traitement des surfaces internes du verre oblige les molécules du cristal liquide à adopter l'orientation prédéterminée et perpendiculaires entre elles. Les molécules s'orientent ainsi entre les deux plaques en quart d'hélice (structure twistée).

Les deux plaques sont soudées sur un cadre de 10 μm d'épaisseur en verre qui est rempli de cristal liquide sous vide.

On colle sur les deux faces extérieures des plaques de verre les feuilles de polarisation croisée.

Enfin, pour un afficheur réflectif, on fixe une couche métallique brillante derrière la cellule.

■ FONCTIONNEMENT

Au repos, les électrodes ne sont pas alimentées, ou plutôt, alimentées par des signaux en phase, ne produisant aucune ddp entre elles (fig. 13-32 *a*).

La lumière est polarisée verticalement par le polariseur avant, elle traverse

le verre. Elle est twistée par le cristal liquide et se trouve polarisée horizontalement. Elle traverse le verre et le polariseur arrière. Elle est réfléchie par le réflecteur et refait le même trajet en sens inverse. L'observateur ne voit sur l'afficheur qu'une teinte claire uniforme, sans aucune indication. Cependant, 50 % de la lumière incidente est absorbée par les polariseurs.

En fonctionnement, les segments du verre avant et l'électrode commune du verre arrière sont alimentés par des signaux en opposition de phase, produisant une ddp entre elles (fig. 13-32 *b*).

La lumière incidente est polarisée verticalement, elle traverse le verre. Par l'effet du champ électrique et uniquement entre les segments commandés, l'orientation des molécules des cristaux liquides se fixe en fonction du champ et non plus de celle due au traitement de surface des plaques de verre. La polarisation de la lumière reste verticale; elle est arrêtée par le polariseur arrière et ne peut être réfléchie. Les segments commandés apparaissent en sombre sur fond clair. Le contraste est de 30:1.

Pour des applications spéciales on peut fabriquer des afficheurs transmissifs et non plus réflectifs. On supprime le réflecteur et on éclaire l'afficheur par l'arrière. Selon la disposition des deux filtres de polarisation on peut fabriquer deux variantes. Si les filtres sont croisés, on obtient des symboles foncés sur fond clair. S'ils sont dans le même sens, les symboles sont clairs sur fond foncé. Ces afficheurs se prêtent aux projections sur écran.

■ DIFFÉRENTS MODÈLES

Il existe un grand nombre d'afficheurs catalogués; on distingue :

— *les afficheurs à 7 segments,* hauteur des chiffres : 4,5 à 17,7 mm, tension : 3 à 5 V, fréquence : 25 à 200 Hz, consommation : 1,6 à 20 μA. Il existe des barrettes jusqu'à 16 chiffres alimentées par un circuit intégré multiplexeur par 3;

— *les afficheurs à 16 segments,* alphanumériques, jusqu'à 16 caractères devant être multiplexés au taux de 4;

— *les afficheurs à points 5 × 7,* alphanumériques, jusqu'à 16 caractères devant être multiplexés au taux de 7. Consommation 5 $\mu A/cm^2$.

Il est possible de fabriquer un afficheur jusqu'à 40 caractères en deux lignes, avec un multiplexage par 18; à ce moment la fréquence d'horloge est comprise entre : 25 × 18 = 450 Hz et 200 × 18 = 3 600 Hz.

■ COMMANDE DIRECTE

Les cristaux liquides sont commandés par une tension alternative, car une tension continue provoque leur destruction par électrolyse.

Chaque électrode nécessite une commande qui est effectuée par la méthode de l'inversion de phase.

Le compteur fournit les signaux en code binaire sur quatre fils (16 données) pour les afficheurs numériques et sur six fils (64 données) pour les afficheurs alphanumériques.

La figure 13-33 donne le schéma de principe pour un digit à 7 segments. Le décodeur à mémoire MOS détermine les segments à commander en fonction du signal fourni par le compteur. Le multivibrateur crée les impulsions rectangulaires.

Lorsque le segment doit être excité, le transistor MOS T conduit, l'électrode et la contre-électrode sont attaqués par deux signaux V en opposition de phase, soit deux V crête à crête (V_{xl}). Lorsque le segment doit être au repos, le transistor T est bloqué; l'électrode suit les variations de la contre-électrode, les deux signaux V sont en phase et la tension résultante aux bornes du segment est nulle.

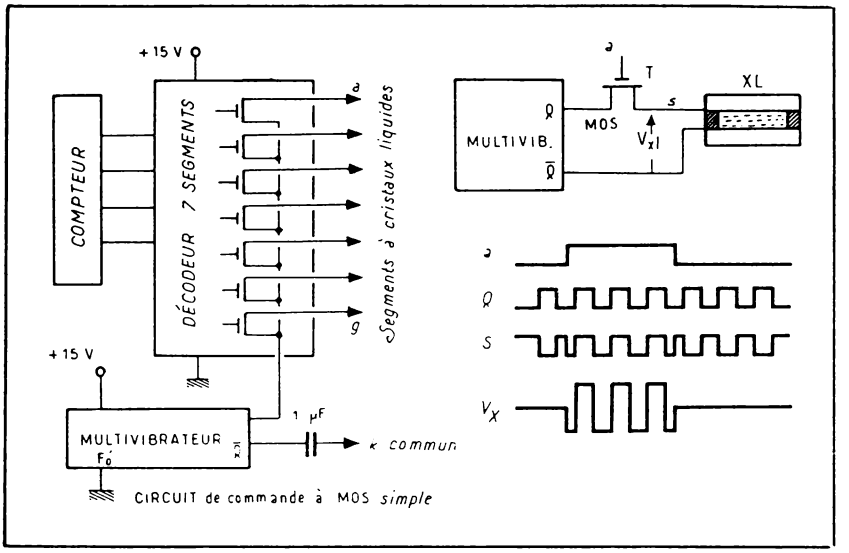


Fig. 13-33. — Schéma de principe de l'alimentation d'un segment de cristal liquide.

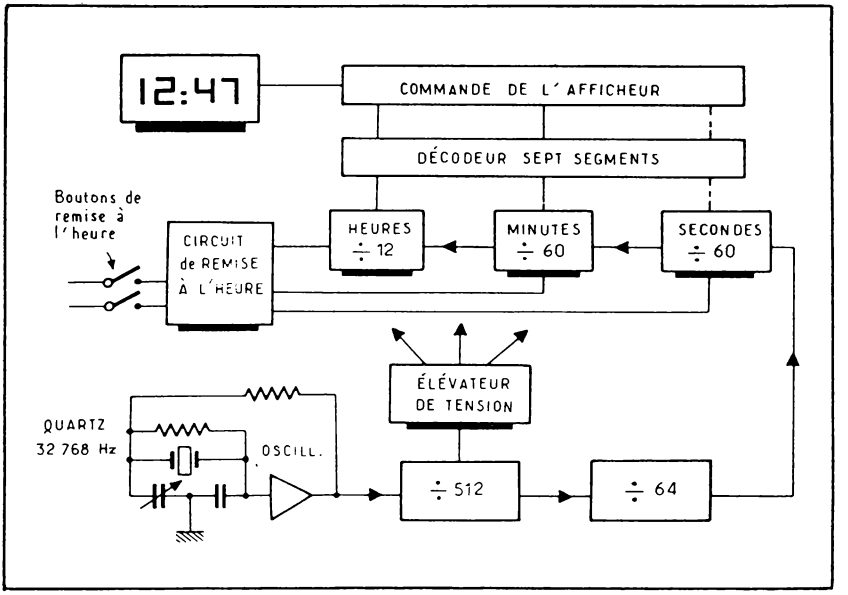


Fig. 13-34. — Schéma de principe du fonctionnement d'une montre à cristaux liquides.

A titre de curiosité, la figure 13-34 donne le schéma de principe d'une montre-bracelet à afficheur par cristaux liquides. L'oscillateur à quartz est réglé sur 32 768 Hz; le signal est divisé par 512, puis par 64 par un circuit intégré MOS, soit 1 Hz. Il est appliqué au compteur des secondes qui commande le chiffre correspondant. Toutes les 60 secondes, une impulsion est transmise au compteur des

minutes qui commande le chiffre des minutes et annule celui des secondes. Toutes les 60 minutes, une impulsion est transmise au compteur des heures qui lui ne repasse pas à zéro à 60, mais à 12. Le diviseur par 512 fournit les signaux rectangulaires de tension suffisante pour commander les cristaux liquides. En effet, la montre est alimentée par une seule pile miniature de 1,5 V.

▪ LES AFFICHEURS COLORÉS

Ce sont des afficheurs à cristaux liquides dichroïques en couleur. Les deux polariseurs sont supprimés, ce qui permet un angle total de vision de 180° et la lecture par les porteurs de lunettes solaires polarisantes. Le verre de surface est moins sensible aux rayures que le polariseur et cette fabrication est mieux protégée contre l'humidité.

Ils ne comprennent plus que les deux plaques de verre portant les électrodes, le réflecteur et les cristaux liquides dans lesquels on a introduit des pigments colorés.

Au repos, les molécules orientées dans le sens normal cachent les grains de couleur et présentent une surface uniforme et claire.

En fonctionnement, les segments commandés provoquent une orientation des molécules en fonction du champ, c'est-à-dire perpendiculairement aux électrodes. A ce moment, les pigments colorés sont visibles. Les segments commandés apparaissent en couleur pastel sur fond clair.

Il est possible dé proposer plusieurs couleurs.

12. LES AFFICHEURS ÉLECTROLYTIQUES (ELD)

L'affichage électrolytique est un nouveau procédé de visualisation étudié par le LETI du CEA. C'est un afficheur passif à faible consommation. Il présente les avantages suivants :

— Contraste excellent sous tous les angles d'observation (180°).
— Tension de commande de 1 V.
— Gamme de température de fonctionnement : − 40 °C à + 80 °C.
— Énergie consommée par commutation : 80 à 100 $\mu J/mm^2$.
— Vitesse de commutation : 100 à 200 ms.

Par contre, il ne peut pas être multiplexé pour l'instant en raison de l'absence d'un phénomène de seuil.

Une cellule d'affichage comprend :

— Une lame de verre recouverte d'oxyde transparent, gravée en fonction des segments et de leur sortie. Une couche d'isolement également gravée définit la géométrie d'affichage.
— Une lame de verre recouverte d'argent.
— Entre les deux lames, espacées de 100 μm environ, on coule un électrolyte. La cellule est hermétiquement fermée.

Pour l'affichage une impulsion de 1 V, pôle négatif sur l'électrode active provoque un dépôt sur le segment considéré. La mémorisation de l'information est conservée tant qu'une impulsion de 1 V, pôle positif sur l'électrode active ne vienne dissoudre l'argent sur le segment préalablement sélectionné. La densité de courant est de 50 à 100 mA/cm^2 pendant 100 à 200 ms. La consommation est proportionnelle au nombre de commutations et indépendante de la durée d'affichage.

Les chiffres à 7 segments peuvent atteindre 15 à 20 mm de hauteur.

Les chiffres mémorisés apparaissent en sombre (argent) sur un fond clair (oxyde transparent sur la couche d'isolement).

Ce type d'afficheur est intéressant car il permet d'éliminer les circuits de

rafraîchissement de l'information qui ne sont plus nécessaires. La durée d'affichage importe peu, car aucune consommation n'est fournie pendant cette période. Il peut concurrencer les cristaux liquides pour certaines applications, en particulier en automobile pour le tableau de bord.

13. LES LIAISONS PAR FIBRE OPTIQUE

■ FIBRE OPTIQUE

Une fibre optique est un moyen de transmission. Elle est constituée par un premier milieu d'indice de réfraction n1 appelé *cœur optique,* entouré d'un second milieu d'indice n2 appelé *gaine optique, « cladding » ou manteau.* L'indice de réfraction du cœur est plus élevé que celui de la gaîne optique.

Lorsque la lumière est injectée dans le cœur, sous certaines conditions, elle se propage, soit en ligne droite, soit par une suite de réflexions internes. Elle peut ainsi suivre les courbures de la fibre lorsqu'elles ne sont pas trop importantes. On classe les différents types de fibre optique, selon les critères suivants :

— *diamètre du cœur :* on distingue les *fibres monomodes* dont le diamètre est inférieur à 10 μm, des *fibres multimodes* dont le diamètre est supérieur à 50 μm;
— *profil d'indice du cœur :* on rencontre les fibres à *saut d'indice,* celles à *échelon d'indice* constant et celles à *gradient d'indice* qui décroît progressivement à mesure que l'on s'éloigne de l'axe de la fibre;
— *composition de la fibre :* verres, silice, plastiques, etc.;
— *forme de la fibre :* cœur cylindrique, elliptique, etc.

• **Fibres monomodes :** le diamètre du cœur est de l'ordre de 5 à 6 μm et les indices n1 et n2 sont choisis de façon qu'un seul mode puisse se propager dans la fibre. Ce type ne présente pas de dispersion modale, ce qui lui confère une bande passante de plusieurs GHz.km (fig. 13-35).

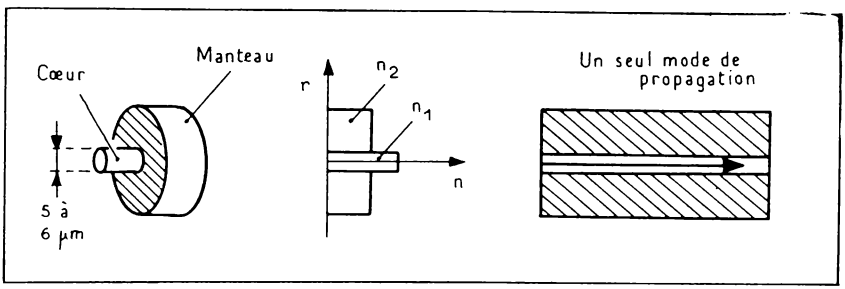


Fig. 13-35. — Constitution et mode de propagation d'une fibre optique monomode.

• **Fibres multimodes à saut d'indice :** le diamètre du cœur est relativement grand : 100 à 600 μm. Le nombre de modes susceptibles de se propager dans la fibre atteint facilement plusieurs centaines. La dispersion modale que ce mode entraîne limite sérieusement la bande passante entre 10 à 50 MHz.km (fig. 13-36).

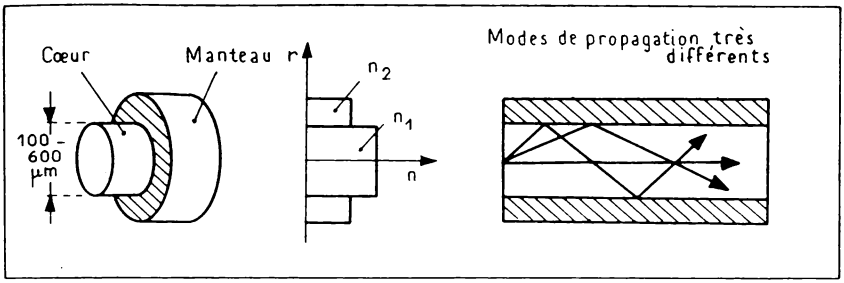


Fig. 13-36. — Constitution et mode de propagation d'une fibre optique à saut d'indice.

• **Fibres multimodes à gradient d'indice :** le diamètre du cœur atteint 50 μm. Dans ces fibres les rayons obliques se propagent plus vite que les rayons proches de l'axe tout en suivant des chemins plus longs. On réduit ainsi la dispersion intermodale. La bande passante atteint plusieurs GHz.km (fig. 13-37). Ce type de fibre est aussi appelé « *Selfoc* ».

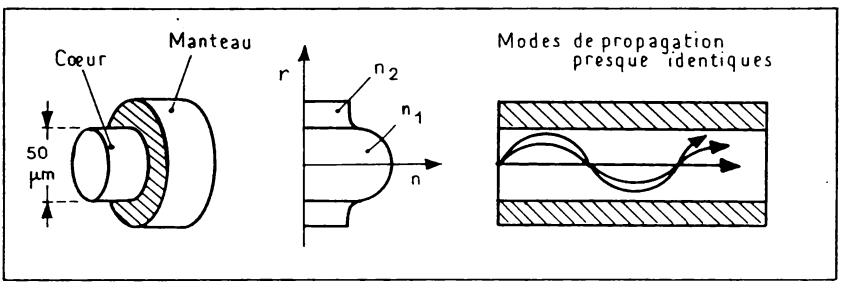


Fig. 13-37. — Constitution et mode de propagation d'une fibre optique à gradient d'indice.

• **Fibres optiques à faisceaux :** c'est une concentration de 10 à 300 fibres à saut d'indice. L'atténuation d'un faisceau se situe entre 30 et 100 dB/km. La largeur de bande est de l'ordre de 1 MHz.km.

▪ CARACTÉRISTIQUES PRINCIPALES DES FIBRES OPTIQUES

Les caractéristiques les plus importantes sont les suivantes :

• **Atténuation :** en désignant par P_{LE} et P_{LS} les puissances lumineuses à l'entrée et à la sortie d'une fibre optique, l'atténuation A est égale :

$$AdB = 10 \log (P_{LE}/P_{LS})$$

Elle est due à l'absorption propre du matériau constitutif de la fibre et à la diffusion latérale. L'absorption est fonction de la longueur d'onde du rayonnement lumineux ainsi que de la teneur en certaines impuretés telles que le fer, le chrome, le cobalt, le cuivre... La figure 13-38 donne la courbe d'atténuation typique qui détermine deux zones spectrales préférentielles pour l'utilisation des fibres monomodes et multimodes.

Dans la zone 1, entre 800 et 900 nm, on utilise surtout les fibres multimodes et dans la zone 2 vers 1,3 μm les fibres monomodes.

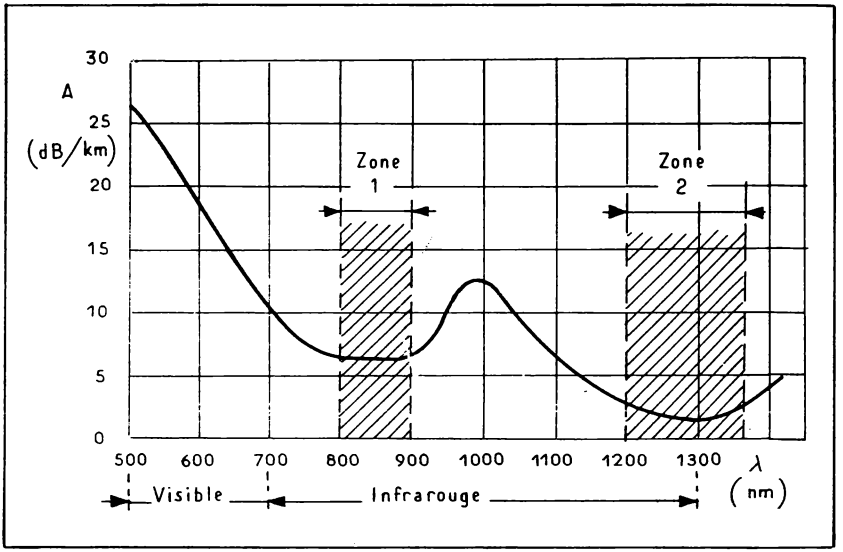


Fig. 13-38. — Courbe d'atténuation des fibres optiques en fonction de la fréquence. Détermination des zones 1 et 2 d'utilisation.

• **Bande passante :** une impulsion lumineuse entrant dans la fibre se retrouve déformée et pratiquement toujours élargie à la sortie. Par suite, des impulsions rectangulaires à l'entrée ne seront séparables que si leur fréquence est inférieure à une certaine limite. Les causes principales de ces déformations sont : la variation de la vitesse de groupe en fonction de la longueur d'onde et l'absorption par le matériau.

L'effet de dispersion, traduit par l'élargissement des impulsions, est d'autant plus important que le nombre de modes de propagation est plus élevé. C'est pourquoi les fibres monomodes présentent la bande passante la plus large.

En général la limite de la bande passante est inversement proportionnelle à la longueur de la fibre, ou à sa racine selon les conditions d'utilisation.

• **Ouverture numérique :** pour que les rayons lumineux puissent se propager dans le cœur d'une fibre optique il faut que leur inclinaison par rapport à l'axe soit inférieur à une limite θ_M. Cette ouverture numérique (ON) détermine la fraction de puissance lumineuse qu'une fibre peut accepter dans un rayonnement incident; entre 0,15 et 0,30.

C'est le sinus de l'angle moitié du cône d'acceptation des rayons lumineux incidents :

$$\text{Sin } \theta = (n_1^2 - n_2^2)^{1/2}$$

• **Caractéristiques mécaniques :** les principales sont : diamètre du cœur, diamètre de la gaine, concentricité cœur-gaine, température de fonctionnement, résistance à la traction, rayon de courbure minimal.

■ TECHNOLOGIE DE FABRICATION DE LA FIBRE OPTIQUE

C'est la silice extra-pure qui permet de réaliser les fibres ayant l'atténuation la plus faible aux longueurs d'ondes utilisées entre 800 et 900 nm. Pour fabriquer

le cœur et le manteau on doit disposer de deux corps suffisamment voisins du point de vue mécanique et donnant chacun l'indice désiré. On dope la silice par phase gazeuse, par diffusion, ou encore par échange d'ions.

Plusieurs méthodes de fibrage sont employées :

— *Méthode barreau-tube :* on descend dans le four un barreau qui devient après fusion le cœur de la fibre et un tube extérieur qui sera la gaine. Au moment de la fusion suivi de l'étirage du barreau et du tube, les deux verres s'accolent formant la fibre.

— *Méthode double-creuset :* on utilise deux creusets concentriques contenant les deux types de verre ou de silice. Ils sont portés au point de ramollissement et une machine tire la fibre comprenant le cœur et le manteau. Le creuset ne doit pas polluer les verres, il est généralement en platine (fig. 13-39).

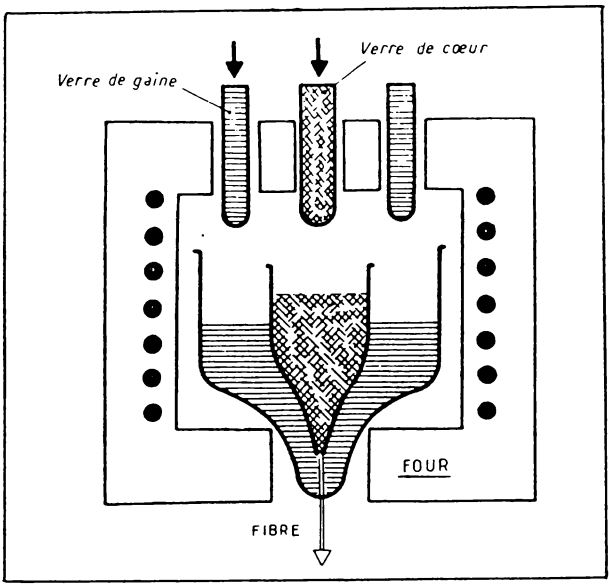


Fig. 13-39. — Tirage d'une fibre optique par la méthode du double creuset.

— *Méthode à ébauche :* on dépose sur un mandrin la silice dopée devant former le manteau par hydrolyse à la flamme, ou par dépôt en phase vapeur. On retire le mandrin et on injecte à l'intérieur du tube la silice du cœur qui se vitrifie.

La seconde étape dans la fabrication de l'ébauche est le rétreint qui transforme le tube avec ses dépôts en un barreau plein de grandes dimensions, mais homothétique de la fibre future, c'est-à-dire avec le même rapport des diamètres.

L'ébauche est placée dans un four qui ramollit sa partie inférieure. Elle est étirée pour produire la fibre définitive.

Les câbles optiques en plastique ont des atténuations nettement plus élevées que celles du verre et surtout celles de la silice, soit au moins 300 dB/km. Cependant ces câbles sont simples d'emploi et se coupent avec une lame de rasoir. Les câbles optiques en verre ne se fabriquent plus par suite de leur trop grande fragilité.

Quelle que soit la méthode de fibrage utilisée, des contrôles très précis assurent une rigoureuse exactitude des dimensions du cœur et du manteau.

Les câbles sont protégés par une épaisse couche de plastique.

Par exemple, un câble monofibre peut comprendre : la fibre en silice dopée, une enduction de silicone et un enrobage de tétrafluoréthylène.

Les câbles groupant plusieurs fibres optiques sont renforcés du point de vue mécanique par un porteur en acier et par une tresse de fils de cuivre. La gaine extérieure est en polychlorure de vinyle. On obtient, ainsi, un câble très robuste qui peut être déroulé dans les caniveaux souterrains contenant les câbles téléphoniques.

■ CARACTÉRISTIQUES CATALOGUÉES

- **Fibre optique silice-silicone à saut d'indice**
  Affaiblissement à 850 nm : < 15 dB/km.
  Diamètre de la fibre : 200 μm - 400 μm - 600 μm.
  Bande passante : 20 MHz.km - 15MHz.km - 10 MHz.km.
  Ouverture numérique : 0,20.
  Existe en fibre unique, ou en câbles 2 et 6 fibres.
  Pour liaisons jusqu'à 1 km avec des débits maximaux de 20 à 30 MHz.

- **Fibre optique silice dopée à saut d'indice**
  Affaiblissement à 850 nm : $\leq$ 5 dB.
  Diamètre de la fibre : 120 μm.
  Bande passante : 200 MHz.km.
  Ouverture numérique : 0,16.
  Existe en monofibre et en câbles 2 à 8 fibres.
  Pour liaisons jusqu'à 2 km, avec un débit maximal de 50 MHz.

- **Fibre optique silice dopée à gradient d'indice**
  Affaiblissement à 850 nm : < 5 dB
  Diamètre de la fibre : 125 μm (cœur 55 μm).
  Bande passante : 500 MHz.km.
  Ouverture numérique : 0,25.
  Pour liaisons plus longues ou à plus grand débit (< 150 Mbits).

- **Fibre optique silice dopée monomode**
  Affaiblissement à 850 nm : 2 dB.
  Diamètre de la fibre : 100 μm (cœur 10 μm).
  Bande passante : > 1 GHz.km.
  Ouverture numérique : 0,03.
  Pour liaison jusqu'à plusieurs kilomètres à haut débit.

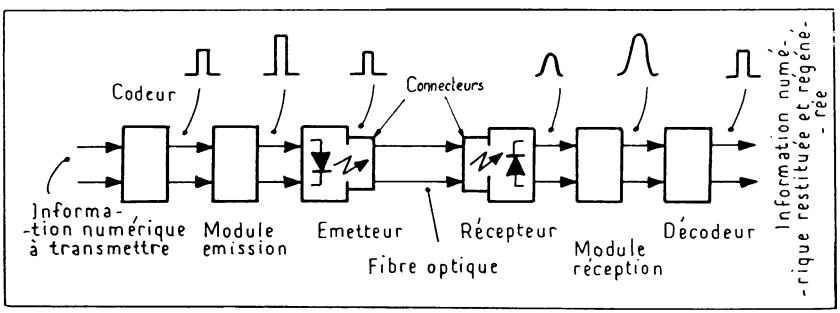


Fig. 13-40. — Synoptique d'une liaison par fibre optique.

▪ TRANSMISSION PAR FIBRE OPTIQUE

Le synoptique d'une liaison par fibre optique est schématisé sur la figure 13-40, il comprend :

— *Le codeur ou transcodeur,* il reçoit une information numérique et le transcode pour l'adapter à la transmission.
— *Le module d'émission,* il transforme les signaux logiques en impulsions de courant d'injection.
— *L'émetteur,* il convertit les impulsions de courant en puissance optique qu'il injecte à l'entrée de la fibre optique. Il est constitué par une diode électroluminescente spéciale ou par une diode laser.
— *La fibre optique,* elle transporte la lumière d'un point à un autre.
— *Le récepteur;* il reçoit la puissance optique disponible à l'extrémité de la fibre optique et la transforme en impulsion de courant. Il comprend une photodiode PIN ou une photodiode à avalanche.
— *Le module de réception,* il transforme les impulsions de courant en signaux logiques.
— *Le décodeur ou transcodeur,* il restitue l'information numérique dans son code initial, en la régénérant afin d'éliminer les déformations dues à la transmission.
— *Les systèmes de connexion,* ils relient la fibre optique à l'émetteur et au récepteur. Ce sont des composants de haute précision nécessaires pour aligner correctement la diode émissive avec le cœur de la fibre et l'inverse à la réception. Des pertes importantes peuvent être causées par les connecteurs.

▪ ÉMETTEURS POUR FIBRES OPTIQUES

Ce sont, soit des diodes électroluminescentes, soit des diodes laser.

• **Diodes électroluminescentes,** ce sont des diodes à Ga Al As émettant entre 830 et 850 nm généralement avec une ouverture numérique de 0,55 nettement plus élevée que celle des fibres optiques, afin de faciliter la liaison. Leur puissance s'échelonne entre 200 et 500 mW. Leur temps de montée est compris entre 6 et 30 ns.

Le diamètre de leur surface émissive est adaptée au type et à la dimension de la fibre optique utilisée. Leur présentation est spécialisée pour cet usage.

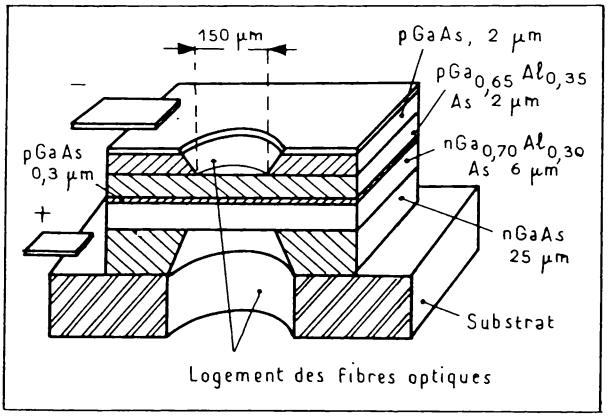


Fig. 13-41. — Une LED spécialisée pour la liaison par fibre optique.

La figure 13-41 montre la coupe du cristal de la diode. Sur cet exemple un orifice de 150 μm de diamètre est prévu pour la liaison avec la fibre optique. Dans cet orifice on place :

— *soit un barreau* qui aboutit à la partie supérieure du boîtier spécial prévu pour être fixé dans le connecteur. L'extrémité du barreau optique doit se raccorder très exactement avec le centre du cœur de la fibre optique. C'est la présentation la plus courante.

— *soit une queue de cochon (pigtail),* c'est une fibre optique de 10 à 20 cm de longueur qui est fixée dans l'orifice de la diode et qui sort du boîtier. Le fabricant de l'ensemble doit étudier la fixation de cette queue de cochon à la fibre optique de la liaison. Les principaux fabricants livrent leurs diodes sous les deux versions.

• **Diodes laser**

Ces diodes émettent une lumière cohérente dans un faisceau très étroit, dans une direction perpendiculaire aux lignes de courant traversant les hétérojonctions. Ce point est favorable pour un bon couplage avec les fibres.

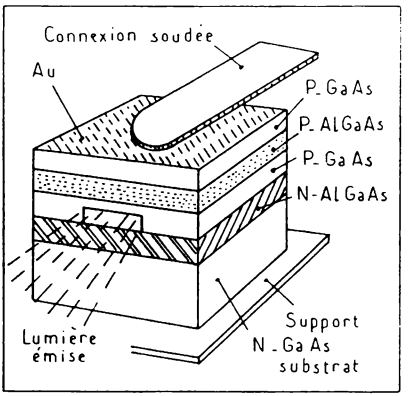


Fig. 13-42. — Vue théorique d'une diode laser à double hétérostructure.

La figure 13-42 donne une vue schématique d'une diode laser à double hétérostructure à Ga As et Ga Al As. Sa longueur d'onde est de 840 nm, avec une puissance de sortie de 2 mW, la puissance couplée dans la fibre est de l'ordre de 1 mW; temps de montée 0,5 ns. Ces diodes sont montées de la même façon que les LED, c'est-à-dire, soit avec un barreau adapté à un type de connecteur, soit avec une queue de cochon.

■ RÉCEPTEURS POUR FIBRE OPTIQUE

• **Diodes PIN :** ces photodiodes sont montées dans des boîtiers semblables à ceux prévus pour les émetteurs.

La surface photosensible du cristal est surmonté, soit par un barreau pour montage dans un connecteur, soit par une queue de cochon. Les caractéristiques de la diode sont adaptées à cette application : diamètre de la surface détectrice : 600 à 900 μm, ouverture numérique : 0,55, sensibilité à 840 nm en μA/μW : 0,4, temps de montée : 1 ns, courant d'obscurité : 5 nA, fréquence d'utilisation : 30 MHz.

• **Diodes à avalanche :** dans ces diodes à 4 couches, les photons libèrent des paires électrons-lacunes; le courant produit provoque une avalanche qui permet de multiplier le courant photoélectrique jusqu'à 100.

Ces diodes présentent une sensibilité élevée qui permet de les utiliser jusqu'à 1 GHz. Cependant, elles nécessitent une polarisation comprise entre 170 et 370 V et ont un bruit de fond plus élevé dû à l'effet d'avalanche. Ces diodes, montées dans les boîtiers spéciaux, sont destinées à fonctionner en réception avec les diodes laser en émission. Caractéristiques : diamètre de la fibre de couplage : 180 - 350 - 580 μm, ouverture numérique : 0,5 - sensibilité : 0,4 A/W - gain : > 100 - temps de réponse : 0,5 - 1 - 2 ns - courant d'obscurité : 1,5 - 5 nA.

■ ÉMETTEUR-RÉCEPTEUR

Thomson-CSF a mis sur le marché la diode *EROS* qui fonctionne alternativement en émission et en réception. En plaçant deux de ces diodes, une à chaque extrémité de la fibre optique, on réalise une liaison bilatérale.

Caractéristiques :

— *en émission :* puissance optique : 200 à 700 μW, temps de montée : 10 ns - longueur d'onde : 840 nm - courant direct : 100 mA - diamètre de la surface effective : 180 μm;

— *en réception :* temps de montée : 2 ns - sensibilité : 0,1 A/W - courant d'obscurité : < 1 nA - polarisation : 18 V - gain : $\geq$ 10 - montage dans un boîtier à barreau pour connecteur.

La figure 13-43 montre la réalisation d'une liaison à fibre optique. On distingue : à gauche la LED dans son boîtier spécial à barreau, le connecteur, la fibre optique et la photodiode montée dans le connecteur de réception, à droite.

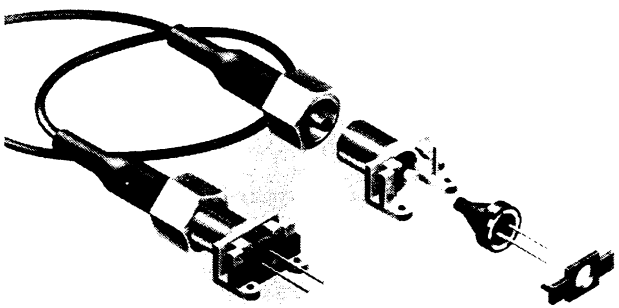


Fig. 13-43. — Vue d'une diode LED à barreau (à gauche), son connecteur AMP, la fibre optique, le connecteur et la photodiode de réception montée *(Motorola).*

■ APPLICATIONS DES FIBRES OPTIQUES

Ces applications découlent des caractéristiques mêmes de ce type de liaison, citons entre autres :

— grande largeur de bande de transmission;
— insensibilité aux interférences H.F. et aux parasites électromagnétiques;
— pas de rayonnement du signal, donc pas de diaphonie entre voies;
— potentiel séparé entre émetteur et récepteur, isolation électrique totale, pas de risque de court-circuit;
— pas d'étincelle aux contacts optiques, sans danger en milieux explosifs;
— grande flexibilité pour les petites dimensions;
— gains en poids et encombrement.

CHAPITRE XIV

L'EFFET TRANSISTOR

1. LE FONCTIONNEMENT THÉORIQUE DU TRANSISTOR

Un transistor est formé de deux jonctions de polarité opposée placées en série. On peut donc obtenir deux types de transistors *n-p-n* et *p-n-p*. Pour que l'effet transistor se manifeste il faut que l'ensemble soit constitué par le même monocristal, et que la partie centrale, la base, soit très mince. L'étude du comportement des électrons et des lacunes de ces trois zones est menée comme pour la jonction de diode au chapitre VII.

▪ TRANSISTOR n-p-n

Soit un transistor *n-p-n* au repos, c'est-à-dire non branché à une source extérieure (fig. 14-1). Le raisonnement pour chacune des jonctions est le même que celui qui a été exposé pour les diodes. Il s'établit deux barrières de potentiel B_1 et B_2 au niveau des deux jonctions. Les champs internes $e1$ et $e2$ sont de sens opposés. Aux extrémités de la base, il se forme une région sans lacunes libres, ionisée négativement. Au collecteur et à l'émetteur près de la base, il se forme une région sans électrons libres, ionisée positivement.

Si on branche une source extérieure entre collecteur et émetteur, on ne relève que le passage d'un courant inverse, quel que soit le sens de la polarité. En effet, il y a toujours une jonction dans le sens bloqué qui s'oppose au passage du courant.

Pour obtenir le fonctionnement du transistor, il y a lieu de brancher deux sources de tension, comme indiqué sur la figure 14-2. La source V_{CC} pôle positif au collecteur et pôle négatif à l'émetteur. La source V_{BB} pôle positif à la base et pôle négatif à l'émetteur. Dans un transistor la jonction base-émetteur doit toujours être polarisée dans le sens passant.

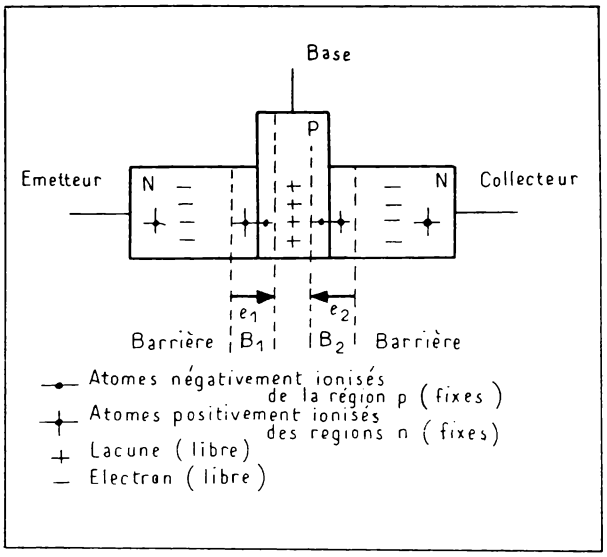


Fig. 14-1. — Le transistor *n-p-n* au repos, non branché à une source extérieure (les flèches indiquent le sens traditionnel du courant du plus vers le moins).

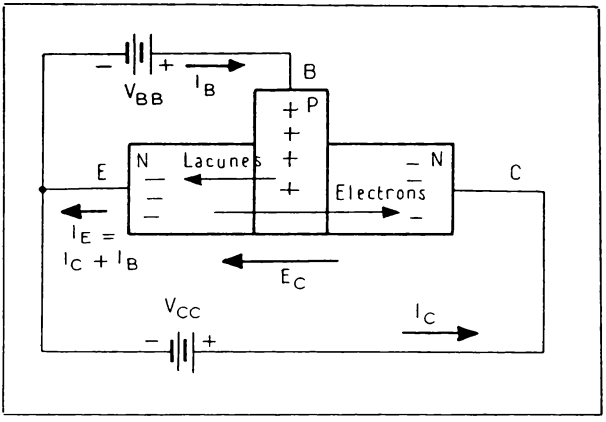


Fig. 14-2. — Le transistor *n-p-n* polarisé correctement.

Les lacunes apportées par V_{BB} sur la base vont se recombiner avec les atomes ionisés négativement, supprimer la barrière de potentiel B_1, se recombiner avec les électrons de l'émetteur; le courant de base prend naissance.

A ce moment, les électrons de l'émetteur peuvent se recombiner avec les lacunes de la base et sous l'action du champ électrique E_C atteindre le collecteur; le courant collecteur peut débuter.

Sur la figure 14-2 les flèches indiquent le sens traditionnel du courant et du champ du plus vers le moins; il représente le courant des lacunes.

On est en présence de la caractéristique principale de l'effet transistor : *un fort courant traverse une jonction polarisée en inverse par suite de la proximité d'une jonction polarisée en direct.*

Le courant émetteur est toujours plus important que le courant collecteur puisqu'il s'y ajoute le courant de base. C'est cependant sur la jonction base-col-

lecteur que la puissance, donc l'échauffement, se produit, par suite du gain en courant du transistor. Cette question est étudiée par la suite.

Si on inverse la polarité de V_{CC}, sans toucher à V_{BB}, un courant très intense va circuler, aucun effet ne freinant la diffusion des électrons dans les deux barrières de potentiel. Comme en fabrication la jonction émetteur-base est plus petite que la jonction collecteur-base, il se produit une destruction immédiate du transistor.

Si on inverse, à la fois, la polarité de V_{CC} et de V_{BB}, les électrons en provenance du collecteur sont en surnombre à la barrière de potentiel B_1. Pour la même raison technologique, le transistor est détruit.

▪ TRANSISTOR *p-n-p*

Le fonctionnement du transistor *p-n-p* est donné sur le schéma de la figure 14-3. On inverse la polarité de V_{CC} et de V_{BB}; les courants sont, bien entendu, inversés.

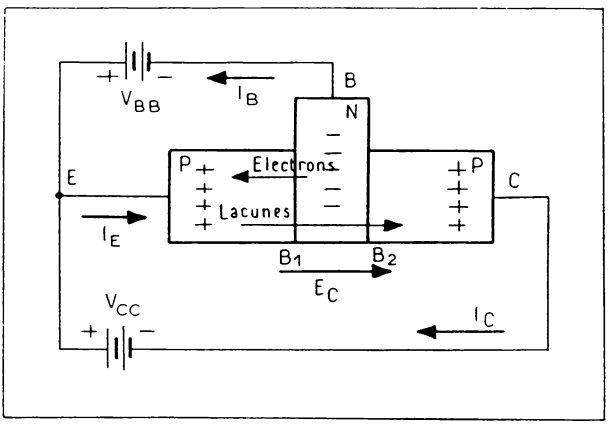


Fig. 14-3. — Le transistor *p-n-p* en fonctionnement.

La batterie V_{BB} apporte les électrons nécessaires pour supprimer la barrière de potentiel B_1. Le courant de base prend naissance. Les lacunes de l'émetteur vont se recombiner avec les électrons de la base. Les lacunes en surnombre sont accélérées par le champ électrique E_C, créé par V_{CC} et le courant émetteur-collecteur peut prendre naissance.

2. LES SYMBOLES ET INDICES

Les symboles et indices se rapportant aux transistors ont été normalisés; ils proviennent plus ou moins des appellations des U.S.A. et sont suivis par la majorité des fabricants sur leurs catalogues. On trouvera ci-après les plus courants.

En règle générale les symboles désignent :

— les grandeurs électriques (courant, tension...),
— les paramètres électriques (impédance, admittance...),
— les grandeurs diverses (température, temps...).

Les indices précisent les conditions de la mesure.

On utilise les lettres *minuscules* pour les symboles correspondant à la *valeur instantanée* de la grandeur variable dans le temps. Les lettres *majuscules* indiquent les *valeurs maximales,* moyennes, efficaces ou continues.

Les indices sont en lettres *minuscules* lorsqu'ils représentent des valeurs de *composantes variables.* On utilise des lettres *majuscules* pour les valeurs *continues ou totales instantanées.* Le premier indice indique l'électrode sur laquelle la mesure est effectuée. S'il est nécessaire de préciser l'électrode de référence, on ajoute un deuxième indice correspondant à cette électrode. Les indices O, *o* désignent le circuit ouvert et les indices S, *s* le court-circuit.

Les principaux sont les suivants :

V_{BE}, V_{be} : tension base émetteur;
V_{CE}, V_{ce} : tension collecteur émetteur;
V_{CB}, V_{cb} : tension collecteur base;
$V_{CE\ sat}$: tension de saturation collecteur-émetteur;
$V_{(BR)CBO}$ ou V_{CBO} : tension de claquage collecteur-base pour $I_E = 0$ (B_R : *break down*);
$V_{(BR)CEO}$ ou V_{CEO} : tension de claquage collecteur-émetteur pour $I_B = 0$;
$V_{(BR)CES}$ ou V_{CES} : tension de claquage collecteur-émetteur (émetteur-base en court-circuit);
$V_{(BR)CEX}$ ou V_{CEX} : tension de claquage collecteur-émetteur (base polarisée en inverse);
$V_{(BR)CER}$ ou V_{CER} : tension de claquage collecteur-émetteur (résistance R entre émetteur et base);
$V_{(BR)EBO}$ ou V_{EBO} : tension de claquage émetteur-base pour $I_C = 0$;
V_{CC}, V_{BB}, V_{EE} : tension d'alimentation;
v_1 : tension alternative d'entrée;
v_2 : tension alternative de sortie.

Le courant circulant du circuit associé externe vers l'électrode est considéré comme positif.

I_B, i_b : courant de base;
I_E, i_e : courant de l'émetteur;
I_C, i_c : courant du collecteur;
I_{CBO} : courant résiduel du collecteur pour $I_E = 0$;
I_{CEO} : courant résiduel du collecteur pour $I_B = 0$;
I_{CEX} : courant résiduel du collecteur (base polarisée par une tension X);
I_{CER} : courant résiduel du collecteur (R entre base et émetteur);
I_{CES} : courant résiduel du collecteur (base et émetteur en court-circuit);
I_{EBO} : courant résiduel de l'émetteur (en circuit ouvert);
I_{BEX} : courant résiduel de base, polarisée par une tension X;
I_{CC} : courant d'alimentation;

P_C : puissance dissipée au collecteur;
P_1 : puissance d'entrée d'un circuit;
P_2 : puissance de sortie d'un circuit;

R_1 : résistance d'entrée;
R_2 : résistance de sortie;
R_B ou R_b : résistance externe dans le circuit de base;
$r_{bb'}$: résistance intrinsèque de base;
r_b : résistance interne équivalente de la base;
r_m : résistance équivalente de transfert;
R_L : résistance de charge;
R_S : résistance de la source;

T_{amb} : température ambiante;
T_{case} : température du boîtier;
T_{fb} : température du fond de boîtier;
T_j : température de la jonction;
T_{stg} : température d'emmagasinage;

B : largeur de bande;
D : taux de distorsion;
F : facteur de bruit;
t_{int} : temps d'intégration;
η : rendement;
A_v : amplification en tension;
A_i : amplification de courant;
G_p : gain de puissance;

f_T : fréquence de transition;
f_{max} : fréquence maximale d'oscillation;
f_1 : fréquence pour laquelle $|h_{21\,e}|$ est égal à 1;
$f_{h\,21\,b}$: fréquence de coupure avec base commune;
$f_{h\,21\,e}$: fréquence de coupure avec émetteur commun;

t_d : retard à la croissance (temps de réponse);
t_r : temps de croissance (temps de montée);
t_s : retard à la décroissance (temps de désaturation);
t_f : temps de décroissance (temps de descente);

C_{TC} : capacité équivalente de la région de transition collecteur-base;
C_{TE} : capacité équivalente de la région de transition émetteur-base.

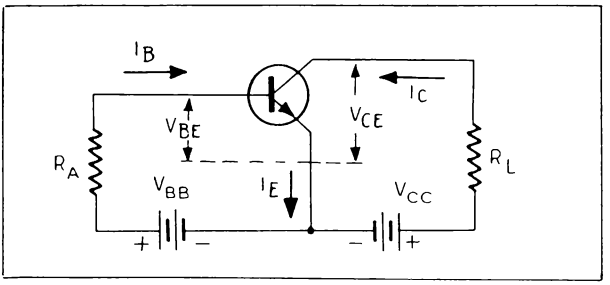


Fig. 14-4. — Montage du transistor *n-p-n* en régime statique : tensions et courants continus.

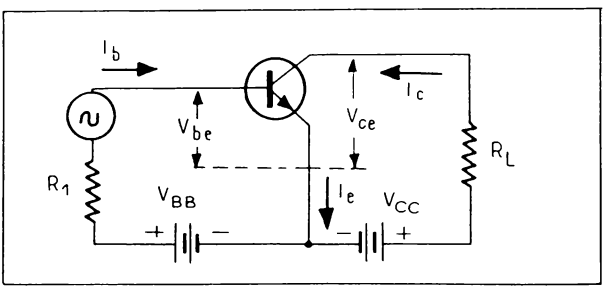


Fig. 14-5. — Montage du transistor *n-p-n* en régime dynamique : tensions et courants alternatifs.

La figure 14-4 donne le montage d'un transistor *n-p-n* en régime statique (tensions et courants continus). Les symboles et les indices sont en majuscules, tandis que sur la figure 14-5, il s'agit d'un régime dynamique dans lequel la tension à amplifier est fournie par l'alternateur et recueillie aux bornes de R_L. Les tensions et les courants relevés sont alternatifs et c'est pourquoi leur signe est supprimé.

Le tableau ci-contre donne les définitions des caractéristiques importantes relatives aux tensions et aux intensités dans un transistor.

3. LES PARAMÈTRES D'UN TRANSISTOR

■ PARAMÈTRES HYBRIDES (*h*)

Le schéma d'un transistor monté en émetteur commun est donné par la figure 14-6, en A la représentation habituelle, en B la représentation sous forme de quadripôle pour la définition des paramètres matriciels.

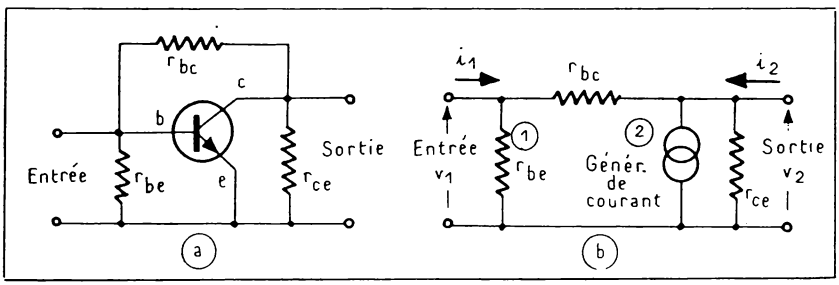


Fig. 14-6. — Paramètres d'un transistor monté en émetteur commun.

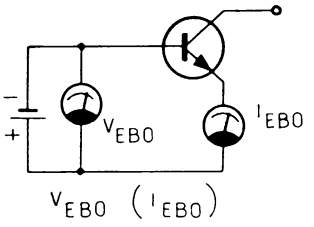
Soit v_1 la tension appliquée à l'entrée avec un courant i_1; v_2 est la tension aux bornes de sortie avec un courant i_2. Le circuit d'entrée est représenté par le symbole 1, le circuit de sortie par le symbole 2. Il faut maintenant déterminer les relations existant entre i_1, i_2, v_1, v_2 que l'on symbolise par la lettre h (paramètres hybrides). Le rapport entre deux quantités est représenté par h suivi de deux chiffres en indice répétant celui qui est placé au numérateur et celui au dénominateur. On ajoute également une lettre indiquant s'il est monté en base commune : *b*, émetteur commun : *e*, ou collecteur commun : *c*.

Ainsi, le rapport entre le courant de sortie et le courant d'entrée pour un montage émetteur commun s'écrit :

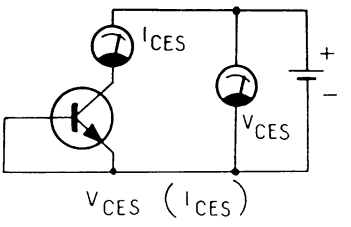
$$h_{21e} = i_2/i_1$$

On définit ainsi les paramètres matriciels suivants :

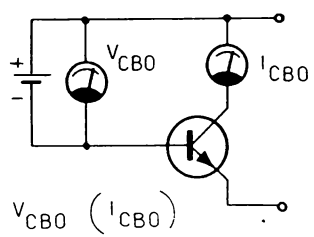
• **Résistance d'entrée du transistor** à sortie fermée (court-circuit en H.F.). — C'est le rapport entre la tension à l'entrée et le courant du circuit de base, lorsque la sortie n'est pas chargée :



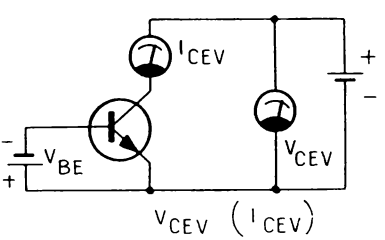
Tension inverse émetteur-base et courant émetteur-base au cutoff avec le collecteur ouvert : $I_C = 0$.



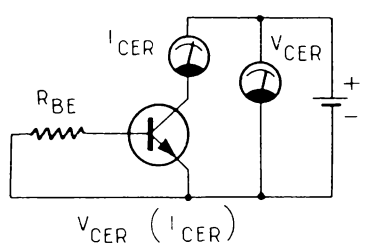
Tension inverse collecteur-émetteur et courant collecteur-émetteur au cutoff avec court-circuit émetteur-base : $V_{BE} = 0$.



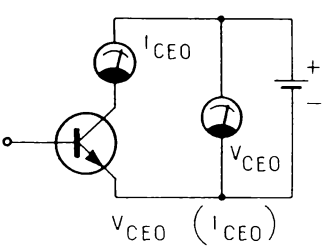
Tension inverse collecteur-base et courant collecteur-base au cutoff avec l'émetteur ouvert : $I_E = 0$.



Tension inverse collecteur-émetteur ou courant collecteur-émetteur au cutoff, avec tension inverse entre base et émetteur.



Tension inverse collecteur-émetteur et courant collecteur-émetteur au cutoff avec une résistance entre la base et l'émetteur. La valeur maximale de cette résistance est donnée dans les caractéristiques. La tension inverse V_{CEO} est donnée pour la valeur maximale de R_{BE}.



Tension inverse collecteur-émetteur et courant collecteur-émetteur au cutoff avec la base ouverte : $I_B = 0$.

On l'appelle souvent : résistance d'entrée en statique h_{11} et conductance d'entrée en dynamique l'inverse :

$$h_{11e} = i_1/v_1$$

La résistance d'entrée décroît très rapidement lorsque le courant collecteur augmente. D'autre part, la résistance d'entrée augmente légèrement lorsque la tension collecteur augmente.

• **Résistance de sortie du transistor** à entrée ouverte. — C'est le rapport entre la tension de sortie v_2 et le courant de sortie i_2 :

$$h_{22e} = v_2/i_2$$

On utilise plus souvent l'inverse ou conductance (admittance) de sortie :

$$h_{22e} = i_2/v_2$$

La résistance de sortie diminue très rapidement lorsque le courant collecteur augmente.

• **Gain en courant du transistor** à sortie fermée. — C'est le rapport entre le courant de sortie i_2 et le courant d'entrée i_1 :

$$h_{21e} = i_2/i_1$$

On l'appelle également : rapport de transfert direct.

Le gain en courant décroît lorsque le courant collecteur augmente. En revanche, il augmente sensiblement lorsque la tension collecteur augmente.

• **Taux de réaction interne du transistor** à entrée ouverte. — C'est le rapport entre la tension d'entrée v_1 et la tension de sortie v_2 :

$$h_{12e} = v_1/v_2$$

On l'appelle également : rapport de transfert inverse de la tension.

Ce taux varie très fortement pour les faibles valeurs du courant collecteur, puis se stabilise pour les fortes valeurs. Il est d'autant plus important que la résistance d'entrée est grande. Il est maximal lorsque le courant de base est faible et par conséquent le courant collecteur. Il se stabilise rapidement vers un minimum pour les fortes valeurs des courants de base et de collecteur. Enfin, il diminue légèrement lorsque la tension collecteur augmente.

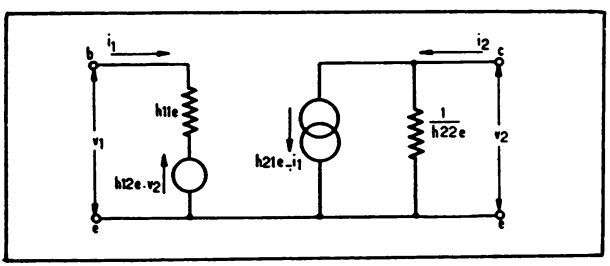


Fig. 14-7. — Représentation schématique des paramètres hybrides, montage en émetteur commun.

La figure 14-7 résume la représentation schématique des différents paramètres hybrides.

■ PARAMÈTRES EN Y

Le schéma théorique d'un étage émetteur commun, pour la détermination des paramètres en Y, est donné sur la figure 14-8. On fait intervenir les capacités et les conductances de façon à calculer les admittances du circuit.

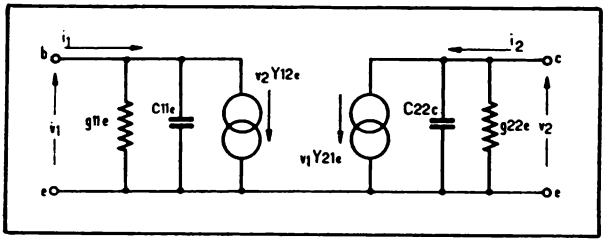


Fig. 14-8. — Représentation schématique d'un étage émetteur commun pour le calcul des paramètres en Y.

Les différents paramètres sont :

c_{11e} : capacité d'entrée, sortie en court-circuit en alternatif;
c_{22e} : capacité de sortie, entrée en court-circuit en alternatif;
c_{12e} : capacité de transfert inverse (capacité de réaction); entrée en court-circuit en alternatif;

g_{11e} : conductance d'entrée, sortie en court-circuit en alternatif;
g_{22e} : conductance de sortie, entrée en court-circuit en alternatif;
y_{11e} : admittance d'entrée, sortie en court-circuit en alternatif;
y_{12e} : admittance de transfert inverse (de réaction), entrée en court-circuit en alternatif;

y_{21e} : admittance de transfert direct, sortie en court-circuit en alternatif;
y_{22e} : admittance de sortie, entrée en court-circuit en alternatif;
φ_{12e} : angle de phase de l'admittance de transfert inverse;
φ_{21e} : angle de phase de l'admittance de transfert direct.

• Relations entre les paramètres *h* et *y*

$$h_{11} = \frac{1}{y_{11}} \quad h_{12} = -\frac{y_{12}}{y_{11}} \quad h_{21} = \frac{y_{21}}{y_{11}} \quad h_{22} = \frac{\Delta y}{y_{11}}$$

$$\Delta y = y_{11} \cdot y_{22} - y_{12} \cdot y_{21} = \frac{h_{22}}{h_{11}}$$

$$y_{11} = \frac{1}{h_{11}} \quad y_{12} = -\frac{h_{12}}{h_{11}} \quad y_{21} = \frac{h_{21}}{h_{11}} \quad y_{22} = \frac{\Delta h}{h_{11}}$$

$$\Delta h = h_{11} \cdot h_{22} - h_{12} \cdot h_{21} = \frac{y_{22}}{y_{11}}$$

■ PARAMÈTRES EN Z (fig. 14-9)

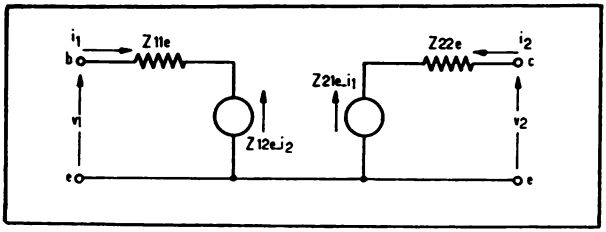


Fig. 14-9. — Représentation des paramètres en Z dans un montage à émetteur commun.

Ici, ce sont les impédances du circuit qui sont étudiées :
Z_{11e} : impédance d'entrée, sortie en court-circuit en alternatif;
Z_{12e} : impédance de transfert inverse (de réaction), entrée en court-circuit en alternatif;
Z_{21e} : impédance de transfert direct, sortie en court-circuit en alternatif;
Z_{22e} : impédance de sortie, entrée en circuit ouvert en alternatif.

■ PARAMÈTRES DU SCHÉMA NATUREL (fig. 14-10)

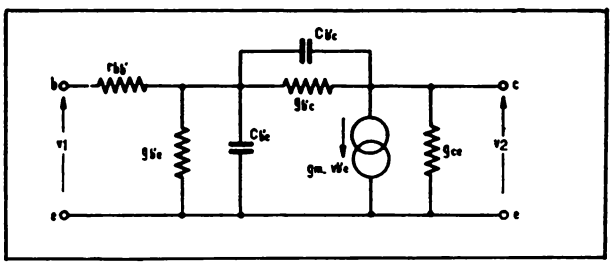


Fig. 14-10. — Paramètres du schéma naturel en émetteur commun.

Dans ce schéma, utilisable en haute fréquence, on rencontre :
— une résistance due à la construction du transistor, elle est comprise entre le fil de sortie de base (b) et la jonction de base elle-même b' : base interne $r_{bb'}$;
— une résistance due à la jonction base-émetteur, c'est la résistance d'entrée du transistor : $R_1 = r_{b'e}$;
— une capacité due au temps de transit des électrons dans la base : $c_{b'e}$ en parallèle avec l'entrée;
— une résistance due à la jonction collecteur-base . $r_{b'c}$ qui fait partie du circuit de réaction; avec :
— une capacité $c_{b'c}$ en parallèle, c'est la capacité de la jonction base-collecteur;
— une résistance r_{ce} due à la résistance de sortie du transistor.

Sur le schéma on a préféré porter les conductances (g) qui sont les inverses des résistances.
$g_{b'e}$: $1/r_{b'e}$ est la conductance d'entrée;
$g_{b'c}$: $1/r_{b'c}$ est la conductance de réaction interne;
g_{ce} : $1/r_{ce}$ est la conductance du transistor.
g_m est la pente interne du transistor au point de fonctionnement,
$g_m = i_2/V_{b'e}$, où $V_{b'e}$ est la tension effective appliquée sur la base.

• **Circuits d'entrée.** — Il comprend r_{bb}' en série avec $r_b'_e$; en parallèle sur cette dernière résistance se trouve $c_b'_e$. r_{bb}' est constante quelle que soit la valeur du courant collecteur. En effet ce dernier ne passe pas par la connexion de base. $r_b'_e$ décroît très rapidement lorsque le courant collecteur augmente. $c_b'_e$ croît rapidement lorsque le courant collecteur augmente. Cette capacité a une valeur de quelques dizaines de pF. On comprend qu'il est indispensable d'en tenir compte dans le calcul d'un étage d'amplification, car elle est en parallèle dans le circuit d'entrée.

• **Circuit de sortie.** — Il comprend r_{ce} et C_s en parallèle; r_{ce} décroît très rapidement lorsque le courant collecteur augmente, elle est de l'ordre de 100 kΩ au point de fonctionnement normal du transistor. Elle est plus faible pour les transistors de puissance. Elle croît légèrement lorsque la tension collecteur augmente. C_s croît très rapidement lorsque le courant collecteur augmente. Elle est constituée par $C_b'_e$ et par $C_b'_c$. Elle diminue lorsque la tension collecteur augmente. Sur les figures, on a porté les conductances qui sont les inverses des résistances. Cette notation est la plus employée en pratique.

• **Circuit de réaction.** — Il comprend $r_b'_c$, avec $C_b'_c$ en parallèle. $r_b'_c$ varie peu en fonction du courant et de la tension collecteur. $C_b'_c$ augmente rapidement lorsque le courant collecteur augmente; elle a une valeur de l'ordre de quelques pF. Cette capacité diminue lorsque la tension collecteur augmente.

4. LES TROIS MONTAGES FONDAMENTAUX D'UN TRANSISTOR

Un transistor possède trois électrodes : émetteur, base, collecteur. En amplification, on distingue le circuit d'entrée et le circuit de sortie; il y a donc obligatoirement une électrode commune à l'entrée et à la sortie, elle est réunie directement ou non à la masse. Chacune des trois électrodes peut être commune aux circuits d'entrée et de sortie. Le comportement du transistor est alors différent. Le montage émetteur commun est le plus utilisé.

▪ MONTAGE ÉMETTEUR COMMUN

Dans ce montage, l'émetteur est à la masse (fig. 14-11). Le signal à amplifier est appliqué entre base et émetteur. Le signal de sortie est recueilli entre collecteur et émetteur. Le signal de sortie est en opposition de phase par rapport au signal d'entrée.

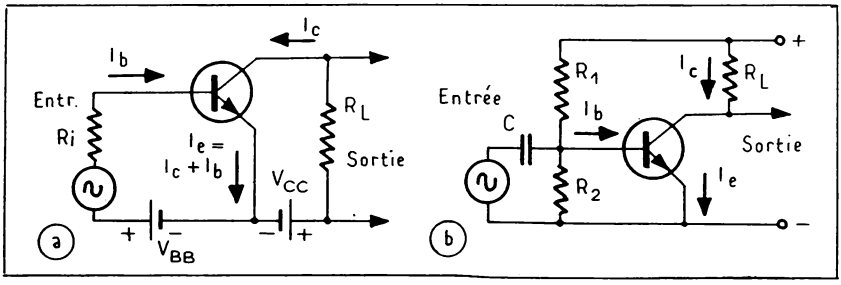


Fig. 14-11. — Montage émetteur commun. *a)* théorique. *b)* pratique.

• **Gain en tension (A_v).** — C'est le rapport entre la tension de sortie V_{RL} et la tension fournie par le générateur. Il est toujours important. Il dépend de la valeur de R_L. Plus R_L est grand, plus le gain en tension est élevé.

• **Gain en courant (A_i).** — C'est le rapport entre le courant de sortie (collecteur) et le courant d'entrée (base). On sait que le courant de base est toujours très faible devant le courant collecteur d'un transistor. Donc le gain en courant est élevé. Il dépend de la valeur de R_L. Plus R_L est petit, plus le courant est important. Il y a là un choix à faire entre le gain en tension et le gain en courant pour fixer la valeur de R_L.

• **Gain en puissance (G_P).** — C'est le produit du gain en tension par le gain en courant. On note que le gain en puissance est maximal, lorsque R_L est sensiblement égal à la résistance de sortie du transistor.

• **Résistance d'entrée.** — On a vu que la résistance d'entrée varie en fonction du courant collecteur, elle varie aussi en fonction de la résistance de charge R_L. La résistance d'entrée diminue lorsque la résistance de charge augmente. La valeur moyenne de la résistance d'entrée est comprise entre 1 000 Ω et 10 000 Ω.

• **Résistance de sortie.** — Corrélativement, la résistance de sortie diminue lorsque le courant collecteur augmente. Elle diminue également légèrement lorsque la résistance d'entrée augmente. La valeur moyenne est comprise entre 100 kΩ et 1 MΩ.

Les valeurs données pour les trois montages sont relevées pour des transistors petits signaux, de faible puissance.

Le montage pratique (fig. 14-11 *b*) est classique. Une seule alimentation est nécessaire, la base est alimentée par un pont de résistances $R_1.R_2$. Elle doit avoir une tension positive d'environ 0,5 V par rapport à l'émetteur. Le condensateur C est nécessaire afin de ne pas renvoyer la polarisation de base dans le circuit d'entrée.

Une alternance positive du signal d'entrée augmente la polarisation de la base. De ce fait, le courant collecteur augmente, ainsi que la chute de tension dans R_L; la tension de sortie diminue. C'est l'inverse qui se passe pour une alternance négative en entrée. Le courant de base diminue, entraînant la diminution de I_C: la chute de tension dans R_L diminue et la tension de sortie augmente.

■ MONTAGE BASE COMMUNE

Ce montage base à la masse en H.F. est utilisé pour l'amplification des fréquences très élevées (U.H.F. par exemple). En effet, un même transistor oscille et amplifie à une fréquence près de trois fois plus élevée que lorsqu'il est monté en émetteur commun.

On le rencontre également dans les circuits dont la sortie doit attaquer une impédance élevée. Le signal de sortie est en phase avec le signal d'entrée.

La figure 14-12 donne le schéma de principe (*a*) et le montage pratique (*b*) de la base commune.

• **Gain en tension.** — Il peut être très élevé, sensiblement identique à celui obtenu avec le montage émetteur commun. Il augmente évidemment avec la valeur de la résistance de charge.

• **Gain en courant.** — On voit que le courant de sortie est I_c, alors que le courant d'entrée est $I_e = I_c + I_b$. Le courant d'entrée est légèrement supérieur au courant de sortie, puisque I_b est faible. Le gain en courant est donc inférieur à l'unité. Il varie avec la valeur de R_L, comme précédemment.

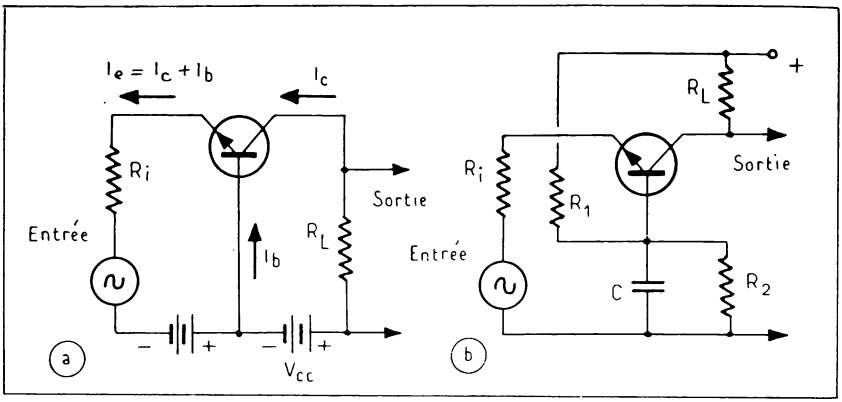


Fig. 14-12. — Montage base commune. *a)* théorique. *b)* pratique.

• **Gain en puissance.** — Il est maximal lorsque la résistance de charge R_L est sensiblement égale à la résistance de sortie du transistor. Cette valeur est relativement élevée (0,2 à 2 MΩ). Le gain en tension, à ce moment, peut être de plusieurs centaines. Le gain en puissance peut donc être important, bien que le gain en courant soit inférieur à l'unité.

• **Résistance d'entrée.** — Elle décroît lorsque le courant collecteur augmente. Par contre, elle augmente avec la résistance de charge R_L. Cet accroissement est rapide lorsque R_L atteint 0,1 MΩ et plus. La résistance d'entrée est plus faible que dans le montage émetteur commun (30 à 1 500 Ω).

• **Résistance de sortie.** — Elle décroît lorsque le courant collecteur augmente. Elle croît très rapidement lorsque la résistance d'entrée augmente. Elle est normalement comprise entre 0,2 à 2 MΩ. Il est très difficile d'adapter deux étages à base commune, à cause de l'écart très important entre la résistance de sortie du premier étage et la résistance d'entrée du second étage. Le schéma pratique montre que si la base doit être à la masse en H.F., il faut néanmoins qu'elle soit polarisée en continu par rapport à l'émetteur.C'est pourquoi le condensateur est obligatoire, ainsi que le pont des résistances R_1.R_2. Par contre, il ne faut pas de condensateur en entrée, car l'émetteur doit être réuni à la masse, au travers du circuit d'entrée.

Une alternance positive du signal d'entrée provoque une diminution de I_e et par conséquent de I_c.

La chute de tension dans R_L diminue et la tension de sortie augmente. Le signal de sortie est bien en phase avec le signal d'entrée.

▪ MONTAGE COLLECTEUR COMMUN

Ce montage (fig. 14-13 *a*) est utilisé pour attaquer une impédance faible. Le signal de sortie est en phase avec le signal d'entrée.

• **Gain en tension.** — C'est le rapport entre la tension aux bornes de la charge R_L et la tension d'entrée. Ici, le gain en tension est toujours très près de 1, quelle que soit la valeur de R_L.

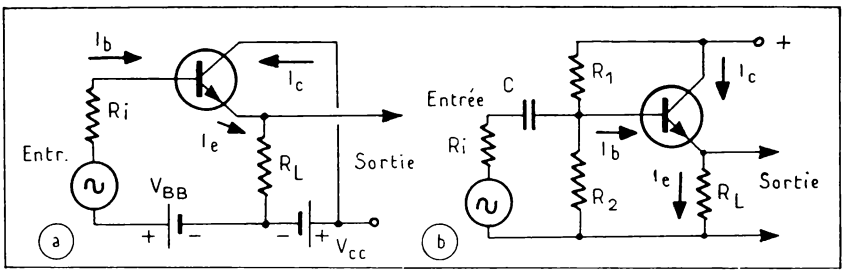


Fig. 14-13. — Montage collecteur commun. *a)* théorique. *b)* pratique.

• **Gain en courant.** — Le courant de sortie est le courant émetteur du transistor, tandis que le courant d'entrée est le courant de base. On sait que le courant de base est toujours petit devant le courant émetteur, ou le courant collecteur. Le gain en courant est donc important (100 à 600). Il varie en fonction de R_L. Il décroît lorsque la résistance de charge augmente. C'est pourquoi la charge dans l'émetteur est toujours de faible valeur.

• **Gain en puissance.** — Le gain en puissance est sensiblement égal, en valeur numérique, au gain en courant, puisque le gain en tension est très légèrement inférieur à 1.

• **Résistance d'entrée.** — Elle décroît lorsque le courant collecteur augmente. Elle croît lorsque la résistance de charge augmente. Cet accroissement est très rapide, lorsque la résistance de charge varie de 1 kΩ à 100 kΩ; il est ensuite beaucoup plus lent. Sa valeur moyenne est de plusieurs centaines de milliers d'ohms. C'est le seul montage pour lequel la résistance d'entrée est beaucoup plus grande que la résistance de sortie. L'amortissement du circuit d'entrée par le transistor est négligeable.

• **Résistance de sortie.** — Elle décroît lorsque le courant collecteur augmente. Elle croît avec la résistance d'entrée. Cette croissance est très lente lorsque la résistance du générateur varie de 10 à 1 000 Ω, elle est ensuite très rapide. La valeur de la résistance de sortie est comprise entre 50 et 500 Ω.

Le schéma pratique (fig. 14-13 *b*) ressemble à celui en émetteur commun, seule la résistance de charge est passée du collecteur à l'émetteur et par conséquent la sortie.

Une alternance positive du signal d'entrée augmente la polarisation de base. Le courant I_c croît, ainsi que la tension, aux bornes de R_L. Le signal de sortie est positif; il est en phase avec celui d'entrée.

5. LES COURBES CARACTÉRISTIQUES D'UN TRANSISTOR PETITS SIGNAUX MONTÉ EN ÉMETTEUR COMMUN

Nous avons pris en exemple le transistor BC 108 en boîtier métallique TO18. C'est un planar silicium *n-p-n* classique. Il existe une grande variété de types semblables en boîtiers plastiques chez les principaux fabricants (BC 548 - BC 183 - BC 238 - BC 338 - BC 208...).

■ RÉSUMÉ DES CARACTÉRISTIQUES DES TROIS MONTAGES

	Émetteur commun	Base commune	Collecteur commun
Impédance d'entrée Z_1 . .	moyenne Z_{1e} $\Delta V_b/\Delta I_b$	basse $Z_{1b} = \frac{Z_{1e}}{h_{fe}}$ $\Delta V_e/\Delta I_e$	élevée $Z_{ic} = h_{fc}.R_L$ $\Delta V_b/\Delta I_b$
Impédance de sortie Z_2 . .	élevée Z_{2e} $\Delta V_c/\Delta I_c$	très élevée $Z_{2b} = Z_{2e}.h_{fc}$ $\Delta V_c/\Delta I_c$	basse $Z_{2c} = \frac{Z_{1e} + Ri}{h_{fc}}$ $\Delta V_c/\Delta I_c$
Gain en courant pour transistors petits signaux	élevé $h_{fe} =$ $\Delta I_c/\Delta I_b = \beta$	< 1 $h_{fb} = \frac{h_{fc}}{h_{fc} + 1}$ $\Delta I_c/\Delta I_e = \alpha$	élevé $\gamma = h_{fc} + 1$ $\Delta I_e/\Delta I_b = \gamma$
Gain en tension	élevé	élevé	< 1
Gain en puissance	très élevé	élevé	moyen
Fréquence de coupure	basse fh_{fe}	élevée $fh_{fb} = h_{fe}.fh_{fe}$	basse $\approx fh_{fe}$
Phase de la tension de sortie par rapport à la tension d'entrée	opposition	en phase	en phase
Utilisation	universelle	- en très haute fréquence, - pour attaquer une impédance élevée	- pour attaquer une impédance faible

Symboles utilisés (complément) :

h_{fe} = gain en courant en émetteur commun = $\beta = h_{21e}$

R_L = résistance de charge en sortie

R_i = résistance d'entrée du générateur

fh_{fe} = fréquence de coupure en émetteur commun

Les fabricants publient : des caractéristiques limites, des caractéristiques normales d'utilisation et des courbes. Les différentes tensions ainsi que les courants sont liés les uns aux autres. En effet, la tension collecteur-émetteur dépend du courant collecteur; celui-ci est fonction du courant de base; ce dernier est défini par la tension base-émetteur et cette tension varie, dans certaines conditions, avec la tension collecteur-émetteur. Cette interdépendance des caractéristiques justifie le nombre de courbes publiées.

On y ajoute le comportement du transistor vis-à-vis de la température et de la fréquence.

Voyons l'ensemble de ces renseignements pour le transistor BC 108.

• **Caractéristiques maximales :**

V_{CES} : 30 V - V_{CEO} : 20 V - V_{EBO} : 5 V - I_C : 100 mA - I_{CM} : 200 mA - I_B : 5 mA - T_j : 175 °C - P_{tot} : 300 mW - R_{thJA} : 500 °C/W (résistance thermique jonction-ambiance).

• **Caractéristiques statiques :**

I_{CES} (pour V_{CES} = 30 V) = 0,2 mA - $V_{(BR)EBO}$ (pour I_{EBO} = 1 μA) = 5 V. $V_{(BR)CEO}$ (pour I_{CEO} = 2 mA) = 20 V.

Gain h_{FE} (I_C/I_B) (pour I_C = 10 μA) : A = 90 - B = 150 - C = 270.
(pour I_C = 2 mA) : A = 170 - B = 290 - C = 500.

Les transistors sont catalogués en classe de gain : A - B - C.

I_C (mA)	V_{BE} (V)	I_C (mA)	I_B (mA)	V_{CEsat} (V)	V_{BEsat} (V)
0,1	0,55	10	0,5	0,07	0,73
2	0,62				
100	0,83	100	5	0,2	0,87

• **Caractéristiques dynamiques :**

Fréquence de transition f_T (I_C = 0,5 mA - V_{CE} = 3 V) = 85 MHz.
f_T (I_C = 10 mA - V_{CE} = 5 V) = 250 MHz.
C_{CBO} (V_{CBO} = 10 V - f = 1 MHz) : 3,5 pF
C_{EBO} (V_{EBO} = 0,5 V - f = 1 MHz) : 8 pF
Facteur de bruit NF (I_C = 0,2 mA - V_{CE} = 5 V - R_i = 2 kΩ - f = 1 kHz) = 2 dB.
Paramètres hybrides : (I_C = 2 mA - V_{CE} = 5 V - f = 1 kHz) Tamb = 25 °C.
h_{11e} : A : 2,7 - B : 4,5 - C : 8,7 (kΩ)
h_{12e} : A : 1,5 - B : 2 - C : 3 (10^{-4})
h_{21e} : A : 220 - B : 330 - C : 600
h_{22e} : A : 18 - B : 30 - C : 60 (μA/V) admittance de sortie.

Toutes les valeurs données sont des moyennes, car il existe toujours un éventail des caractéristiques en fabrication de série.

• **Courbes caractéristiques :**

— *I_C en fonction de V_{CE}* pour différentes valeurs de I_B (14-14) permet de définir le comportement de la sortie du transistor et du circuit qui la charge. Si R_L = 5 kΩ, la droite de charge du transistor est reportée sur la figure. Si I_B augmente de 1 μA entre 1,5 et 2,5 μA, le courant collecteur passe de 330 μA à 600 μA soit 270 μA; le gain est :

$$\frac{\Delta I_C}{\Delta I_B} = 270 \quad \text{à cet endroit.}$$

Ces deux points de la droite de charge se placent sur une partie horizontale des courbes, la distorsion est négligeable.

Cette famille de courbe permet de calculer la résistance de sortie :

$$R_B = \frac{\Delta V_{CE}}{\Delta I_C} \quad \text{pour une même valeur de } I_B.$$

Pour une faible valeur de I_B la courbe I_C/V_{CE} est pratiquement horizontale et il est difficile de mesurer la variation de I_C, donc la valeur de R_S est très élevée au-dessus de 1 MΩ. Par contre, pour I_B = 3 μA, la courbe est plus inclinée; entre 1 V et 4 V : ΔV_{CE} = 3 V, la courbe I_C progresse environ de 30 μA, soit R_S = 100 kΩ.

— *I_C en fonction de V_{CE}* pour différentes valeurs de V_{BE} (fig. 14-15). On voit qu'en passant de 0,51 à 0,61 V_{BE} on passe de 0 à 1 000 μA I_C. La tension de satu-

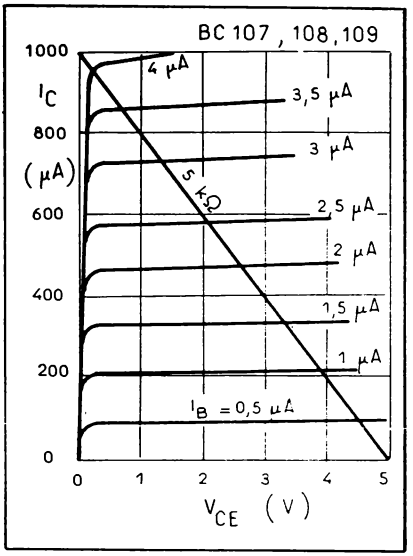


Fig. 14-14. — Caractéristique de sortie I_C = f(V_{CE}) et I_B avec la courbe de la résistance de charge 5 kΩ.

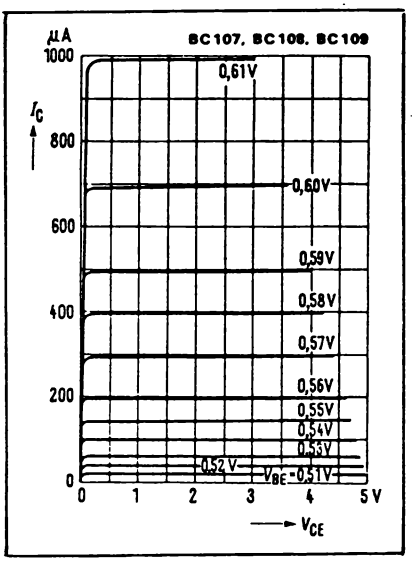


Fig. 14-15. — Caractéristique de sortie I_C = f (V_{CE}) et V_{BE}.

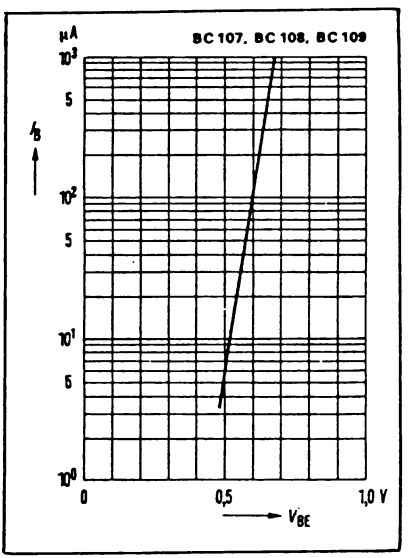


Fig. 14-16. — Caractéristique d'entrée I_B = f (V_{BE}); V_{CE} = 5 V.

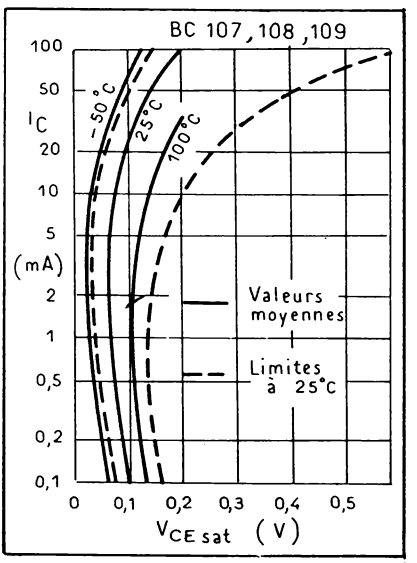


Fig. 14-17. — Tension de saturation V_{CEsat} = f (I_C); h_{FE} = 20 en fonction de la température ambiante.

ration de ce transistor est faible, puisque les courbes sont presque immédiatement horizontales pour V_{CE} très faible.

— *I_B en fonction de V_{BE}* pour V_{CE} = 5 V (fig. 14-16) donne le comportement de l'entrée du transistor.

$$Ri = \frac{\Delta V_{BE}}{\Delta I_B}$$

soit ΔV_{BE} : 0,1 V entre 0,5 et 0,6 V,
I_B varie de 5 μA à 100 μA soit ΔI_B = 95 μA donc $Ri = \frac{0{,}01}{95 \cdot 10^{-6}} = 1052\ \Omega$.

— *V_{CEsat} en fonction de I_C* pour différentes températures, entre − 50 et + 100 °C (fig. 14-17). Les traits pleins correspondent à des valeurs moyennes, les traits interrompus aux valeurs limites à 25 °C.

— *V_{BEsat} en fonction de I_C* pour différentes températures, entre − 50 et + 100 °C (fig. 14-18), même signification des courbes.

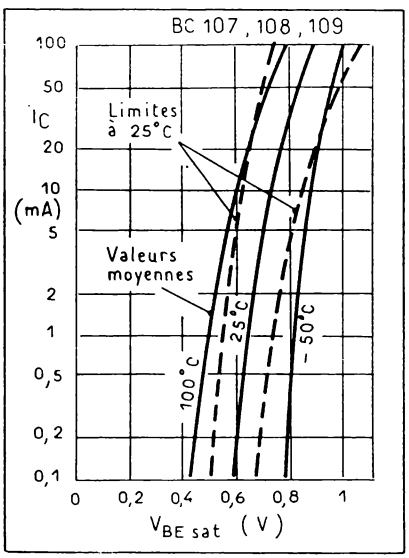


Fig. 14-18. — Tension de saturation V_{BEsat} = f (I_C); h_{FE} = 20 en fonction de la température ambiante.

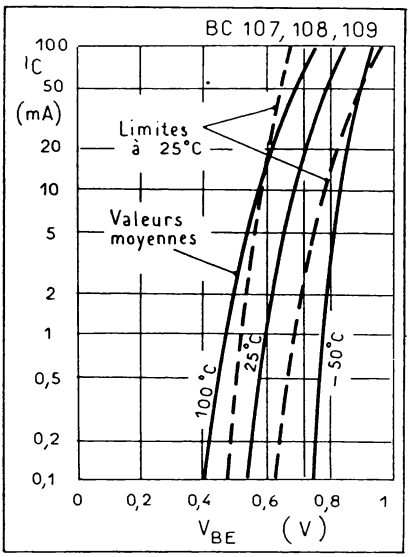


Fig. 14-19. — Courant collecteur I_C = f (V_{BE}); V_{CE} = 5 V en fonction de la température ambiante.

— *V_{BE} en fonction de I_C* pour différentes températures, entre − 50 et + 100 °C (fig. 14-19), même signification des courbes.

— *h_{FE} en fonction de I_C* pour V_{CE} = 5 V pour différentes températures, entre − 50 et + 100 °C (fig. 14-20). On relève la variation du gain en courant continu.

— *Variation des paramètres hybrides en fonction de I_C*, pour V_{CE} = 5 V et par rapport à I_C = 2 mA. On voit bien les variations qui ont été exposées précédemment (fig. 14-21).

— *Variation des paramètres hybrides en fonction de V_{CE}*, pour I_C = 2 mA et par rapport à V_{CE} = 5 V (fig. 14-22).

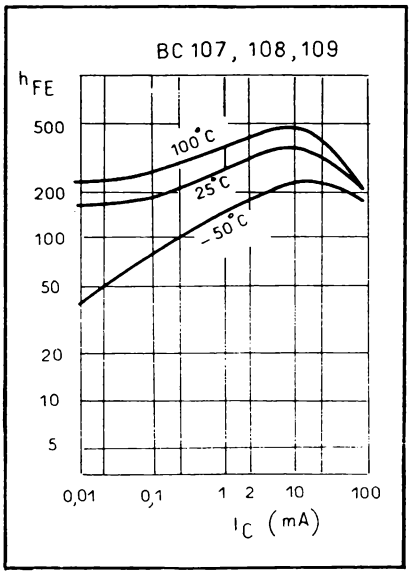


Fig. 14-20. — Gain en continu $h_{FE} = f(I_C)$; $V_{CE} = 5$ V en fonction de la température ambiante.

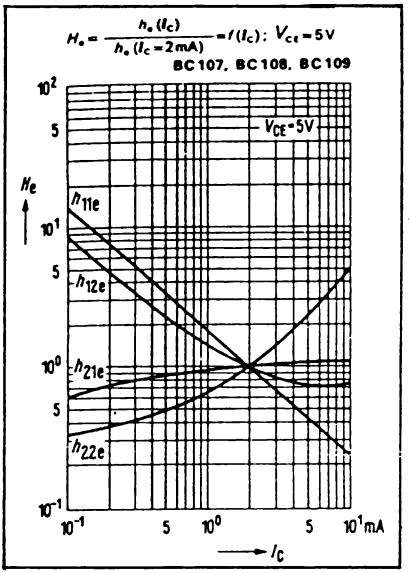


Fig. 14-21. — Paramètres hybrides en fonction de $I_C = 2$ mA; $V_{CE} = 5$ V.

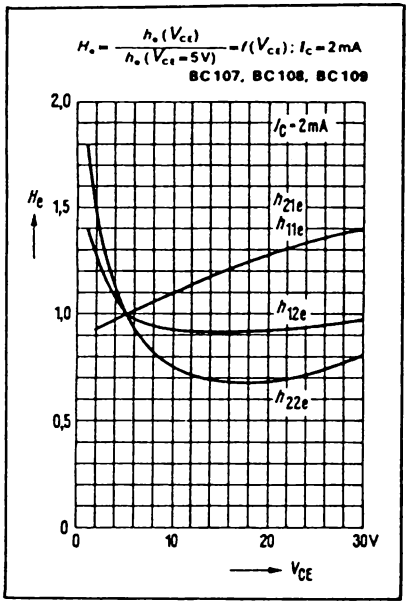


Fig. 14-22. — Paramètres hybrides en fonction de $V_{CE} = 5$ V; $I_C = 2$ mA.

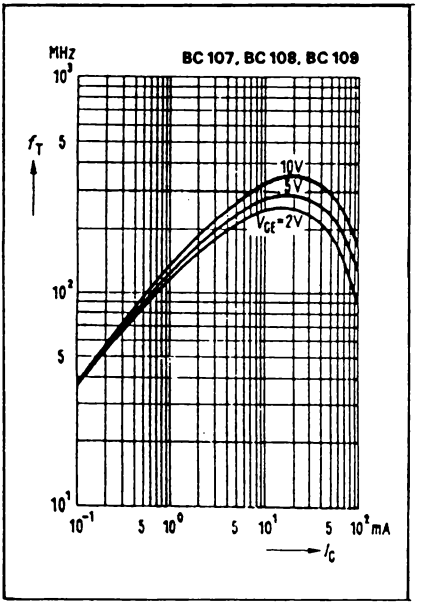


Fig. 14-23. — Fréquence de transition $f_T = f(I_C)$, en fonction V_{CE}.

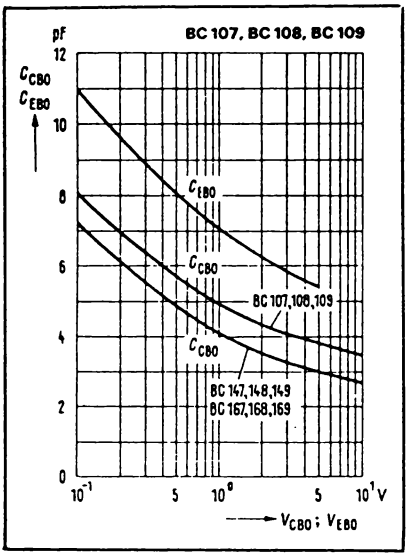


Fig. 14-24. — Capacités C_{CBO} = f (V_{CBO}) et C_{EBO} = f (V_{EBO}).

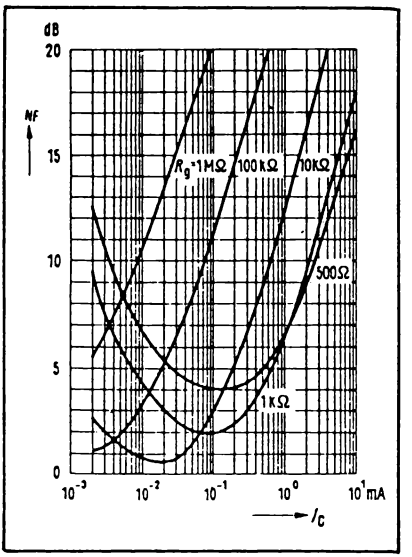


Fig. 14-25. — Facteur de bruit NF = f (I_C); V_{CE} = 5 V; f = 120 Hz et différentes valeurs de la résistance du générateur d'entrée R_g.

— *Variation de la fréquence de transition par rapport à I_C* pour plusieurs valeurs de V_{CE}. On atteint 3 MHz pour I_C = 2 mA et V_{CE} = 5 V (fig. 14-23).

— *Capacités C_{CBO} et C_{EBO} en fonction de V_{CBO} et V_{EBO}* (fig. 14-24).

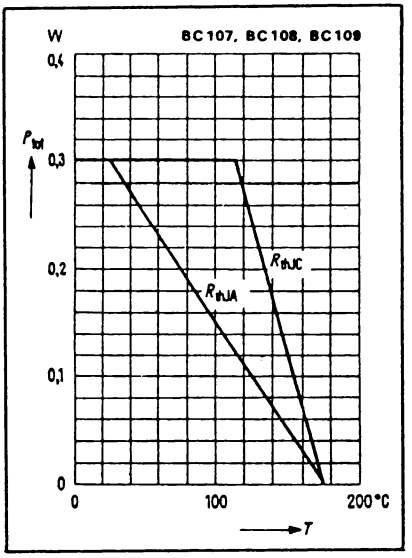


Fig. 14-26. — Puissance dissipée maximale en fonction de la température ambiante pour la R_{thjC} et R_{thjA}.

— *Facteur de bruit (dB) en fonction de* I_C pour plusieurs valeurs de la résistance du générateur R_g placé en entrée, pour $V_{CE} = 5$ V et f = 120 Hz (fig. 14-25).

— *Puissance admissible en fonction de la température ambiante* pour la résistance thermique jonction-fond de boîtier (R_{thjC}) et pour la résistance thermique jonction-ambiance (R_{thjA}) (fig. 14-26).

Grâce à ce jeu de courbes très complet, l'utilisateur est à même de calculer le comportement d'un étage d'amplification.

6. LE FONCTIONNEMENT DU TRANSISTOR EN AMPLIFICATION ET EN COMMUTATION

■ EN AMPLIFICATION

Reprenons le schéma pratique du montage en émetteur commun (fig. 14-11 *b*), ainsi que les courbes du transistor BC 108. $I_C = f(V_{CE})$ pour différentes valeurs de I_B (fig. 14-14). On détermine le courant de repos $I_B = 2\ \mu A$ ce qui correspond à $I_C = 460\ \mu A$. Sur la droite de charge de 5 kΩ, on a $V_{CE} = 2{,}7$ V.

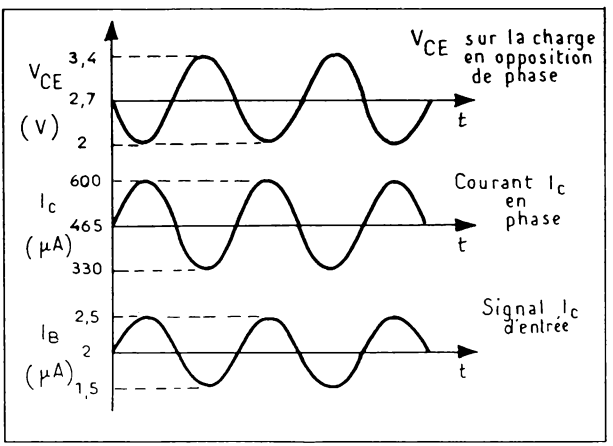


Fig. 14-27. — Fonctionnement d'un transistor en amplification.

On trace la figure 14-27. Le signal d'entrée alternatif provoque une variation de ± 0,5 μA du courant I_B.

Pour une alternance positive I_B passe de 2 à 2,5 μA ce qui provoque une augmentation de I_C qui devient 600 μA, soit $\Delta I_C = 600 - 465 = 135\ \mu A$,

gain en courant : $$\beta = \frac{\Delta I_C}{\Delta I_B} = \frac{135}{0{,}5} = 270.$$

Sur la courbe de charge $R_L = 5$ kΩ on voit que la tension V_{CE} aux bornes de la charge diminue de 2,7 V à 2 V, soit $\Delta V_{CE} = 0{,}7$ V.

Pour l'alternance négative I_B diminue de 2 à 1,5 μA ce qui provoque une diminution de I_C de 465 à 330 μA soit $\Delta I_C = 135$; le gain n'est pas modifié, le fonctionnement du transistor se situe sur des droites et la distorsion est très faible. Sur la courbe de charge R_L la tension V_{CE} aux bornes de la charge augmente de 2,7 à 3,4 V, soit $\Delta V_{CE} = 0{,}7$ V.

Le courant collecteur est en phase avec le courant de base et avec le signal d'entrée. Par contre, la tension de sortie est déphasée de 180°.

■ EN COMMUTATION

Il ne faut plus amplifier un signal, mais fonctionner en tout ou rien, en interrupteur. On réalise le schéma simplifié de la figure 14-28 (*a*). Un générateur d'impulsions de commande est relié à la base.

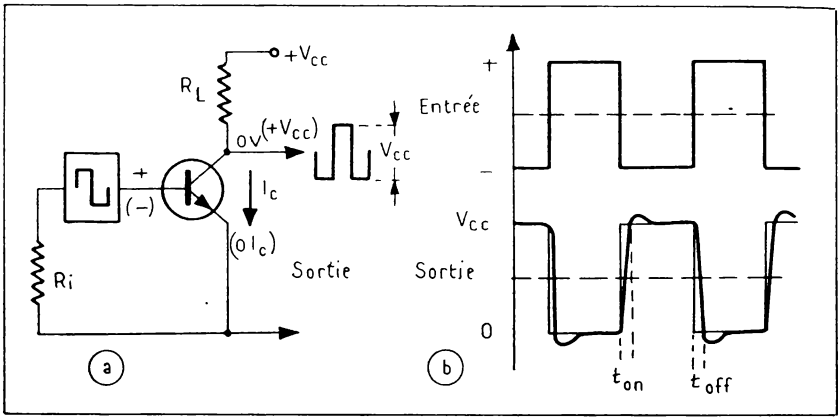


Fig. 14-28. — Fonctionnement d'un transistor en commutation.

Lorsqu'une impulsion positive est appliquée à la base, elle est positive par rapport à l'émetteur, le transistor est débloqué; I_B est suffisant pour saturer I_C. La tension V_{CE} atteint zéro volt. En effet, la chute de tension V_{CE} d'un transistor saturé est presque nulle. Toute la tension V_{CC} se retrouve aux bornes de R_L et la tension de sortie est nulle. Il faut veiller à bien saturer le transistor. Une impulsion négative appliquée à l'entrée rend la base négative par rapport à l'émetteur, le transistor est bloqué, le courant I_C est nul (au courant de fuite près) et la tension V_{CC} se retrouve en sortie. On voit que le signal de sortie a une amplitude égale à V_{CC}.

La figure 14-28 (*b*) donne la forme des signaux de commutation en entrée et en sortie. Ils devraient être rigoureusement identiques. En réalité lorsque le transistor est débloqué il faut un certain temps pour supprimer la barrière de potentiel base-émetteur et que les porteurs se recombinent pour que le courant collecteur puisse prendre naissance; c'est le temps on (t_{on}).

Lorsque le transistor est bloqué par un signal négatif sur sa base, il faut un certain temps pour que les barrières de potentiel se forment entre base-émetteur et base-collecteur; c'est le temps off (t_{off}).

Le temps de commutation est $t_{on} + t_{off}$. Plus la capacité des jonctions est petite, plus ce temps est court. Plus la résistivité des différentes zones est faible, plus ce temps est court. On a vu cette question avec les diodes rapides dopées à l'or.

CHAPITRE XV

LES TRANSISTORS PETITS SIGNAUX

1. LA FABRICATION D'UN TRANSISTOR *n-p-n*

Cette fabrication est effectuée selon la technologie planar qui a été exposée en détail au cours des chapitres IV et V. Il nous suffit de reprendre le processus résumé pour la fabrication d'un transistor *n-p-n* petits signaux, c'est-à-dire pour une puissance inférieure ou égale à 1 W.

La plaquette de silicium peut avoir : 50 mm (2″), 76 mm (3″) ou 100 mm (4″) de diamètre. En effet, ces transistors sont si petits qu'il n'est pas nécessaire de modifier une fabrication pour passer au diamètre supérieur. Autant conserver un outillage qui a fait ses preuves. Selon son diamètre, la plaquette a une épaisseur de 300 μm (2″), 381 μm (3″) ou 500 μm (4″). Elle est dopée n^+ à l'antimoine, soit environ 10^{20} at/cm^3 d'impuretés et une résistivité de 0,016 Ω.cm, orientation [1.1.1].

Après les traitements de rodage et de polissage son épaisseur est comprise entre 200 et 350 μm, à son arrivage dans l'atelier de fabrication.

Les pastilles des transistors petits signaux terminées mesurent entre 0,35 et 0,50 mm de côté. Le chemin de découpe entre les transistors est de 0,10 mm. On voit que sur une plaquette on fabrique plusieurs milliers de transistors à la fois.

La figure 15-1 donne le détail de cette fabrication. Un seul transistor est représenté, ce qui n'est pas conforme à la réalité puisque tous les transistors d'une plaquette sont fabriqués à la fois.

La plaquette arrivant à l'atelier constitue le *substrat*.

• **On dépose une couche épitaxiale** de silicium *n* faiblement dopée, donc à haute résistivité, environ 10 Ω.cm, soit 10^{16} at/cm^3, de 10 μm d'épaisseur sur le substrat. C'est le phosphore qui est utilisé pour le dopage.

Puis, la plaquette est recouverte sur ses deux faces d'une couche de SiO_2 de 1 μm (fig. 15-1 A).

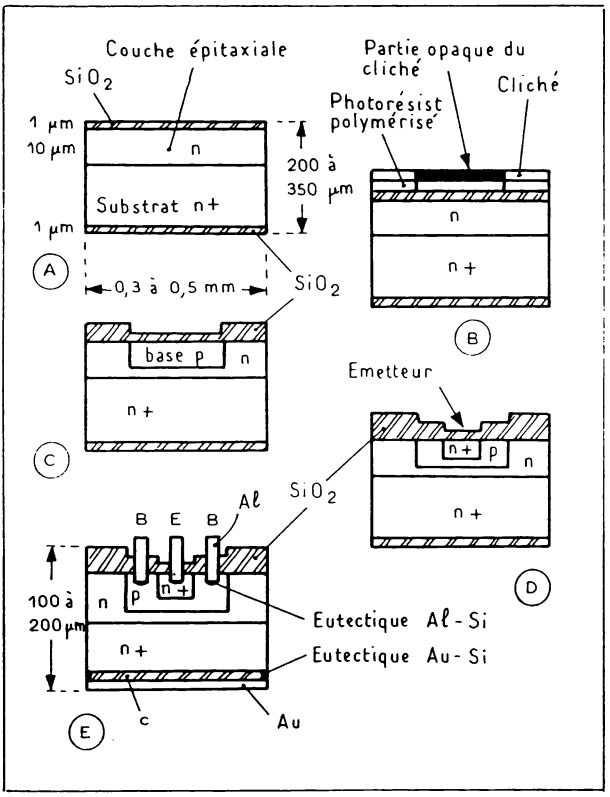


Fig. 15-1. — Schéma de principe de la fabrication d'un transistor planar épitaxial.

• **Par la première opération de photogravure** on ouvre des fenêtres circulaires, pour simplifier, d'environ 200 μm de diamètre, dans le SiO_2 pour faire apparaître le silicium (fig. 15-1 B). La face arrière n'étant pas recouverte de résine photosensible de protection, son SiO_2 est dissout par l'acide fluorhydrique; elle est désoxydée.

La plaquette est mise au four à 1 200 °C et diffusée par des vapeurs de bore, pour former la zone de base *p* (fig. 15-1 C). La profondeur de diffusion dépend du dispositif à fabriquer, elle est comprise entre 3 et 5 μm. Dans cette zone, le bore neutralise le phosphore et inverse le dopage; la résistivité du cristal diminue, avec environ 10^{18} at/cm^3 d'impuretés. Une nouvelle couche de SiO_2 recouvre les deux faces de la plaquette. Le cristal est à nouveau protégé.

• **Pour la deuxième opération de photogravure,** le masque présente un point noir d'environ 160 μm qui doit être centré très exactement sur la diffusion de base déjà effectuée. La fenêtre correspondante dégage le silicium qui est dopé n^+ par des vapeurs de phosphore, avec environ 10^{19} à 10^{20} at/cm^3 d'impuretés. La profondeur de la diffusion est comprise entre 1 et 3 μm; c'est l'émetteur du transistor. La plaquette est à nouveau recouverte par une couche de SiO_2 de protection (fig. 15-1 D).

• **Troisième opération de photogravure,** cette fois le cliché comporte deux points noirs par transistor pour obtenir les sorties de la base et de l'émetteur. La configuration du dessin doit être telle qu'une surface circulaire d'au moins 50 μm

de diamètre soit prévue pour être métallisée et recevoir les fils de sortie de 25 μm.

Les fenêtres correspondantes sont ouvertes dans le SiO_2 de façon à atteindre les zones diffusées de base et d'émetteur. Une vaporisation sous vide d'aluminium recouvre toute la plaquette par une couche qui comble les ouvertures et présente une épaisseur de 1 μm sur le SiO_2.

• **La quatrième opération de photogravure** permet d'éliminer l'aluminium sur la plaquette, sauf aux endroits des sorties de base et d'émetteur.

Cependant le contact de l'aluminium sur le silicium n'est pas suffisant et présenterait des résistances de contact inadmissibles. C'est pourquoi la plaquette est passée au four, à 450 °C si on désire seulement une amélioration du contact, ou à 577 °C afin d'obtenir un alliage eutectique aluminium-silicium.

Pourquoi ces deux alternatives? Lorsque la diffusion d'émetteur est peu profonde (1 μm), l'alliage eutectique produit une migration de l'aluminium dans le silicium dont on ne contrôle pas bien la profondeur et qui risque de court-circuiter la jonction émetteur-base. Parfois on réduit cette électromigration en ajoutant 3 % de cuivre dans l'aluminium. Dans le cas de diffusion d'émetteur peu profonde on préfère un simple recuit de l'aluminium à 450 °C.

• **La face arrière de la plaquette** est rodée de façon à éliminer la couche de SiO_2, la zone perturbée et à réduire l'épaisseur du substrat.

Les plaquettes de silicium ont les épaisseurs indiquées en fonction de leur diamètre, afin de leur donner une solidité mécanique suffisante pour subir toutes les phases de la fabrication. Si leur épaisseur était moindre, les risques de casse seraient prohibitifs.

Cependant malgré leur faible résistivité, elles forment le substrat qui est en série avec la sortie collecteur qui est parcourue par un courant intense. Cette résistance série augmente la tension de saturation du transistor. Pour la réduire on doit agir sur l'épaisseur du substrat en fin de fabrication, alors que les risques de casse sont moins importants. Selon les modèles la plaquette est rodée jusqu'à une épaisseur comprise entre 200 et 100 μm.

Enfin, on dépose une mince couche d'or (1 μm) sur la face arrière de la plaquette par évaporation cathodique sous vide. Puis, elle est mise au four à 370 °C pour former un alliage eutectique or-silicium. Cette couche d'or assure une faible résistance de contact de sortie collecteur et elle permet de souder la pastille terminée sur l'embase dorée du boîtier (fig. 15-1 E).

Les transistors élémentaires de la plaquette sont terminés. Ils vont être vérifiés unitairement de façon à ne monter que les transistors « bons » dans les boîtiers. Deux microcontacts s'appliquent sur les métallisations de sortie base et émetteur, successivement sur tous les transistors de la plaquette. Une microgoutte de vernis rouge est déposée par la machine sur les dispositifs défectueux, afin de les éliminer.

• **Les plaquettes sont découpées** en pastilles élémentaires; les défectueuses sont éliminées, ainsi que celles abîmées par la découpe et celles situées au bord de la plaquette. On a constaté que les défauts de cristallographie se situaient surtout sur le pourtour de la plaquette. Une normalisation prescrit que tous les dispositifs se trouvant à moins de 3 mm du bord doivent être éliminés. Cette règle est sévère lors de la fabrication de transistors petits signaux de moins de 0,5 mm de côté. Aussi est-il envisagé de réduire cette zone à 1,5 mm de largeur. Cette décision imposera une perfection accrue aux fabricants de lingots et de plaquettes de silicium.

• **Les pastilles sont montées** dans les boîtiers. Les transistors petits signaux sont surtout enrobés dans une résine époxy. Les modèles professionnels ou spéciaux sont montés dans un boîtier métallique TO18. On connaît l'opération. Les

pastilles reconnues « bonnes » sont soudées sur l'embase du boîtier. Deux fils d'or ou d'aluminium de 25 μm relient les métallisations de base et d'émetteur aux fils de sortie correspondant. Après vérification le couvercle du boîtier est fermé par soudure électrique ou par thermo-compression. Dans le cas d'enrobage par résine époxy, la pastille est soudée sur une plaquette métallique reliée à la sortie collecteur. La soudure des fils d'or ou d'aluminium a lieu normalement. Puis, l'ensemble est placé dans une machine qui réalise le moulage et la polymérisation.

• **Les transistors subissent des essais et des contrôles** très sévères, afin de s'assurer de leur bon fonctionnement et de leur fiabilité.

Après un premier tri permettant d'éliminer les transistors devenus défectueux au montage, on leur fait subir les essais suivants : étuve chaude à 100 °C, étuve froide à 0 °C et choc violent.

Ensuite, leurs caractéristiques statiques et dynamiques sont mesurées par un ordinateur qui effectue un tri en fonction du gain et des tensions maximales admissibles V_{CBO} et V_{CEO}.

C'est pourquoi sur les catalogues on rencontre presque toujours trois numéros qui se suivent et qui diffèrent par les valeurs de V_{CBO}, V_{CEO} et V_{EBO}. Pour chacun de ces numéros le fabricant peut livrer trois classes de gain repérées par les lettres A - B - C.

Le gain de BC108, pris en exemple au cours du chapitre précédent, est réparti dans les trois classes de la façon suivante : A de 120 à 220 moyenne 170 — B de 180 à 460 moyenne 290 — C de 380 à 800 moyenne 500. Tous ces transistors ont été fabriqués en même temps et peut-être sur la même plaquette. On voit la fourchette énorme pour leur gain entre 120 et 800 et la nécessité de les trier. On ne peut pas monter indifféremment dans un appareil des transistors dont le gain est si différent.

• **La technologie planar épitaxiale** est très intéressante car elle permet d'obtenir des transistors qui ont, à la fois, une tension de saturation faible et des tensions V_{CBO} et V_{CEO} élevées.

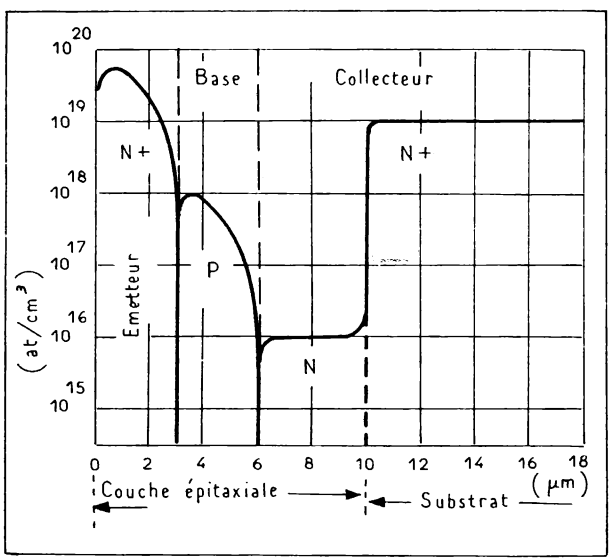


Fig. 15-2. — Profil de dopage d'un transistor planar épitaxial.

La figure 15-2 donne le profil de dopage de ces transistors. Le substrat n^+ est dopé à 10^{19} at/cm^3 pour une faible tension de saturation. Le faible dopage de la couche épitaxiale 10^{16} at/cm^3 permet de réaliser les deux diffusions, de la base 10^{18} at/cm^3 et de l'émetteur 10^{20} at/cm^3 en conservant des tensions V_{CBO} un peu plus élevées que V_{CEO} et une tension V_{EBO} très faible à cause des taux de dopage des zones respectives.

Si la couche épitaxiale n'existe pas, il n'est pas possible de conserver le dopage du substrat aussi élevé. En effet, on remarque qu'il faut 10^2 at/cm^3 pour passer d'un dopage à l'autre et la limite se situe vers 10^{21} at/cm^3. Il faut donc doper le substrat à 10^{16}/cm^3 et augmenter la résistance de sortie du collecteur et la tension de saturation.

• **La fabrication d'un transistor *p-n-p*** se déroule de la même façon, seuls les dopages sont inversés.

La plaquette est dopée p^+ au bore, avec une résistivité de 0,008 à 0,016 Ω.cm, orientation [1.1.1.]. La couche épitaxiale est dopée p au bore; la diffusion n de base est dopée au phosphore et la diffusion p^+ d'émetteur est dopée au bore. Les taux de dopage sont identiques, ainsi que la dimension des électrodes et de la pastille.

On obtient des caractéristiques identiques, avec parfois une tension V_{CEO} et un gain un peu plus faibles. On sait, en effet, que la mobilité des lacunes est moins élevée que celle des électrons libres.

2. LA FIABILISATION DES TRANSISTORS PLANARS ÉPITAXIAUX

La recherche d'une fabrication toujours plus fiable s'est traduite par plusieurs perfectionnements de la technologie planar épitaxiale.

▪ PROTECTION ANNULAIRE

Cette protection a été tout d'abord appliquée sur les transistors de moyenne puissance du type *p-n-p*. Dans cette fabrication la zone n de base est obtenue par diffusion d'arsenic ou de phosphore. Il arrive que cette zone se prolonge par une

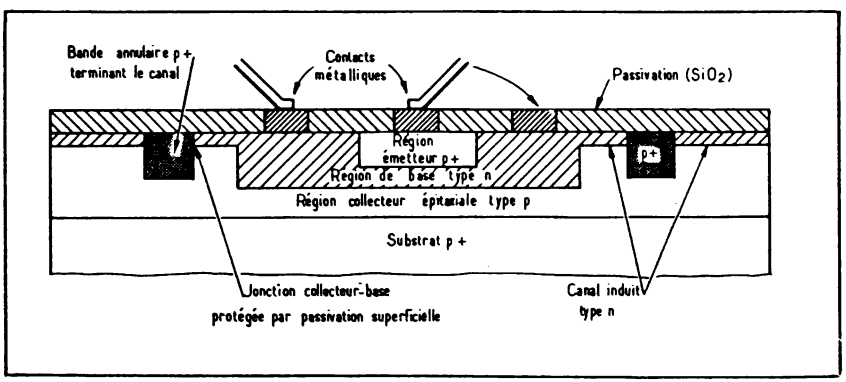


Fig. 15-3. — Transistor *p-n-p* doté d'une protection annulaire.

canalisation superficielle entre le silicium et l'oxyde jusqu'à la périphérie de la pastille. La jonction base-collecteur n'est plus protégée par la couche d'oxyde et l'état de surface augmente sensiblement le courant de fuite (fig. 15-3).

La canalisation est provoquée par des effets d'ionisation, ou par des particules polarisées existant à l'intérieur de la couche de passivation. Ces particules viennent altérer la polarité de la zone p au voisinage de l'oxyde, d'autant plus que le matériau qui la constitue est légèrement dopé.

Dans cette fabrication on introduit, par diffusion, un anneau de protection qui ceinture complètement le transistor. Cet anneau est très fortement dopé p^+ au bore; il coupe le canal qui ne peut plus se développer jusqu'à l'extrémité de la pastille dont on connaît les imperfections dues à la découpe.

L'adjonction de cet anneau de garde permet d'obtenir des transistors p-n-p dont les performances en tension et en courant de fuite sont en tous points comparables à celles des n-p-n.

Des études ont abouti à la conclusion que l'on améliorait également les transistors n-p-n en les dotant d'un anneau de garde n^+.

C'est pourquoi, actuellement, plusieurs séries de transistors n-p-n et p-n-p sont dotés d'une protection annulaire.

■ PASSIVATION DE LA PASTILLE

Cette question a été traitée au chapitre VI § 5. De plus en plus, les plaquettes de transistors petits signaux sont passivées de façon à éviter toute variation des caractéristiques de l'interface, silicium SiO_2 en fonctionnement. Par contre, une glassivation est inutile étant donné la faible surface d'aluminium non utilisée pour les deux sorties.

■ DÉVERMINAGE

On désigne par cette expression un essai de durée en usine, avant livraison, destiné à éliminer les transistors qui pourraient avoir des défauts de jeunesse. Les transistors professionnels, ainsi que ceux pour applications militaires ou spatiales, subissent des essais plus sévères en conditions climatiques et en durée de façon à être certain de leur fiabilité.

3. LA FABRICATION INTERDIGITÉE

La géométrie des diffusions de base et d'émetteur la plus simple est celle décrite pour la fabrication du transistor petits signaux de ce chapitre. C'est la géométrie circulaire donnée par la photographie de la figure 15-4.

La pastille carrée mesure 500 μm de côté; la surface métallisée annulaire correspond à la base et celle centrale à l'émetteur. Une surface suffisante est réservée pour la soudure des fils de sortie.

Lorsqu'on augmente la puissance ou la rapidité on passe à la géométrie en bandes; sur la surface de la pastille on ouvre deux fenêtres rectangulaires pour les diffusions. Puis, on métallise deux bandes de sortie parallèles. La surface des sorties est plus grande, elle permet une densité de courant plus importante.

Puis, on passe à la fabrication interdigitée pour les transistors devant fonctionner à des fréquences élevées, ou à des courants importants.

Cette géométrie augmente le périmètre de l'émetteur vis-à-vis de la base. Elle permet une réduction de la capacité et de la densité de courant. En effet, le courant se concentre aux bords des jonctions; augmenter leur surface ne modifie

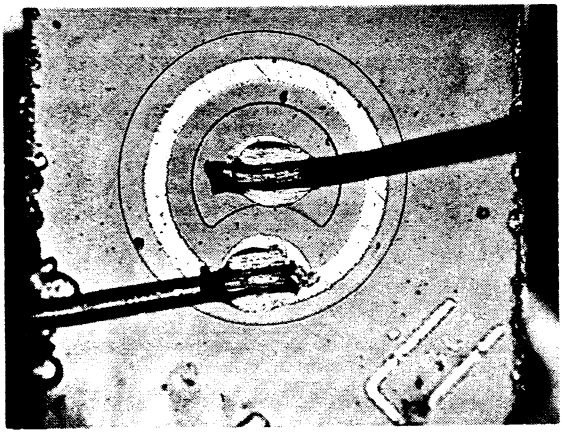


Fig. 15-4. — Transistor *n-p-n* petits signaux à géométrie circulaire (cliché *Thomson-C.S.F.* - *René Bouillot*).

pas sensiblement les caractéristiques, tandis que l'augmentation de leur périmètre diminue la densité de courant à fonctionnement identique. Le gain du transistor devient plus important.

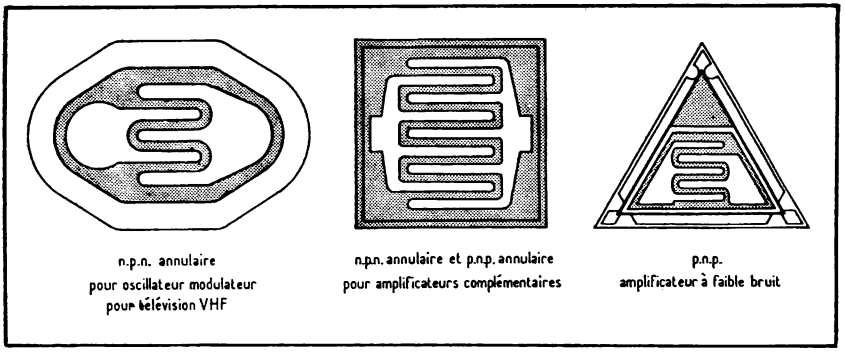


Fig. 15-5. — Quelques géométries interdigitées *(Motorola)*.

Le nombre de dessins interdigités est très important et chaque fabricant possède les siens. La figure 15-5 montre quelques géométries interdigitées de *Motorola*.

La figure 15-6 donne la photographie d'un transistor *Thomson-C.S.F.* VHF-1 W La pastille mesure 500 μm de côté, le pas du motif est de 12 μm. L'émetteur correspond aux dents intérieures (du côté de la marque) et la base aux dents extérieures.

Enfin, la figure 15-7 montre la précision des côtes d'un transistor *Fairchild* de 0,5 W à 200 MHz. La pastille mesure 500 μm de côté. Les deux surfaces sont prévues pour la soudure des fils de sortie.

Cette technologie est très souple et permet des réalisations intéressantes. Ainsi, par exemple, les transistors B.F. 167 et B.F. 173 pour étages F.I. de téléviseurs (fig. 15-8).

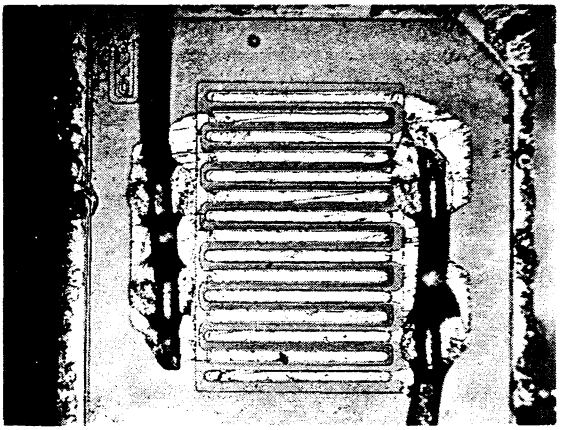


Fig. 15-6. — Transistor VHF-1 W à géométrie interdigitée (cliché *Thomson-C.S.F. - René Bouillot*).

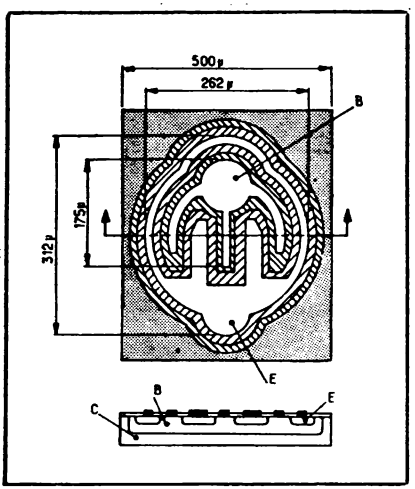


Fig. 15-7. — Transistor VHF-0,5 W à géométrie interdigitée *(Fairchild)*.

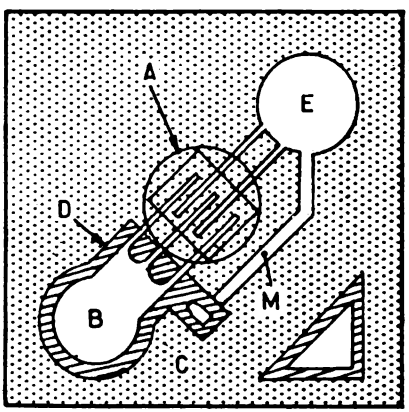


Fig. 15-8. — Technologie des transistors B.F. 167 et B.F. 173 pour étages F.I. en télévision. (A) surface occupée par le transistor proprement dit (40 + 60 μm); (B) surface de soudure du fil de sortie de base; (E) surface de soudure du fil de sortie d'émetteur; (D) diode placée sous le contact de base et reliée par la métallisation (M) à la sortie (E).

Le transistor proprement dit mesure 40 × 60 μm (A). Il est formé par un peigne interdigité. Sur une aussi petite surface, il n'est pas possible de raccorder les fils de sortie. Il a donc fallu créer deux surfaces métallisées (B) et (E) d'assez grandes dimensions, comparativement à (A). Ces surfaces entraînent des capaci-

tés appréciables notamment entre base et collecteur. Cette capacité est constituée par la métallisation de sortie de la base et le bloc de silicium collecteur avec le SiO_2 comme diélectrique. Pour diminuer cette capacité, il a été diffusé sous la sortie de base, une diode (D). Cette diode est reliée par une connexion métallisée (M) à l'émetteur (E).

En fonctionnement en émetteur commun, cette diode est polarisée en inverse et de ce fait se comporte comme une très petite capacité. Interposée entre la surface collecteur et la métallisation de base, cette capacité se trouve donc en série avec la capacité base-collecteur. La capacité résultante est donc plus petite que la plus petite des deux.

Pour ces géométries la précision des masques et leur superposition nécessitent des précautions draconiennes et des outillages perfectionnés. Cependant on est encore loin de la miniaturisation des circuits intégrés.

4. LES DIFFÉRENTES CATÉGORIES

Sur les catalogues on rencontre les catégories suivantes :

■ **BOÎTIER PLASTIQUE** (genre TO92 (fig. 15-9)

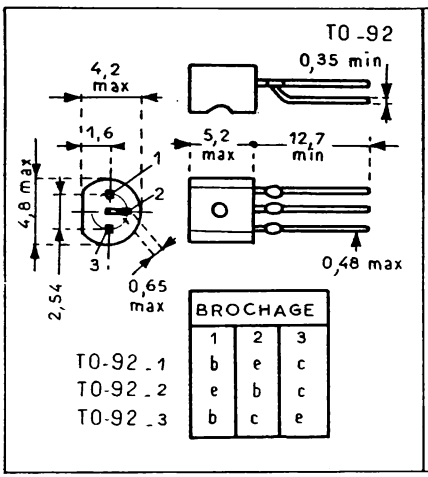


Fig. 15-9. — Boîtier plastique TO92.

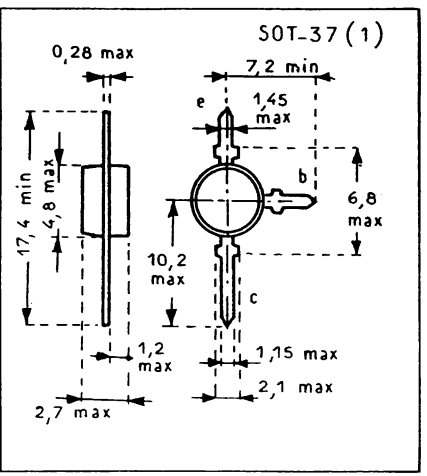


Fig. 15-10. — Boîtier VHF SOT37.

• **Usages généraux :** *n-p-n* et *p-n-p*

P_{tot} : 0,5 W — V_{CBO} : 30 à 80 V — V_{CEO} : 30 à 65 V — V_{EBO} : 5 à 6 V — I_{CM} : 200 mA — gain β : *n-p-n* : 125 à 900 — *p-n-p* : 75 à 500 — f_T : *n-p-n* : 300 MHz — *p-n-p* : 150 MHz.

• **Amplification petite puissance :** *n-p-n* et *p-n-p*

P_{tot} : 0,8 W — V_{CBO} : 45 à 100 V — V_{CEO} : 45 à 80 V — V_{EBO} : 5 V — I_{CM} : 1 à 2 A — gain β : 40 à 250 — f_T : *n-p-n* : 130 MHz — *p-n-p* : 50 MHz.

• **Amplification VHF radio et télévision :** *n-p-n* et *p-n-p*

P_{tot} : 200 mW — V_{CBO} : 20 à 40 V — V_{EBO} : 3 à 5 V — I_{CM} : 20 à 30 mA — gain β : 15 à 40 — f_T : 200 à 700 MHz.

En boîtier VHF SOT37 (fig. 15-10). *n-p-n* et surtout *p-n-p* monté en base commune.

P_{tot} : 140-200 mW — V_{CBO} : 20 à 40 V — V_{EBO} : 2 à 3 V — I_{CM} : 20 à 30 mA — gain β : 10 à 25 — f_T : 900 à 2 000 MHz.

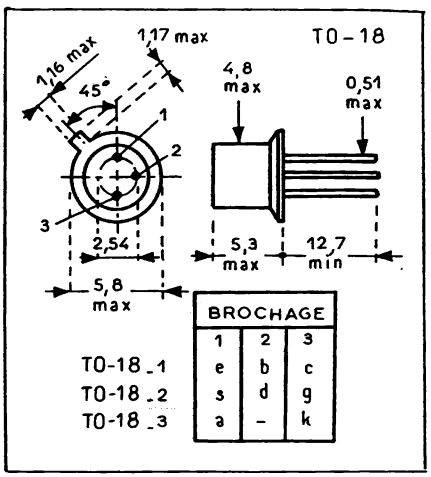
■ BOÎTIER MÉTALLIQUE genre TO18 (fig. 15-11) ou TO39

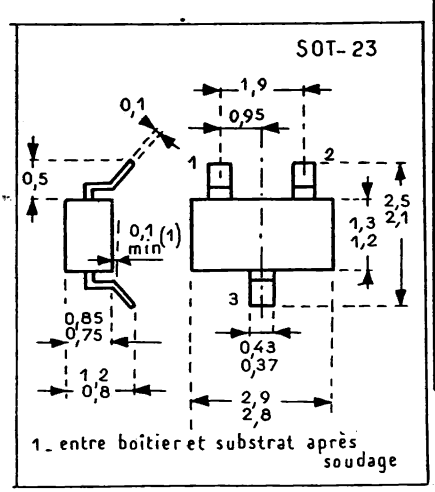
• **Usages généraux :** *n-p-n* et *p-n-p*
P_{tot} : 0,3 à 0,6 W — V_{CBO} : 20 à 60 V — V_{CEO} : 20 à 45 V — I_{CM} : 100 à 200 mW — gain β : *n-p-n* : 125 à 900 — *p-n-p* : 40 à 500 — f_T : 150 à 300 MHz.

• **Amplification petite puissance :** *n-p-n* et *p-n-p*
P_{tot} : 0,8 à 5 W — V_{CBO} : *n-p-n* : 80 à 150 V — *p-n-p* : 40 à 80 V — V_{CEO} : *n-p-n* : 40 à 150 V — *p-n-p* : 40 à 80 V — V_{EBO} : 5 à 7 V — I_{CM} : 0,5 à 2 A — gain β : 40 à 250 — f_T : 50 à 100 MHz.

• **Commutation rapide :** *n-p-n*
P_{tot} : 0,3 W — V_{CBO} : 40 V — V_{CEO} : 15 V — I_{CM} : 0,5 A — gain β : 20-120 — f_T : 300 à 500 MHz.
P_{tot} : 5 W — V_{CBO} : 120 V — V_{CEO} : 600 V — I_{CM} : 5 A — gain β : 40-150 — f_T : 70 à 100 MHz.

Fig. 15-11. — Boîtier métallique TO18. ▶





◀ **Fig. 15-12. — Boîtier plastique miniature SOT23.**

■ BOÎTIER MINIATURE POUR CIRCUITS HYBRIDES SOT23 (fig. 15-12)

• **Usage général et commutation :** *n-p-n* et *p-n-p*.
P_{tot} : 100 à 300 mW — V_{CBO} : 30 à 80 V — V_{CEO} : 20 à 65 V — I_{CM} : 0,2 A — gain β : *n-p-n* : 110 à 800 — *p-n-p* : 100 à 600 — f_T : 150 à 300 MHz.

• **Amplification VHF et UHF :** *n-p-n* et *p-n-p*
P_{tot} : 100 à 200 mW — V_{CBO} : 15 à 30 V — V_{EBO} : 2 à 5 V — I_{CM} : 25 à 50 mA — gain β : *n-p-n* : 25 à 225 — *p-n-p* : 15 à 50 — f_T : *n-p-n* : 200 à 5 000 MHz — *p-n-p* : 300 à 5 000 MHz.

CHAPITRE XVI

LES TRANSISTORS DE PUISSANCE

Les transistors et les darlingtons de puissance sont en pleine évolution; leurs caractéristiques deviennent de plus en plus performantes et leurs applications s'étendent de jour en jour. Ils sont utilisés en amplification, en impulsion et en commutation. Les performances exigées ont donné lieu à des études technologiques étendues, qui ont abouti à des fabrications différentes en fonction des applications. Au planar d'origine se sont adjoint les technologies à simple diffusion ou à base homogène, à base épitaxiée et à triple diffusion.

1. LA TECHNOLOGIE A SIMPLE DIFFUSION OU A BASE HOMOGÈNE

■ FABRICATION

Le processus de fabrication est le suivant (fig. 16-1) :

— la plaquette de silicium d'origine est faiblement dopée *p* au bore, résistivité vers 10 à 20 Ω.cm (10^{15} at/cm^3);

— elle est recouverte par masquage de phosphore (*n*) sur toute la face arrière, ainsi qu'aux endroits prévus pour l'émetteur sur la face avant. Étant donné les tensions et les puissances en jeu, la structure de la face avant est interdigitée. Les emplacements prévus pour les « doigts » de base sont protégés. Certains fabricants déposent sur ces surfaces une mince couche de bore (*p*) de façon à diminuer la résistance de sortie de la base;

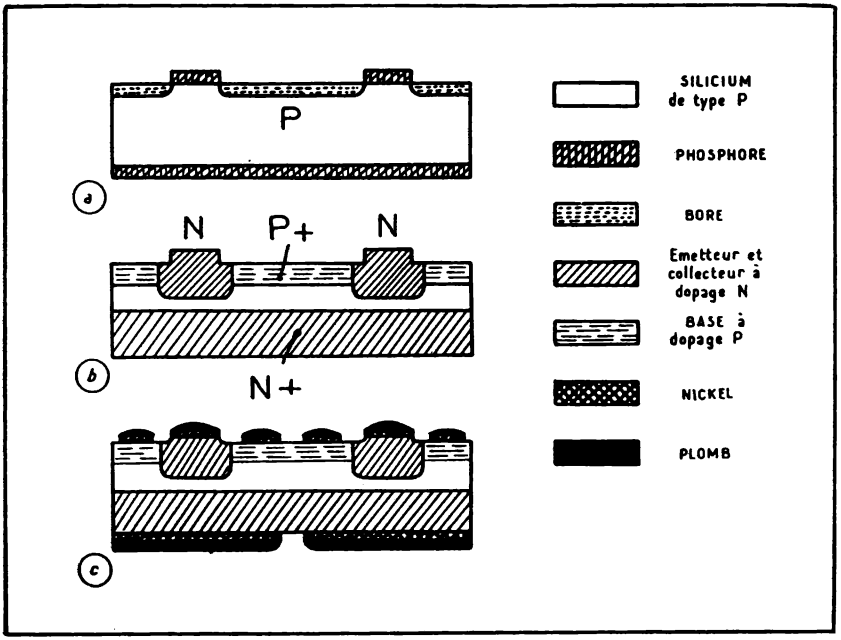


Fig. 16-1. — Technologie à simple diffusion ou à base homogène (avec zone p^+).

— la plaquette, ainsi traitée, est mise au four vers 1 200 °C. Il s'agit d'une diffusion de deux solides dans le silicium. Elle est profonde, environ 80 μm de chaque côté de la plaquette. C'est la seule opération de diffusion et la base est constituée par le cristal d'origine, elle est bien homogène et elle est relativement large (environ 18 μm à 25 μm);
— après rodage des deux faces pour oter les verres dopants qui se sont formés, la plaquette est recouverte d'une couche de nickel sur ses deux faces;
— une opération de photogravure sur la face supérieure de la plaquette élimine le nickel en dehors des peignes de base et d'émetteur interdigités;
— entre les transistors la place laissée libre est plus large que d'habitude, par une seconde opération de photogravure on attaque un sillon profond; c'est la gravure « mesa ».

« *Mesa* » en espagnol veut dire table. Cette appellation a été donnée en pensant au profil de la pastille attaquée comparativement aux montagnes tabulaires mexicaines... à l'échelle près!

— la plaquette est plongée dans un bain de plomb fondu qui ne se fixe que sur le nickel. On obtient ainsi un transistor fixé sur son boîtier par une soudure tendre. Ce type de liaison pastille-boîtier n'est adopté que pour des transistors de puissance inférieure à 150 W. Au-delà la liaison est effectuée par soudure dure grâce à un disque de molybdène soudé directement sur la pastille de silicium;
— enfin, la plaquette est passivée par une couche de verre, en insistant sur les bords de la gravure mesa. La figure 16-2 donne le profil de diffusion obtenu par cette technologie.

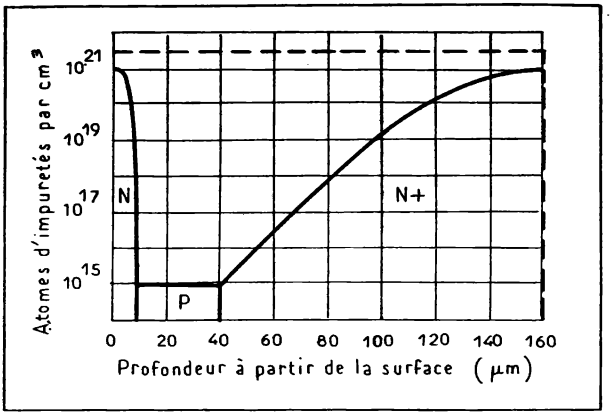


Fig. 16-2. — Profil de diffusion de la technologie à simple diffusion (sans zone p^+).

■ CARACTÉRISTIQUES

Cette technologie procure une bonne répartition de la densité de courant au niveau de la jonction collecteur-base. La répartition thermique qui en résulte donne au transistor une aire de sécurité maximale, les limites de l'apparition du phénomène de second claquage étant repoussées. La simplicité du processus de fabrication permet à ces composants un coût modéré. Ces transistors présentent une excellente tenue en fatigue thermique, ainsi qu'aux épreuves électriques et mécaniques. Leur tension de saturation est faible.

Par suite de la largeur importante de la base, la fréquence de transition reste basse, aux environs de 1 MHz. La tension collecteur-émetteur est limitée à 150 V. Seuls des transistors *n-p-n* peuvent être fabriqués selon cette technologie.

- **Utilisations**

Ces types de transistors sont recommandés lorsque :
— l'application requiert une exploration importante de l'aire de sécurité en régime continu,
— la fréquence de récurrence reste inférieure à 1 kHz,
— la charge est inductive et en l'absence de dispositifs de protection : diode de roue libre,
— la tension collecteur-émetteur reste inférieure à 150 V.

- **Différents modèles**

— *Boîtier plastique TO126*
P_{tot} : 20 à 36 W — V_{CEO} : 22 à 80 V — $I_{C\,max}$: 1,5 à 4 A — gain β : 15 à 50.
— *Boîtier plastique TO220*
P_{tot} : 36 à 75 W — V_{CEO} : 40 à 70 V — $I_{C\,max}$: 4 à 10 A — gain β : 20 à 100.
— *Boîtier métallique TO3*
P_{tot} : 117 à 150 W — V_{CEO} : 40 à 160 V — $I_{C\,max}$: 10 à 30 A — gain β : 15 à 60.

★

2. LA TECHNOLOGIE « POWER BASE » DE MOTOROLA

Cette technologie est dérivée de la base homogène et procure les mêmes caractéristiques en vue des mêmes applications. Cependant elle permet la fabrication des transistors *n-p-n* et *p-n-p*, avec une fréquence de transition de 1,5 MHz et un V_{CEO} de 160 V.

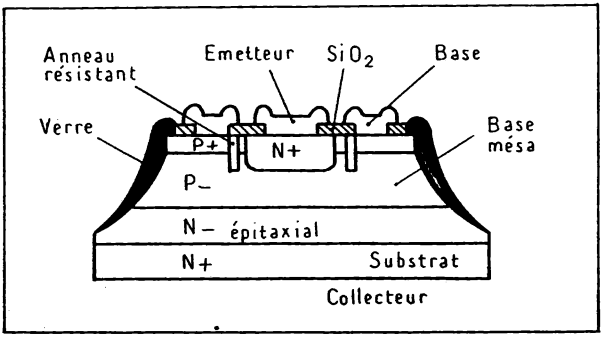


Fig. 16-3. — Technologie « Power Base » de *Motorola*.

La figure 16-3 montre la coupe de la pastille de ce type de transistor. Sur le substrat n^+ on dépose une couche épitaxiale *n* et une couche *p*. Par une seule diffusion solide on implante l'émetteur n^+, une couche p^+ pour diminuer la résistance de base et une résistance qui entoure l'émetteur pour éviter une focalisation trop importante du courant émetteur sur les bords de la jonction.

La gravure mesa est protégée par un verre, tandis que la face supérieure de la plaquette est passivée par une couche de SiO_2.

3. LA TECHNOLOGIE A BASE ÉPITAXIÉE

▪ FABRICATION

Pour fabriquer un transistor *n-p-n* à base épitaxiée (fig. 16-4), on part d'un substrat n^+ à faible résistivité donnant une faible tension de saturation (10^{18} at/cm^3).

On fait croître par épitaxie une couche *p* faiblement dopée (10^{14} at/cm^3). Une couche de SiO_2 protège la surface de la plaquette. Par photogravure, selon la méthode planar, on ouvre une fenêtre pour diffuser dans la base la zone émetteur n^+ (10^{20} at/cm^3). La figure 16-5 donne le profil de diffusion obtenu.

Par une deuxième opération de photogravure on ouvre les contacts de sortie, puis, par une troisième on établit les contacts en aluminium.

Une attaque mesa permet de protéger, par un verre, la jonction base-collecteur.

On voit que le base déposée par épitaxie a une épaisseur parfaitement définie et reproductible. La diffusion de l'émetteur est également bien précise. On maîtrise, ainsi, les dimensions respectives des deux électrodes.

La jonction base-collecteur est abrupte car elle est formée par la superposition du substrat et de la couche épitaxiale. Pour fabriquer un transistor *p-n-p*

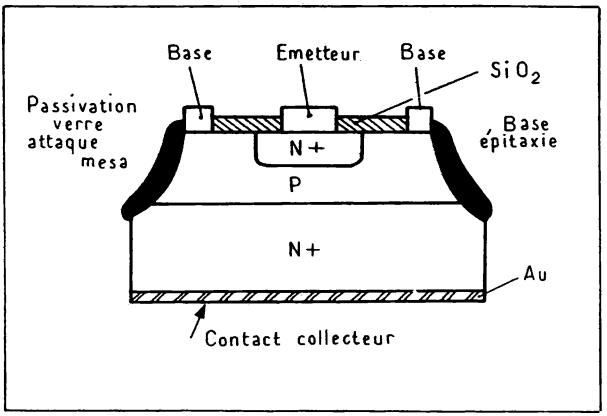


Fig. 16-4. — Technologie à base épitaxiée.

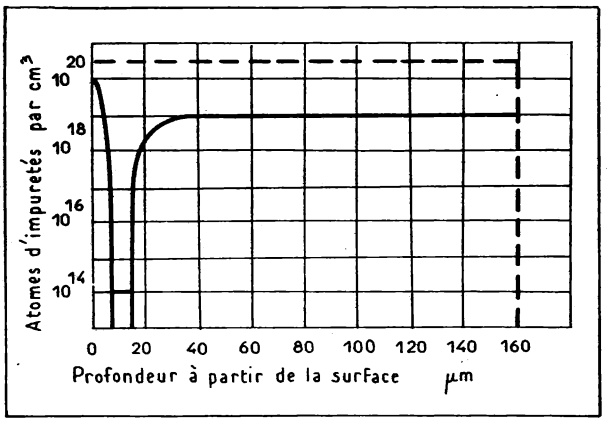


Fig. 16-5. — Profil de diffusion de la technologie à base épitaxiée.

complémentaire à *n-p-n*, il ne suffit pas d'inverser les dopages. En effet, on doit compenser la différence de mobilité des lacunes par rapport aux électrons ce qui se traduit par une différence de vitesse de recombinaison des porteurs minoritaires.

Une optimisation de la dimension de la base et de l'émetteur est indispensable pour obtenir une paire *p-n-p* — *n-p-n* réellement complémentaire.

■ CARACTÉRISTIQUES

Cette technologie permet de produire des transistors robustes et capables de véhiculer des courants élevés; c'est-à-dire possédant une bonne aire de sécurité et capables d'absorber une énergie importante en régime transitoire.

Le caractère abrupt de la jonction collecteur-base restreint la tenue en tension. La faible résistivité du collecteur procure une tension de saturation faible, donc une puissance dissipée minimale.

La fréquence de transition est moyenne, entre 2 et 6 MHz.

En général, tous les transistors *p-n-p* de puissance sont fabriqués selon cette technologie.

- **Utilisations**

  L'emploi de ces transistors est conseillé lorsque :
  — il est nécessaire d'avoir un étage symétrique *n-p-n — p-n-p;* par exemple étage de puissance B.F.,
  — la fréquence de fonctionnement ne dépasse pas quelques dizaines de kHz en régime sinusoïdal et quelques kHz en commutation,
  — il faut un transistor *p-n-p,* soit pour effectuer une inversion, soit pour piloter un transistor *n-p-n.*

- **Différents modèles**
  — *Boîtier plastique TO126*
  n-p-n et *p-n-p*. P_{tot} : 20 à 40 W — V_{CEO} : 20 à 80 V — $I_{C\,max}$: 1 à 4 A — gain β : 25 à 100.
  — *Boîtier plastique TO220*
  n-p-n et *p-n-p*. P_{tot} : 30 à 90 W - V_{CEO} : 30 à 100 V — $I_{C\,max}$: 1 à 15 A — gain β : 20 à 40.
  — *Boîtier métallique TO3*
  n-p-n et *p-n-p*. P_{tot} : 80 à 300 W — V_{CEO} : 40 à 120 V — $I_{C\,max}$: 5 à 50 A — gain β : 15 à 30.

■ VARIANTE : LA TECHNOLOGIE ÉPIBASE MOTOROLA

La figure 16-6 montre cette variante. Afin d'éviter la jonction abrupte collecteur-base, on intercale une couche épitaxiale *n* entre le substrat n^+ et la base *p*. On augmente, ainsi, légèrement la tension V_{CEO} qui atteint 160 V.

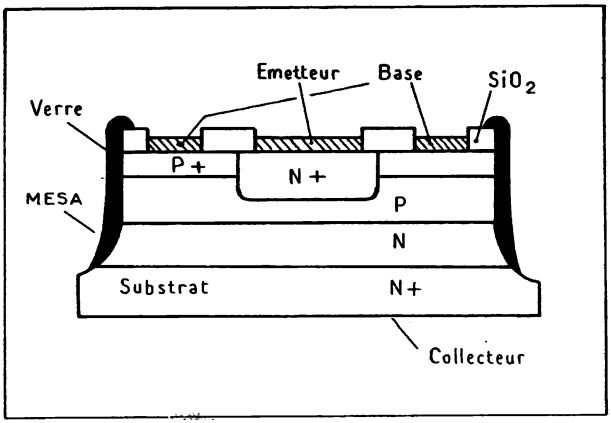


Fig. 16-6. — Technologie Épibase *Motorola*.

4. LA TECHNOLOGIE TRIPLE DIFFUSÉE

■ FABRICATION

Le matériau de base est constitué par une plaquette de 350 à 400 μm d'épaisseur du type *n* dont la résistivité est élevée, sa valeur est choisie en fonction des tensions de claquage souhaitées (fig. 16-7).

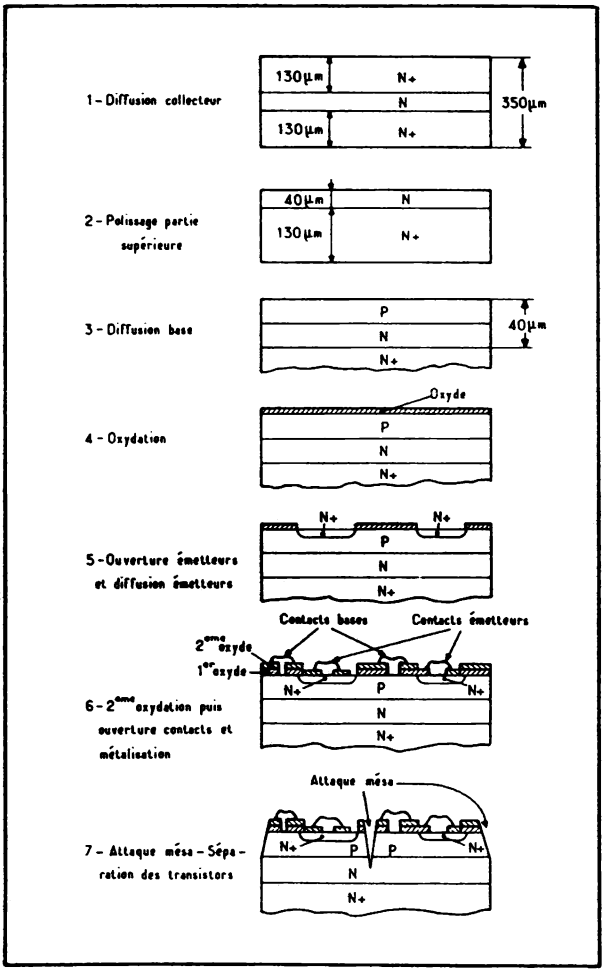


Fig. 16-7. — Différentes phases de la fabrication d'un transistor de technologie à triple diffusion.

On procède à une diffusion profonde de 130 μm donnant deux zones n^+ (1). On rode la partie supérieure inutile et on conserve une zone n dont l'épaisseur est comprise entre 40 μm et 125 μm, ainsi que celle de 130 μm n^+ formant le substrat de sortie du collecteur (2). On diffuse dans la zone n une impureté p pour former une zone de base comprise entre 10 et 20 μm, puis la plaquette est oxydée.

Par photogravure on ouvre dans le SiO_2 les zones d'émetteur qui sont diffusées n^+ (2 à 3 μm), puis le SiO_2 est reformé (5). Les opérations classiques de photogravure dégagent les zones de contact émetteur et base, puis métallisent à l'aluminium les sorties (6).

Enfin, une attaque chimique du type mesa sépare les différents transistors de la plaquette et permet le dépôt d'un verre de protection de la jonction base-collecteur (7). La figure 16-8 donne le profil de diffusion de cette technologie.

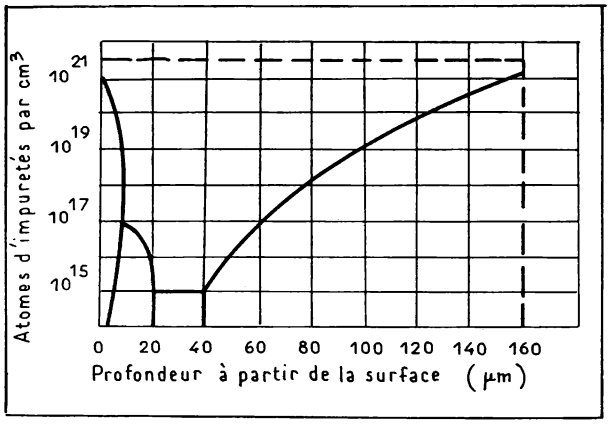


Fig. 16-8. — Profil de diffusion de la technologie à triple diffusion.

- **Caractéristiques**

En jouant sur les épaisseurs des différentes zones on obtient une certaine variété dans les modèles catalogués.

Le substrat n^+ donne une faible résistance de sortie du collecteur (0,001 à 0,1 Ω) d'où, une faible tension de saturation et un faible échauffement sous l'action du courant direct.

Le collecteur *n* à forte résistivité doit avoir une épaisseur suffisante pour tenir la charge d'espace, sous la tension nominale inverse (V_{EBO}) lorsque le transistor est bloqué.

Plus la résistivité du collecteur est élevée plus la tension nominale inverse est importante, mais plus le courant direct est réduit. L'épaisseur de cette zone *n* affecte également le temps de commutation.

Le gain en courant, la fréquence de transition et la tenue en second claquage dépendent de l'épaisseur de la base. La passivation minérale par l'attaque mesa de la jonction collecteur-base améliore la tenue en second claquage de la base.

Plus la base est épaisse plus le transistor est robuste mais plus la fréquence de transition est basse. Le gain en courant dépend : de l'épaisseur de la base, de la durée de vie des porteurs minoritaires dans la base, des niveaux respectifs des dopages de la base et de l'émetteur, du gradient de concentration des impuretés dans la base (effet drift) et du périmètre de l'émetteur.

Le gain en courant inverse est environ le dizième du gain direct car : le faible dopage du collecteur et son épaisseur donnent une faible injection de porteurs dans la base; le collecteur joue le rôle d'un mauvais émetteur; la jonction collecteur-base n'est pas interdigitée, d'où un faible périmètre; le gradient de concentration des impuretés dans la base entraîne l'existence d'un champ électrique qui accélère les porteurs en direct et a tendance à les repousser en inverse. Il n'est fabriqué que des modèles *n-p-n*.

- **Utilisations**

Ces transistors réalisent d'excellents commutateurs car ils peuvent être rapides avec une faible résistance de saturation.

Cette technologie est adoptée pour la fabrication de tous les transistors de puissance haute tension : télévision, allumage, électronique, automobile, etc.

- **Différents modèles**

— *Boîtier plastique TO126*

Commutation rapide. P_{tot} : 20-25 W — V_{CEO} : 100 à 350 V — $I_{C\,max}$: 0,5 à 5 A — gain β : 40-240 — f_T : 10 à 35 MHz.

— *Boîtier métallique TO39*
Commutation rapide. P_{tot} : 10 W — V_{CEO} : 90 à 500 V — $I_{C\,max}$: 1 à 3,5 A — gain β : 10 — f_T : 8 MHz.

— *Boîtier métallique TO3*
Commutation rapide. P_{tot} : 60 à 250 W — V_{CEO} : 60 à 500 V — $I_{C\,max}$: 6 à 50 A — gain β : 8 à 100 — f_T : 8 à 60 MHz.
Haute tension : P_{tot} : 25 à 85 W — V_{CEO} : 350 à 750 V — $I_{C\,max}$: 3 à 10 A — gain β : 7 à 60 — f_T : 6 à 10 MHz.

5. LA TECHNOLOGIE PLANAR

La technologie planar peut être adaptée à la fabrication de transistors de puissance en haute fréquence. On sait que les réémetteurs de télévision, par exemple, sont entièrement transistorisés. Il en est de même pour des matériels professionnels militaires ou spatiaux.

■ TRANSISTORS VHF — UHF ET HYPERFRÉQUENCE

Ces transistors bénéficient des plus récents progrès de la technologie planar, tels l'implantation et l'usinage ionique; ils sont présentés en boîtiers céramique professionnels. Ils sont catalogués en fonction de leur utilisation.

- **Transistors de puissance BLU**
  F_{test} : 30 MHz. P_{tot} : 25 à 250 W. Gain : 12 à 14 dB. V_{CC} : 28 ou 50 V.

- **Transistors de puissance pour FM**
  F_{test} : 70 à 108 MHz. P_{tot} : 25 à 150 W. Gain : 7,5 à 17 dB. V_{CC} : 28 ou 50 V.

- **Transistors de puissance en classe C**
  F_{test} : 500 et 700 MHz. P_{tot} : 2,5 à 60 W. Gain : 6,5 à 8 dB. V_{CC} : 28 V.
  F_{test} : 1 à 4,2 GHz. P_{tot} : 0,5 à 7 W. Gain : 4,5 à 10 dB. V_{CC} : 24 ou 28 V.

- **Transistors UHF télévision en classe A**
  F_{test} : 860 MHz. P_{tot} : 0,5 à 4 W. Gain : 6 à 12 dB. V_{CC} : 20 ou 25 V.

- **Transistors hyperfréquence en classe A**
  F_{test} : 2 à 4 GHz. P_{tot} : 0,1 à 1,5 W. Gain : 6 à 10 dB. V_{CC} : 12 ou 18 V.

- **Transistors oscillateurs hyperfréquence**
  F_{test} : 0,7-1,2 ou 1,5-2,5 GHz. P_{tot} : 0,8 à 4 W. V_{CC} : 24 V.

■ TECHNOLOGIE DE FABRICATION DE LA GAMME 1 A 4 GHz R.T.C.

Les photographies des figures 16-9 et 16-10 représentent respectivement la vue de la pastille de silicium montée dans son boîtier et la vue du boîtier spécial formant refroidisseur (FO53); dimensions : entr'axe fixations 14,2 mm, largeur 7 mm, épaisseur 4,5 mm. Les particularités de cette technologie sont les suivantes :

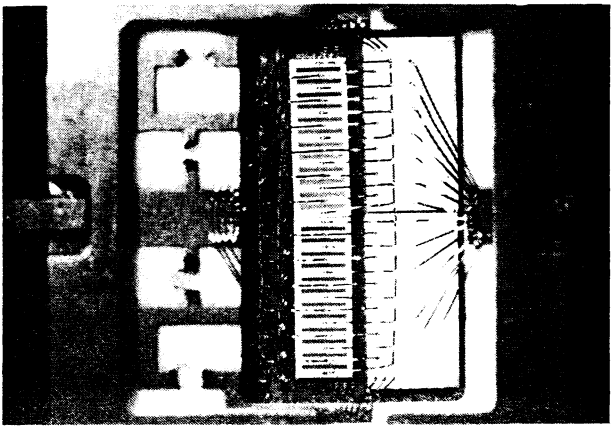


Fig. 16-9. — Transistor hyperfréquence 1 à 4 GHz multiémetteur, soudé sur l'embase du boitier, avec les fils d'or posés *(R.T.C.)*.

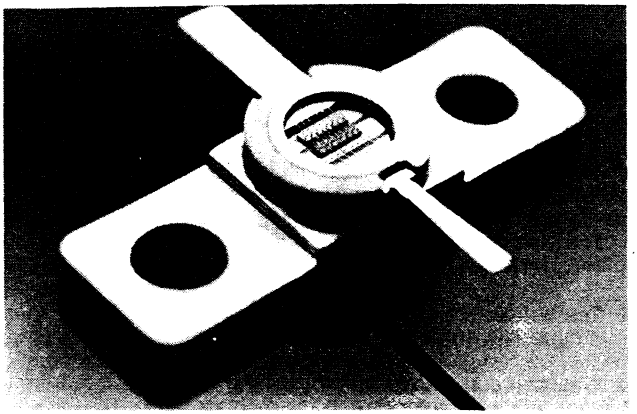


Fig. 16-10. — Transistor hyperfréquence large bande 3 à 3,5 GHz dans son boitier FO53 *(R.T.C.)*.

- **Structure interdigitée**

Une telle structure permet d'obtenir des valeurs élevées pour les rapports périmètre-émetteur sur surface émetteur et périmètre émetteur sur surface de base; elle crée une efficacité élevée des zones émetteurs.

A titre d'exemple, pour un cristal de 0,35 × 0,45 mm on obtient : largeur des émetteurs : 1,25 μm; pas entre émetteurs : 8 μm; rapport périmètre-émetteur sur surface de base : 214. Pour les contacts on arrive à des largeurs de doigt de 2,5 μm et à des intervales de 1,5 μm.

Pour certains transistors de plus grandes dimensions (3,1 × 1,1 mm) on atteint des périmètres émetteur de 140 mm.

- **Géométrie multicellulaire**

Cette géométrie garantit une bonne répartition dans tout le cristal de la puissance dissipée et conduit à une faible résistance thermique.

- **Résistance en série avec les émetteurs**

Une résistance série commune à deux doigts d'émetteur est obtenue en créant une zone p^+ par diffusion de bore.

Ces résistances ayant un coefficient de température positif garantissent une bonne répartition du courant dans chaque zone d'émetteur. On obtient, ainsi, des transistors robustes acceptant des désadaptations éventuelles.

- **Base obtenue par implantation ionique de bore**

Des zones profondes p^+ viennent prendre contact dans cette base et améliorent la tension de claquage entre base et collecteur. On obtient également un auto-alignement des zones d'émetteur et des contacts de base.

- **Passivation par Si_3N_4**

Une couche de nitrure de silicium déposée sur la totalité de la surface du cristal après diffusion de la base assure une meilleure stabilité des caractéristiques et améliore la définition de l'ouverture des zones d'émetteurs.

- **Émetteurs obtenus par diffusion d'arsenic**

Cette diffusion est obtenue à partir d'oxyde dopé et permet la réalisation de profils abrupts.

- **Métallisation titane-platine-or**

Le titane adhère parfaitement sur le nitrure de silicium; le platine sert de barrière à la diffusion de l'or; la bonne tenue en corrosion et la bonne conductibilité électrique sont assurées par l'or. De plus, lors des prises de contact, celles-ci se font or sur or.

- **Fils de connexion en or**

Les fils de connexion sont nombreux, afin de relier tous les contacts d'émetteur aux résistances en série, puis à la sortie, ainsi que tous les contacts de base à sa sortie.

Ils sont soudés par ultrasons sur des machines semi-automatiques, assurant la reproductibilité des impédances du transistor.

- **Boîtiers céramique étanches**

Ces boîtiers répondent aux normes d'hermiticité grâce à l'emploi d'un anneau d'alumine multicouches brasé sur le cuivre.

6. LA TECHNOLOGIE MULTIÉPITAXIALE PLANAR

■ FABRICATION

Cette technologie a été mise au point par *SGS-ATES*. On sait que le fait de superposer une couche épitaxiale faiblement dopée n sur un substrat n^+ restreint la tenue en tension par le caractère abrupt de cette jonction. C'est en partant de cette constatation que cette structure a été mise au point.

La figure 16-11 donne le schéma de cette technologie et la figure 16-12 le profil de concentration des dopants. Sur un substrat épais n^+ (10^{19} at/cm^3) on dépose une couche épitaxiale n moyennement dopée (10^{17} at/cm^3). Puis, on dépose une seconde couche épitaxiale n très peu dopée (10^{15} at/cm^3) plus épaisse que la première.

Une couche de SiO_2 recouvre l'ensemble de la plaquette. On procède ensuite aux opérations classiques de la technologie planar pour la diffusion de la base p^+ (10^{18} at/cm^3) et de l'émetteur n^+ (10^{20} at/cm^3). On diffuse en même temps que l'émetteur, la protection annulaire n^+ pour arrêter d'éventuels canaux parasites en surface.

La disposition des contacts en aluminium est particulière. Un anneau équi-

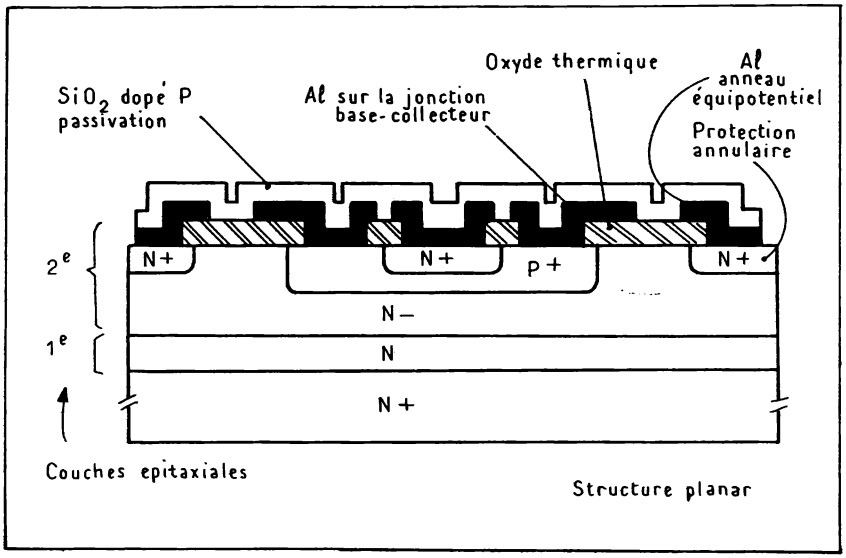


Fig. 16-11. — Technologie multiépitaxiale planar *SGS-ATES*.

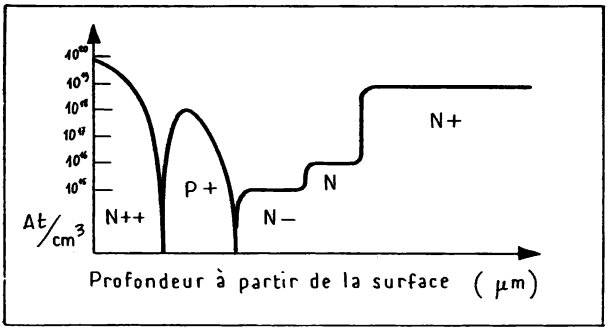


Fig. 16-12. — Profil de diffusion de la technologie multiépitaxiale planar *SGS-ATES*.

potentiel décharge la surface de l'oxyde et est en contact avec l'anneau dopé n^+. Le contact de sortie de base est prolongé sur l'oxyde au niveau de la jonction base-collecteur pour augmenter la tenue en tension et la stabilité en essai de durée.

Enfin, la pastille est passivée avec un oxyde de silicium dopé au phosphore qui piège le sodium présent et forme une barrière contre les contaminations ultérieures.

■ CARACTÉRISTIQUES

Cette technologie permet d'obtenir des paramètres électriques très précis, dus au bon contrôle des épaisseurs et des résistivités des couches épitaxiales. La fabrication des modèles *p-n-p* est possible.

Les faibles valeurs de $V_{CE(sat)}$ sont déterminées par un choix des épaisseurs et des résistivités des zones du collecteur, par de bonnes métallisations sur les deux faces de la pastille, par des soudures optimisées de la pastille sur l'embase et des fils, ainsi que par un dessin des masques bien étudié.

Le courant de fuite I_{CEX} est déterminé par le courant de fuite en volume qui est particulièrement faible pour le silicium et par le courant de fuite en surface, dû à une dégradation de la jonction base-collecteur en surface, causé par des dislocations et des contaminations. Ce courant est minimal pour un transistor planar parfaitement passivé.

La vitesse de commutation est fonction du bon contrôle des épaisseurs de base et de collecteur, ainsi que du gain du transistor. Cette technologie assure des valeurs minimales du temps de commutation et des variations très réduites en fabrication de série.

La robustesse en inverse est obtenue grâce à la couche épitaxiale supplémentaire *n* placée entre les couches n^- et n^+ du substrat. On atteint ainsi le champ critique à une valeur de densité de courant très supérieure à celle du transistor à une seule couche épitaxiée.

La tenue en tension de cette technologie atteint 400 V. Au-dessus, la courbure de la jonction base-émetteur pose des problèmes. *SGS-ATES* les a résolus en augmentant l'épaisseur de la couche de SiO_2 au niveau de cette jonction. On atteint ainsi 800 V.

■ TECHNOLOGIE MULTIÉPITAXIALE MESA

SGS-ATES produit également des transistors multiépitaxiaux en structure mesa. La fabrication ressemble à celle en structure planar qui vient d'être décrite. L'anneau de protection n^+ est remplacé par la gravure mesa (fig. 16-13). La pastille comprend : le substrat n^+, la première couche épitaxiale *n*, la deuxième couche n^- et la troisième *p*. Dans cette couche on diffuse une partie de la base en p^+ et l'émetteur en n^{++}.

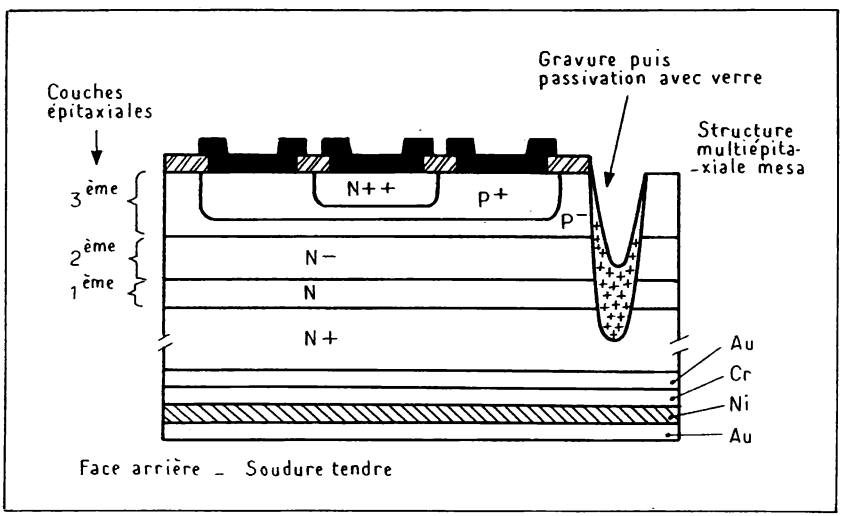


Fig. 16-13. — Technologie multiépitaxiale mesa *SGS-ATES*.

La face arrière comporte quatre couches : Au — Cr — Ni — Au de façon à obtenir une soudure tendre. Cette technologie permet de construire des transistors haute tension particulièrement fiables, aussi bien en *n-p-n* qu'en *p-n-p* (*n-p-n* : V_{CES} : 900 V. V_{CEO} : 450 V — *p-n-p* : V_{CES} : − 500 V. V_{CEO} : − 400 V).

Le profil de diffusion est donné sur la figure 16-14. La couche épitaxiale de base *p* permet d'obtenir des valeurs de V_{CBO} plus importantes.

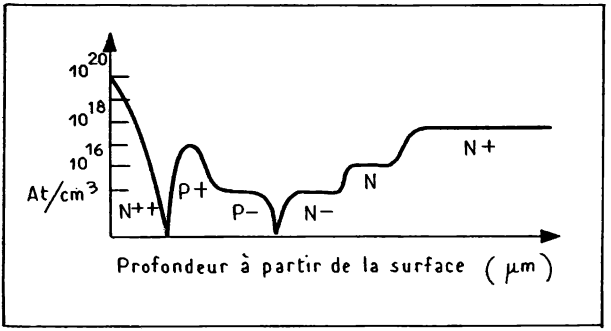
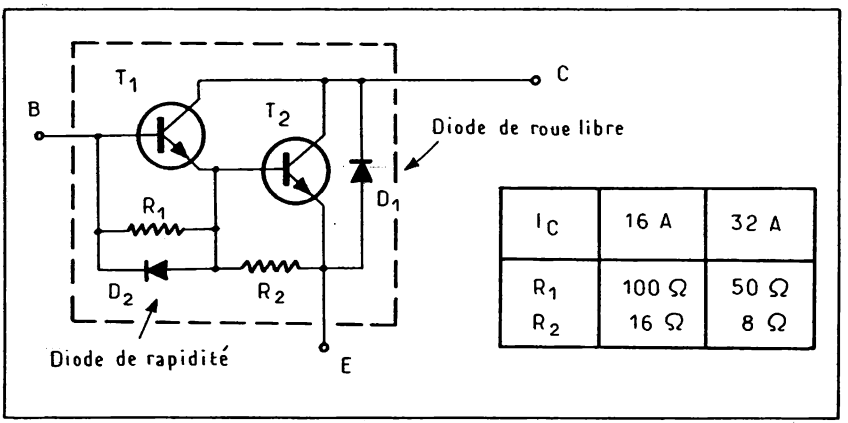


Fig. 16-14. — Profil de diffusion de la technologie multiépitaxiale mesa *SGS-ATES*.

La couche p^+ planar sous l'émetteur détermine de très faibles valeurs du champ électrique au bord du mesa. Le transistor a, ainsi, une bonne stabilité superficielle et permet d'augmenter encore le $V_{(BR)CBO}$.

7. LE DARLINGTON DE PUISSANCE

Le transistor de puissance monté en darlington est formé, sur la même pastille de silicium, des composants suivants (fig. 16-15) :



I_C	16 A	32 A
R_1	100 Ω	50 Ω
R_2	16 Ω	8 Ω

Fig. 16-15. — Schéma du transistor darlington.

— un transistor à faible puissance et à gain élevé, T_1,
— un transistor de puissance à tension V_{CEO} élevée, T_2,
— une diode de protection (diode de roue libre), D_1, montée en inverse entre collecteur et émetteur du transistor de puissance,
— deux résistances de polarisation, R_1 et R_2,
— parfois, une diode entre les deux bases augmentant la rapidité de commutation du transistor de puissance par l'élimination rapide des charges stockées, D_2.

Seules trois connexions sont disponibles : base du premier transistor T_1, collecteurs et émetteurs des deux transistors T_1-T_2.

Le premier transistor T_1 est chargé de fournir le courant de base du second T_1. Le gain total est égal au produit du gain de T_1 et de T_2.

Plusieurs technologies peuvent être adoptées; la base épitaxiée et les multi-épitaxiées planar ou mesa permettent de fabriquer des darlingtons *p-n-p* et *n-p-n*.

■ CARACTÉRISTIQUES

Il existe deux catégories de darlingtons :

— ceux à relativement faible puissance et à gain élevé entre 750 et 1 000 destinés à l'amplification,

— ceux à haute tension, à puissance élevée et à gain faible pour commutation rapide; seuls ils possèdent une diode de rapidité D_2.

Étant donné que les darlingtons sont intégrés sur la même pastille de silicium on obtient une *stabilisation automatique* évitant l'emballement thermique; en particulier le transistor T_2 ne peut pas être surchargé.

Par suite des deux transistors en série la *tension de saturation* du darlington est plus élevée que celle d'un seul transistor de puissance. Cependant grâce à l'action de la diode de rapidité qui évacue les charges stockées dans T_2, l'inconvénient du $V_{CE\,sat}$ plus élevé est en partie compensé.

La diode de protection, ou diode de roue libre D_1 , a une action importante en commutation. Comme elle est intégrée avec T_2 sa résistance thermique jonction-boîtier est identique à celle de T_2. Sa chute de tension directe V_F est plus élevée que celle des diodes classiques et par conséquent sa puissance dissipée n'est pas négligeable, elle peut atteindre une dizaine de watts. Cette diode est généralement caractérisée comme une diode rapide au blocage, cependant il faut qu'elle soit très rapide à la mise en conduction pour éviter une forte contrainte au transistor.

La tension de modulation développée aux bornes de la diode est aussi un paramètre important, car elle conditionne les pertes de mise en conduction.

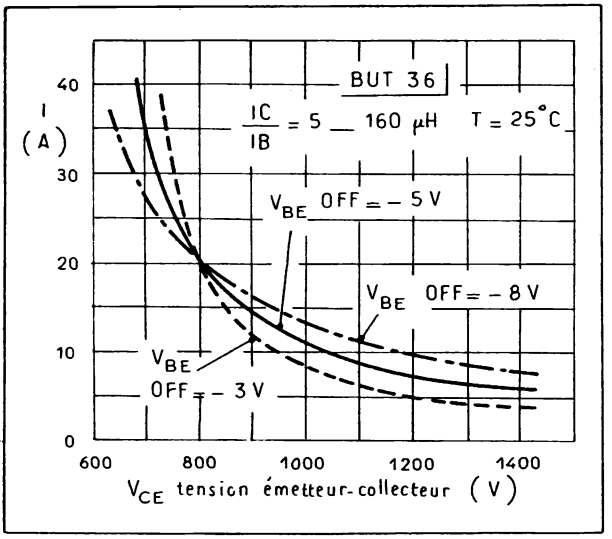


Fig. 16-16. — Aire de sécurité en polarisation inverse du darlington BUT 36 *(Motorola).*

L'aire de sécurité en commutation inverse est donnée par la figure 16-16 pour le darlington BUT 36 *Motorola* (32 A - 1 400 V). Si on doit travailler avec une ligne de charge à la coupure à forte inductance de fuite (fig. 16-17 courbe 1), il est bon d'avoir une tension de blocage V_{BE} pas trop importante, de − 3 à − 5 V.

Si, par contre, on doit travailler avec une ligne de charge à la coupure à forte capacité de fuite (fig. 16-17 courbe 2), il faut augmenter V_{BE} jusqu'à − 8 V, avec un point de repos $V_{(BR)\,CEO}$ = 1 000 V.

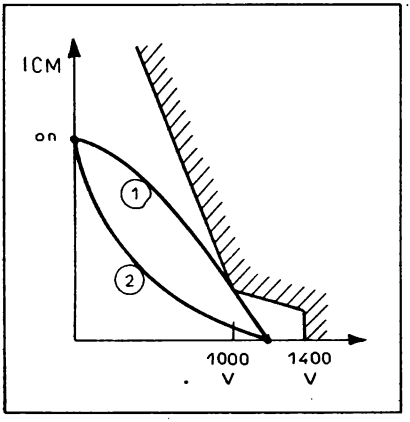


Fig. 16-17. — Lignes de charge à la coupure selon que la fuite est inductive (1) ou capacitive (2).

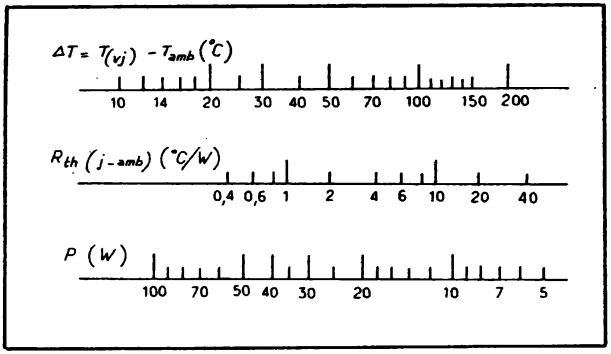


Fig. 16-18. — Abaque permettant de calculer la résistance thermique totale (j—a) pour le choix d'un refroidisseur *(Thomson-C.S.F.)*.

■ DIFFÉRENTS MODÈLES

• **En boîtier plastique TO126**

n-p-n et *p-n-p* complémentaires. P_{tot} : 5 à 40 W. V_{CBO} : 60 à 120 V. I_C : 1 à 4 A. gain β : 750 et 2 000.

• **En boîtier plastique TO220**

n-p-n et *p-n-p* complémentaires. P_{tot} : 50 à 125 W. V_{CBO} : 60 à 120 V. I_C : 4 à 12 A. gain β : 750 et 1 000.

• **En boîtier métallique TO3**

n-p-n et *p-n-p* complémentaires. P_{tot} : 90 à 150 W. V_{CBO} : 60 à 120 V. I_C : 12 à 20 A. gain β : 1 000

n-p-n commutation. P_{tot} : jusqu'à 250 W. V_{CEX} : jusqu'à 850 V et V_{CEV} : 1 400 V. I_C : jusqu'à 40 A. gain β : 50 à 100.

Ces modèles sont destinés à être branchés directement aux bornes des secteurs européens 380 à 420 V - 50 Hz et même sur les courants de traction 750 V continus. Leur pouvoir de coupure atteint 45 kVA ce qui est remarquable. A ces valeurs le câblage et la disposition des éléments doivent être soignés pour éviter les déséquilibres transitoires. Applications : commande de moteurs continus ou asynchrones, relais statiques, convertisseurs, onduleurs, générateurs ultra-soniques, allumage électronique, automobile, balayage de tube cathodique, etc.

8. LES CONSEILS D'UTILISATION DES TRANSISTORS DE PUISSANCE

■ PARAMÈTRES ÉLECTRIQUES

Contrairement aux composants de signaux, les dispositifs de puissance sont employés à leurs possibilités maximales. Or leur durée de vie dépend : de la température de fonctionnement lorsqu'elle s'approche de la température maximale, ainsi que des contraintes mécaniques, électriques et thermiques.

Dans la conception d'un équipement, il est conseillé de prévoir des marges de sécurité, principalement pour les paramètres suivants : pertes de commutation, tension maximale, température maximale de jonction essentiellement pour les composants haute-tension et limites de sécurité en second claquage.

Les valeurs limites d'utilisation données sur les notices sont des limites absolues qui ne doivent pas être dépassées, même un très court instant, sous peine de détérioration du dispositif.

■ PARAMÈTRES THERMIQUES

• Montage sans refroidisseur

Si la puissance dissipée est faible les composants peuvent être montés sans refroidisseur. La puissance maximale dissipable n'est fonction que de la température maximale de la jonction et de la résistance thermique jonction-ambiance du boîtier.

Le tableau donne cette résistance thermique pour un certain nombre de boîtiers placés verticalement en air calme.

Boîtier	TO3	TO5	TO61	TO63	TO66	TO126	TO220
$R_{th(c\text{-}a)}$ (°C/W)	30	180	45	30	45	80	60

• Montage avec refroidisseur

L'abaque de la figure 16-18 donne la valeur de la résistance thermique du refroidisseur à employer en fonction de la différence entre la température de jonction et la température ambiante, ainsi que de la puissance dissipée par le transistor. Se reporter aux notices des fabricants pour le choix du refroidisseur qui convient. Consultez également le chapitre XII § 5.

Il est nécessaire d'apporter un soin particulier au contact composant-refroidisseur en minimisant les défauts de planéité (< 0,1 mm), et de rugosité (< 15 μm). Le serrage doit être celui du tableau ci-dessous. Un couple plus élevé n'améliore pas le contact thermique et risque de détériorer le composant.

On recommande d'interposer une mince couche de graisse silicone bonne conductrice de la chaleur entre le dispositif et le refroidisseur. La résistance thermique de contact est notablement diminuée.

Boîtier	TO3	TO66	TO61	TO63	
Couple de serrage	3	1,5	5	10	m ∧ N
Montage à sec	0,25	0,9	0,25	0,17	°C/W
Montage avec graisse	0,15	0,6	0,15	0,10	°C/W

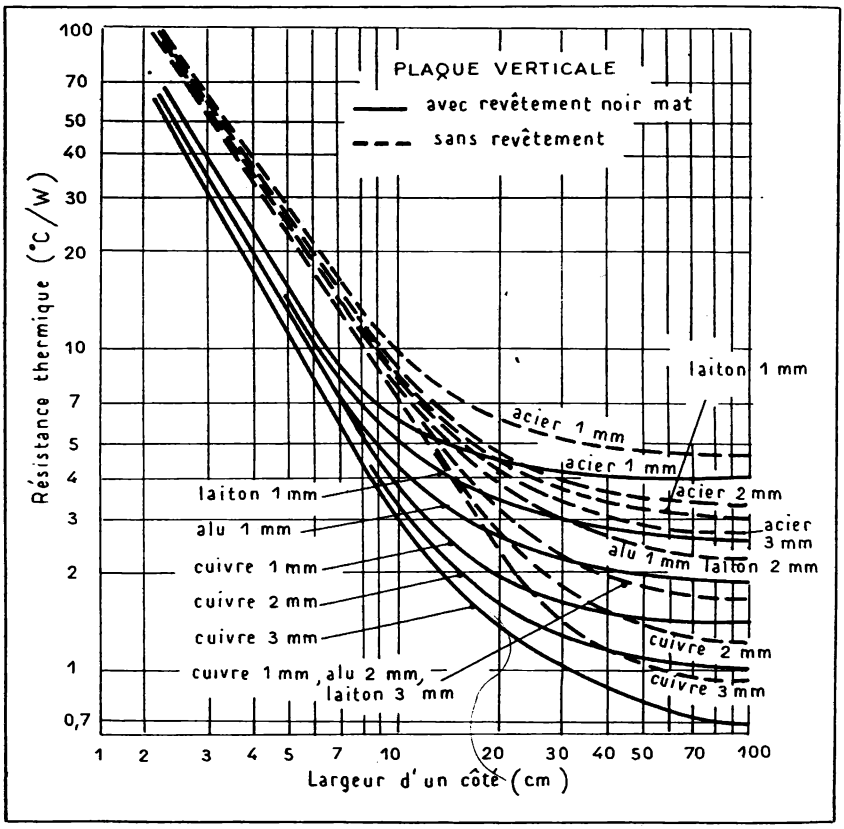


Fig. 16-19. — Valeur de la résistance thermique pour différents matériaux en fonction de la longueur du carré et pour un montage vertical en air calme, en noir mat et en brillant.

Dans les applications où le composant doit être isolé électriquement du refroidisseur, la plaquette de mica augmente sensiblement la résistance thermique; le montage avec graisse est recommandé.

	Montage à sec		Montage avec graisse		
Épaisseur du mica	50 μm	100 μm	50 μm	100 μm	
Boîtier TO3	1,25	1,5	0,35	0,6	°C/W
TO66	2,5	3	1	1,5	°C/W
TO126	8	10	4	6	°C/W

Dans certaines applications le châssis, ou une plaque métallique, approximativement carrée, constitue un refroidisseur suffisant. L'abaque de la figure 16-19 donne la valeur de la résistance thermique pour différents matériaux, en fonction de la longueur du carré et pour un montage vertical en air calme. Si le refroidisseur est en position horizontale, la surface doit être augmentée de 30 %. S'il n'est pas peint en noir mat, elle doit être augmentée de 40 % (50 % au-dessous de 25 cm^2).

Pour améliorer l'efficacité du refroidissement, une ventilation forcée peut être nécessaire. Les filets d'air doivent circuler parallèlement à l'ailette, sans turbulence, ce qui est plus facilement réalisé en aspirant l'air.

La conductance par cm^2 de l'ailette est :

$$C = 10^{-4} \cdot 38{,}6 \cdot \frac{V}{L}$$

C en W/°C cm^2, avec V : vitesse de l'air en m/s et L côté de l'ailette carrée, en cm, dans le sens de l'écoulement.

Les boîtiers plastique TO220 et TO126 doivent être serrés sur le refroidisseur avec un couple maximal de 1,5 m $\wedge$ N. Le refroidisseur doit être fixé mécaniquement de façon à ne pas solliciter les connexions du composant.

■ FATIGUE THERMIQUE DES TRANSISTORS DE PUISSANCE

On a vu au cours du chapitre V § 5 les problèmes posés par la soudure de la pastille de silicium sur l'embase du boîtier. La liaison peut être effectuée par une soudure tendre ou par une soudure dure.

Le boîtier des transistors de puissance est réalisé en acier ou en cuivre de façon à évacuer le mieux possible les calories vers le refroidisseur.

Le coefficient de dilatation linéaire de ces matériaux est de 17.10^{-6} et de $10{,}5.10^{-6}$/°C, tandis que celui du silicium n'est que de 3.10^{-6}/°C. Cette différence provoque des contraintes à l'interface silicium-boîtier qu'il faut absorber.

• **Soudure tendre** à base de plomb. Elle se déforme par fluage sans subir de grands dommages, car aussitôt après la déformation, une recristallisation restaure le métal. Cette recristallisation n'est possible qu'au-dessus de 30 °C. La soudure se restaure d'autant mieux que, lors du fonctionnement du transistor, la température de la soudure est plus élevée et le temps plus long. Si la limite de cisaillement est localement atteinte, une fissure apparaît, limitant l'évacuation des calories et augmentant la résistance thermique.

• **Soudure dure** par l'intermédiaire de disque de molybdène. Ce métal a un coefficient de dilatation proche de celui du silicium. Les matériaux travaillent toujours dans le domaine élastique. Les contraintes se situent au niveau de la brasure molybdène-boîtier. Après un très grand nombre de cycles thermiques, des fissures peuvent apparaître, limitant l'évacuation des calories et augmentant la résistance thermique.

En principe, ce mode de liaison est adopté dès que la taille des pastilles atteint 5 mm de côté et que la puissance dissipée se situe vers 150 W.

▪ FATIGUE THERMIQUE

La fatigue thermique est un phénomène général de tous les dispositifs de puissance. Le vieillissement de la soudure d'un composant se constate par une augmentation de la température de jonction et par une diminution de l'aire de sécurité au niveau du second claquage.

En principe :

— des cycles rapides, inférieurs à la minute, dégradent peu la soudure qui n'a pas le temps de fluer, si la variation de température du boîtier reste faible;

— des variations de température du boîtier de faible amplitude dégradent peu le transistor si les conditions de fonctionnement sont éloignées du second claquage; la durée de vie augmente considérablement;

— les essais les plus destructifs sont ceux dont la période est inférieure à 30 mn, car la soudure commence à fluer sans que la recristallisation la restaure complètement;

— choisir des transistors montés sur molybdène pour les équipements à cycles thermiques sévères et fixer le point de fonctionnement dans les zones de l'aire de sécurité, loin de la limitation par second claquage.

9. LE TRANSISTOR DE PUISSANCE EN RÉGIME PERMANENT

▪ AIRE DE SÉCURITÉ

Le diagramme tension-courant d'emploi du transistor ou « Aire de sécurité » est défini par quatre frontières fixant le domaine limite d'utilisation du transistor *en statique*, mais ne concernant pas la commande I_B (V_{BE}). Les quatre limites sont :

— le courant collecteur maximal (quelle que soit V_{CE}),

— la tension collecteur-émetteur maximale (quelle que soit I_C),

— la puissance maximale dissipée,

— le phénomène de second claquage.

Pour ces deux dernières limites, la tension V_{CE} et le courant I_C ne sont pas indépendants.

Les trois premiers paramètres sont donnés par le fabricant pour chacun de ses modèles.

Le **second claquage** est un phénomène d'emballement thermique localisé se produisant au-delà d'une certaine tension, en une zone où la température de la jonction collecteur-base atteint une valeur conduisant à un état thermiquement instable. Le départ en second claquage se manifeste par l'effondrement brutal de la résistance interne du transistor. La tension collecteur-émetteur s'établit à une

valeur faible de l'ordre de la dizaine de volts. Le transistor est détruit s'il est maintenu dans cet état et si le courant n'est pas limité. Dans la partie de l'aire de sécurité restreinte par le second claquage, la puissance dissipable par le transistor est inférieure à celle déduite des valeurs de la température de jonction et de la résistance thermique.

On reporte sur un graphique logarithmique les limitations I_C, V_{CE}, P_{max}. On délimite un contour fermé, dit de dissipation de puissance maximale. Cette surface doit être limitée à partir d'une certaine valeur de V_{CE} par le second claquage. On obtient ainsi l'aire de sécurité du transistor à la température de 25 °C (fig. 16-20). Cette courbe est donnée par le fabricant pour chacun de ses modèles.

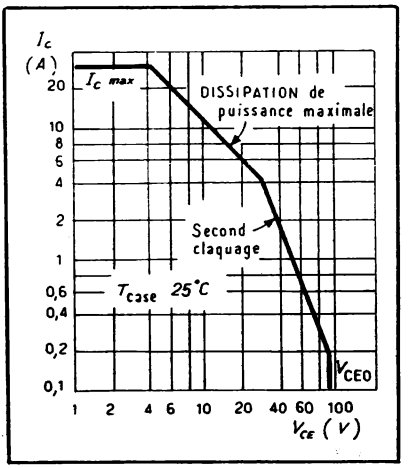


Fig. 16-20. — Aire de sécurité du transistor BUX 39 à 25 °C (en régime permanent) ***(Thomson-C.S.F.).***

La ligne de charge du transistor en régime de conduction doit se trouver entièrement dans l'aire de sécurité.

Si la température du boîtier est supérieure à 25 °C, il y a lieu de réduire la dissipation de puissance maximale en conséquence. On voit l'importance du refroidisseur sur la puissance et sur l'aire de sécurité.

10. LE TRANSISTOR EN RÉGIME IMPULSIONNEL

La température atteinte par la jonction limite essentiellement les caractéristiques de puissance d'un transistor. En régime transitoire, la température de jonction ne dépend pas directement de la puissance instantanée, mais de l'énergie ($E = P \times t_p$) fournie par une impulsion de durée t_p, ainsi que des constantes de temps thermiques du système.

Donc, en régime impulsionnel, la puissance crête peut excéder les limites correspondant au régime permanent, ce qui élargit l'aire de sécurité. Les données à utiliser sont les suivantes :

— la température maximale de jonction,
— la limite en impulsion du courant collecteur,
— la limite en impulsion de la tension collecteur-émetteur,
— l'impédance thermique transitoire,
— l'aire de sécurité en mono-impulsion,
— la variation de la puissance maximale et celle du courant de second claquage, en fonction de la température du boîtier.

La valeur maximale de la température de jonction, du courant collecteur, de la tension collecteur-émetteur, de la puissance en fonction de la température du boîtier est donnée sur les notices.

L'impédance thermique transitoire tient compte de la résistance thermique à l'état permanent et de la capacité thermique qui traduit le stockage de la chaleur dans les éléments du dispositif (pastille, boîtier, connexions). A chaque impulsion la jonction collecteur-base s'échauffe et entre les impulsions elles se refroidit. Au bout d'un certain temps un état d'équilibre s'établit qui dépend de la durée des impulsions et de leur fréquence : durée d'impulsion t_p et rapport cyclique $\delta = t_p/T$. L'impédance thermique est égale à :

$$Z_{th\ (j-c)\ (tp.\delta)} = K_{(tp.\delta)}\ R_{th(j-c)\ continu}$$

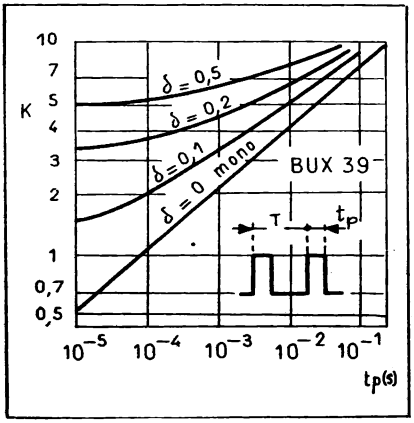


Fig. 16-21. — Valeur de K en fonction du rapport cyclique δ et de t_p pour le transistor BUX 39.

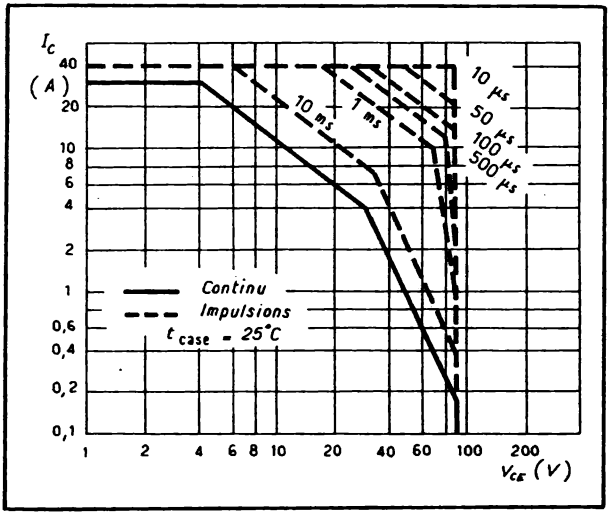


Fig. 16-22. — Aire de sécurité en régime de mono-impulsion en fonction de la durée de l'impulsion.

L'abaque de la figure 16-21 donne la valeur de K en fonction du rapport cyclique δ et de t_p pour le transistor BUX 39. Le fabricant donne également l'aire

de sécurité en régime de mono-impulsion en fonction de la durée de l'impulsion (fig. 16-22) et pour une température de boîtier de 25 °C. C'est-à-dire que le boîtier a une constante de temps thermique nettement supérieure à la durée de l'impulsion. Si le boîtier s'échauffe il faut limiter l'aire de sécurité en puissance.

En régime d'impulsions répétitives il faut tenir compte de l'aire de sécurité en mono-impulsion, du facteur de réduction de la résistance thermique K et de l'élévation de température du boîtier entraînée par la puissance moyenne dissipée.

11. LE TRANSISTOR EN RÉGIME DE COMMUTATION

■ FONCTIONNEMENT

Dans ce type de fonctionnement le transistor, qui travaille par tout ou rien, est soit bloqué, soit conducteur.

• **Bloqué,** il se trouve soumis à toute la tension d'alimentation et éventuellement à des surtensions transitoires. Le courant qui le traverse est son courant de fuite. On peut alors négliger la puissance dissipée devant les autres causes d'échauffement.

• **Conducteur,** il est saturé si le courant de base est suffisant. De faibles valeurs de $V_{CE\,sat}$ sont possibles. La puissance, peu élevée, n'est plus négligeable :

$$P_d = V_{CE\,sat} \times I_C$$

La plupart des pertes surviennent à chaque commutation. Elles sont de peu d'importance en basse fréquence, mais leur influence domine le dimensionnement du transistor à fréquence élevée. Les valeurs de la tension aux bornes du dispositif sont telles que la limitation due au second claquage n'intervient pas. Mais les temps de commutation doivent être très courts, ils permettent de considérer que la température de jonction est constante et liée à la valeur moyenne de la puissance dissipée.

• **Commutation :** en puissance les temps de commutation sont relevés sur le courant collecteur et non pas sur la tension collecteur-émetteur. Les temps donnés sur les notices correspondent à une charge résistive du transistor. Il est important de savoir que sur une charge inductive les temps de commutation sont plus courts, à l'exception du temps de stockage t_s qui augmente légèrement.

Les définitions des temps portés sur la figure 16-23 sont données ci-après :

— ***Mise en conduction*** (t_{on}) comprend :

• **le retard à la croissance** correspond à la charge de la capacité émetteur-base. Ces charges sont fournies par le courant de base et ne donnent pas lieu à l'effet transistor (t_d);

• **le temps de croissance du courant collecteur** est lié à l'épaisseur de la zone de base effective (t_r). Il ne faut pas confondre ce paramètre avec la fréquence de transition f_T liée à la largeur de la base métallurgique. La fréquence de transition est applicable en amplification linéaire et non en commutation.

Le temps de croissance (t_r) est important car il conditionne les pertes à l'établissement de la conduction.

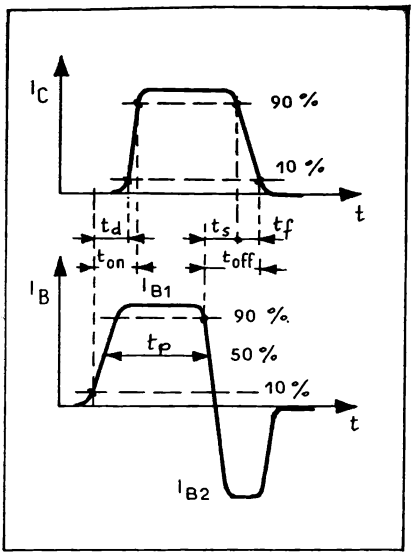


Fig. 16-23. — Définition des temps de commutation.

— ***Commutation à l'ouverture*** (t_{off})

• **le retard à la décroissance** dû au temps de stockage (t_s); en saturation on observe un phénomène d'élargissement de la base. Tout se passe comme si une partie du collecteur était transformée en base. Cette inversion du type de dopage nécessite une certaine quantité de charges apportées par le courant de base; c'est la *charge stockée.*

La décroissance du courant collecteur ne peut avoir lieu que lorsqu'une partie de la charge stockée a été évacuée; c'est le temps de stockage qui dépend du circuit de base.

• **le temps de décroissance du courant collecteur** doit être le plus court possible, car la majorité des pertes de commutation à l'ouverture se produit pendant la fin du temps de stockage et surtout pendant le temps de décroissance. Il est physiquement lié à la nature de la zone de collecteur. Il est d'autant plus long que le transistor est à plus forte tension (t_f).

▪ AIRE DE SÉCURITÉ EN COMMUTATION

L'aire de fonctionnement en commutation est différente et plus étendue que l'aire de sécurité en régime permanent. En effet, en commutation, le point de fonctionnement occupe deux états stables à faible dissipation et ne traverse les zones à forte dissipation que pendant les régimes transitoires, c'est-à-dire pendant des temps très courts vis-à-vis des constantes de temps thermiques du dispositif.

L'aire de fonctionnement est définie par la zone A de la figure 16-24. La tension sur le collecteur doit rester inférieure ou égale à la limite maximale absolue $V_{CEO\ sus}$ de la notice tant que le courant collecteur n'a pas atteint une valeur suffisamment faible. Le courant collecteur ne doit pas dépasser $I_{C\ max}$.

En blocage, lorsque la jonction émetteur-base est polarisée en inverse, on peut utiliser la zone B. Si I_C est compris entre 1 à 2 % de $I_{C\ max}$, on peut atteindre la limite maximale absolue V_{CEX} pour la tension collecteur-émetteur, à la température maximale de la jonction.

Pour faire fonctionner le transistor dans les meilleures conditions, il est

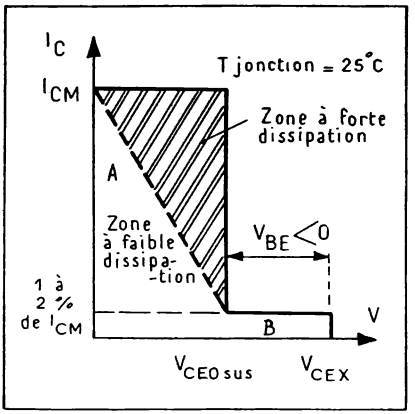


Fig. 16-24. — Aire de sécurité en commutation.

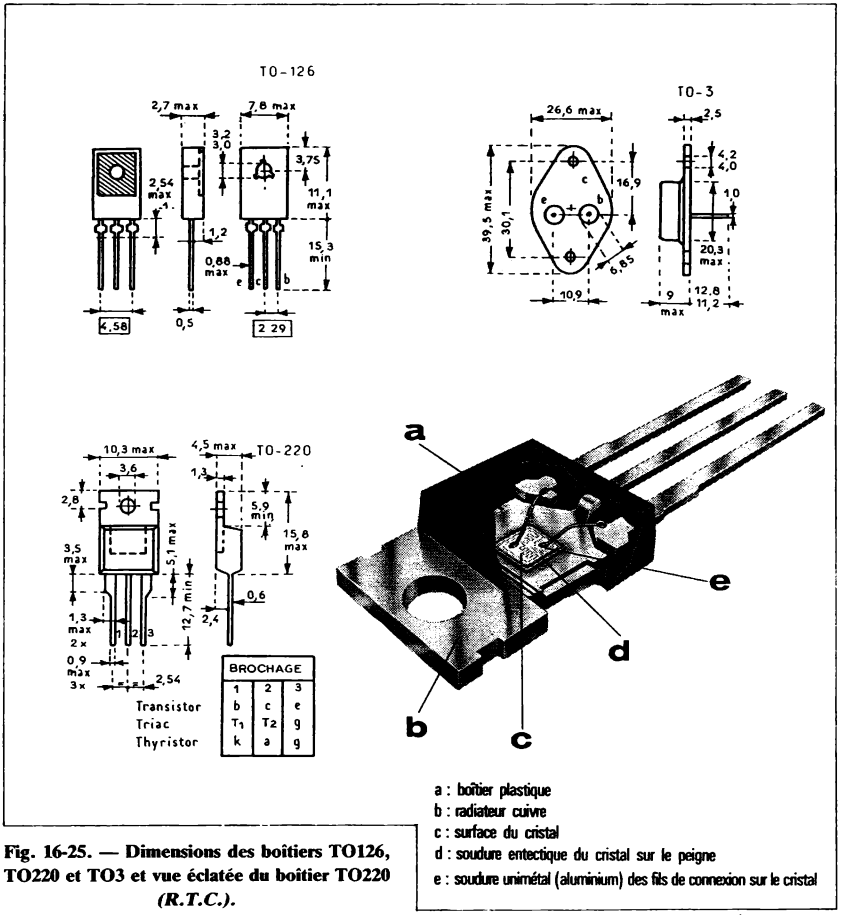


Fig. 16-25. — Dimensions des boîtiers TO126, TO220 et TO3 et vue éclatée du boîtier TO220 *(R.T.C.).*

conseillé de prévoir des réseaux de protection dans le schéma d'application de façon que le cycle de fonctionnement se trouve dans la zone A de faibles pertes; surtout si la tension V_{CE} dépasse 300 V.

■ COMMANDE DE BASE

La tension de saturation collecteur-émetteur ($V_{CE\ sat}$) n'a de sens que si elle est accompagnée de la valeur correspondante de $I_{C\ sat}$ et de $I_{B\ sat}$. Ces trois paramètres sont liés.

Le constructeur garantit qu'avec $I_{C\ sat}$ et avec $I_{B\ sat}$, la tension de saturation collecteur-émetteur est inférieure ou égale à la valeur $V_{CE\ sat}$.

Le rapport : $\beta_f = I_{C\ sat}/I_{B\ sat}$ est appelé : *gain forcé*. Le gain intéressant n'est pas le gain en courant, mais le gain en puissance. En effet, avec une puissance de commande : $V_{BE\ sat} \times I_{B\ sat}$ on contrôle : $V_{CEO} \times I_{C\ sat}$.

Par exemple, un transistor BUX 24 contrôle 12 A sous 400 V soit 4 800 W, avec une puissance de commande de 2,4 A sous 1,2 V soit 3,6 W : gain en puissance : 1 300.

Lorsqu'on applique une tension négative sur la base pour bloquer le transistor, il faut veiller que cette tension soit inférieure à V_{EBO}, tension d'avalanche de cette jonction qui est de l'ordre de 7 V.

Le tableau ci-après résume les caractéristiques d'un commutateur de puissance.

Paramètre représentant	Description du paramètre	Cas du transistor de puissance
L'état ouvert	- tension maximale que peut supporter le commutateur	- tension d'avalanche collecteur-émetteur $V_{CEO\ (sus)} - V_{CEX}$
	- courant de fuite	$I_{CEO} - I_{CEX}$
L'état passant	- chute de tension au courant nominal	- tension de saturation $V_{CE\ sat}$ à I_C et I_B spécifiés
	- courant maximal pouvant traverser le commutateur	- courant collecteur maximal $I_C - I_{CM}$
Le régime transitoire de mise en conduction	- temps de réponse - temps de montée du courant	- temps de délai t_d - temps de croissance t_r } $t_{on} = t_d + t_r$
Le régime transitoire d'arrêt de la conduction	- temps de retard	- temps de stockage t_s
	- temps de descente du courant	- temps de décroissance t_f
La commande	- puissance de commande	- tension de saturation $V_{BE\ sat}$ - courant base $I_{B\ sat}$
Les limites thermiques d'utilisation	- température limite - possibilité de refroidissement	- température maximale de jonction $T_{j\ max}$ - résistance thermique $R_{th\ j-case}$

Enfin, la figure 16-25 donne les dimensions des boîtiers TO126, TO220 et TO3 qui ont été cités à plusieurs reprises au cours de ce chapitre; ainsi qu'une vue éclatée d'un boîtier TO220.

CHAPITRE XVII

LES TRANSISTORS A EFFET DE CHAMP

1. LES TRANSISTORS A EFFET DE CHAMP A JONCTION (F.E.T.)

■ PRINCIPE

Le transistor à effet de champ à jonction est basé sur un principe physique entièrement différent de celui sur lequel se fonde le transistor à jonction.

Ici, le courant est véhiculé par des porteurs d'une seule polarité, c'est un dispositif *unipolaire*, par opposition au transistor à jonction qui est *bipolaire*, puisqu'il met en jeu deux types de porteurs *n* et *p*.

La figure 17-1 représente le fonctionnement théorique du F.E.T. Une couche *n* est déposée par épitaxie sur un substrat p^+ fortement dopé. Ensuite, par la technologie planar, ou forme une jonction de *grille p* par diffusion à partir du haut. Un contact est pris sur la région *p*, ainsi que sur la région *n* de part et d'autre de la grille; ce sont les contacts de *source* et de *drain*.

Tout d'abord voyons le fonctionnement du F.E.T. lorsqu'on relie la grille et le substrat à la masse.

Si une faible tension positive (V_D) est appliquée au drain par rapport à la source, un courant va circuler à travers la zone *n* entre les deux zones désertées (fig. 17-1 *a*). C'est un canal type *n* dont la résistance est constante. Les deux jonctions sont polarisées en inverse et l'épaisseur de la zone désertée est faible.

Lorsqu'on augmente V_D, le flux du courant est réduit à cause de la polarisation inverse croissante des jonctions. La zone désertée s'étend et la résistance du canal augmente (fig. 17-1 *b*).

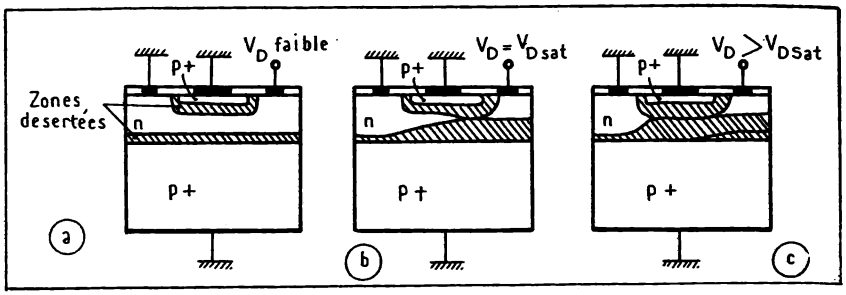


Fig. 17-1. — Fonctionnement d'un transistor à effet de champ à jonction pour $V_G = 0$. (*a*) : V_D faible, la résistance du canal est constante. (*b*) : $V_D = V_{D\,sat}$, amorce de la saturation. (*c*) : $V_D > V_{D\,sat}$, le courant de drain cesse de croître.

Quand on augmente encore V_D, l'épaisseur de la zone désertée est telle que les deux zones se rejoignent et que le canal est saturé (fig. 17-1 *c*). Un courant s'écoule à travers les zones désertées à cause des porteurs injectés dans le canal. La chute de tension est $V_{D\,sat}$. Pour des tensions de drain supérieures à $V_{D\,sat}$, le courant ne varie plus et reste fixé à la valeur $I_{D\,sat}$.

Lorsque la grille est polarisée en inverse par rapport aux deux jonctions grille-canal, c'est-à-dire négative pour un canal *n*, les zones désertées s'élargissent encore plus. La résistance du canal augmente et la saturation se produit pour une intensité plus faible. La tension de grille V_G réduit de la même quantité la tension de drain nécessaire pour amorcer la saturation. La valeur de $I_{D\,sat}$ est plus petite que dans le cas de $V_G = 0$.

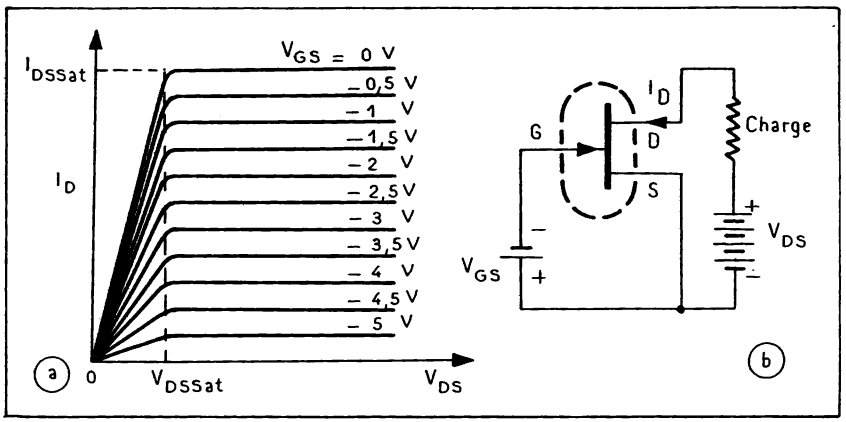


Fig. 17-2. — Courbes de réponse d'un F.E.T. canal *n* et son branchement.

On obtient donc les courbes de la figure 17-2. Ce F.E.T. est comparable au tube électronique. Les électrons produits par la cathode (source) aboutissent à l'anode (drain); ils sont contrôlés par la tension de grille (grille). Les courbes I_D/V_D sont identiques aux courbes I_A/V_A du tube électronique.

Cependant un F.E.T. ne peut fonctionner qu'en appauvrissement avec une grille négative qui réduit le courant I_D.

Si la grille d'un F.E.T. canal *n* devenait positive, les jonctions *p-n* deviendraient en sens passant détruisant l'effet de champ et le canal par un courant I_G.

▪ FABRICATION ET CARACTÉRISTIQUES D'UN F.E.T. CANAL *n*

Le schéma de principe de la fabrication est indiqué sur la figure 17-3. La pastille de silicium est dopée $p+$, c'est le *substrat.* Une couche épitaxiale *n* de 4 μm d'épaisseur est déposée. Puis on diffuse les caissons d'isolement et la zone de grille $p+$ de 2 μm d'épaisseur. Enfin, deux zones $n+$ sont diffusées aux extrémités du canal pour effectuer les sorties de drain et de source. La métallisation des sorties à l'aluminium permet la fixation des fils de connexion.

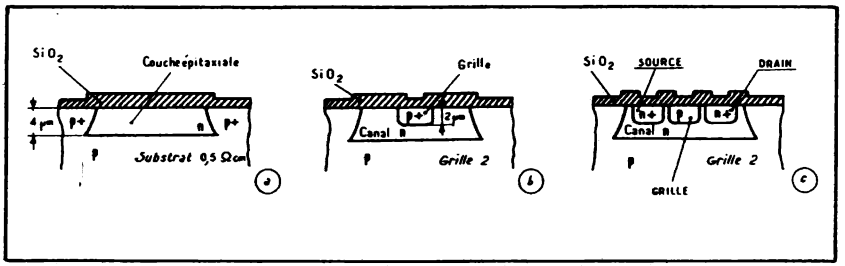


Fig. 17-3. — Fabrication d'un transistor à effet de champ (F.E.T.) à canal *n*.

La partie inférieure du substrat $p+$ (0,5 Ω.cm) est également métallisée pour soudure au boîtier.

Un tel dispositif présente les caractéristiques suivantes :

— puissance maximale : 200 à 300 mW;
— tension maximale V_{DS} : 25 à 30 V;
— tension de commande V_{GS} : − 1 à − 7,5 V;
— conductance : Y_{21s} = 1 000 à 4 000 μmho ou microsiemens;
— intensité I_{DSS} : min. 0,5 à 5 mA, max. 3 à 20 mA.

• Caractéristiques

La *pente* est représentée par les variations du courant de drain I_D pour une variation de la tension de grille V_{GS} :

$$G_m = \Delta I_D / \Delta V_{GS}$$

Elle est maximale au voisinage de la caractéristique $V_{GS} = 0$ V.

Le *facteur de mérite* est défini par $G_M/2\pi \times C$.

G_m = pente. C = capacité totale grille-drain.

La *tension de blocage* est la valeur négative de la tension de grille pour laquelle le courant I_D est minimal et correspond au courant de fuite d'un transistor.

La *résistance interne* est définie par la pente que présente la caractéristique dans la zone de saturation.

La *résistance d'entrée* est très élevée, c'est celle d'une jonction au silicium polarisée en inverse.

Le *coefficient de température* du F.E.T. est légèrement négatif.

En conséquence, un F.E.T. présente une impédance d'entrée élevée qui n'affecte pas le circuit d'attaque. Une faible variation de la tension d'entrée module le flux électronique dans le canal et par conséquent I_D. On recueille la tension de sortie aux bornes de la charge.

C'est le F.E.T. canal *n* qui est le plus fabriqué. C'est du reste le seul qui puisse être intégré.

■ F.E.T. CANAL *p*

La figure 17-4 donne les mêmes renseignements pour le F.E.T. canal *p* que la figure 17-2 pour le modèle à canal *n*. Il est formé par un canal *p* entouré par une zone *n*. Toutes les tensions d'alimentations doivent être inversées afin que la jonction grille-canal soit toujours polarisée en inverse.

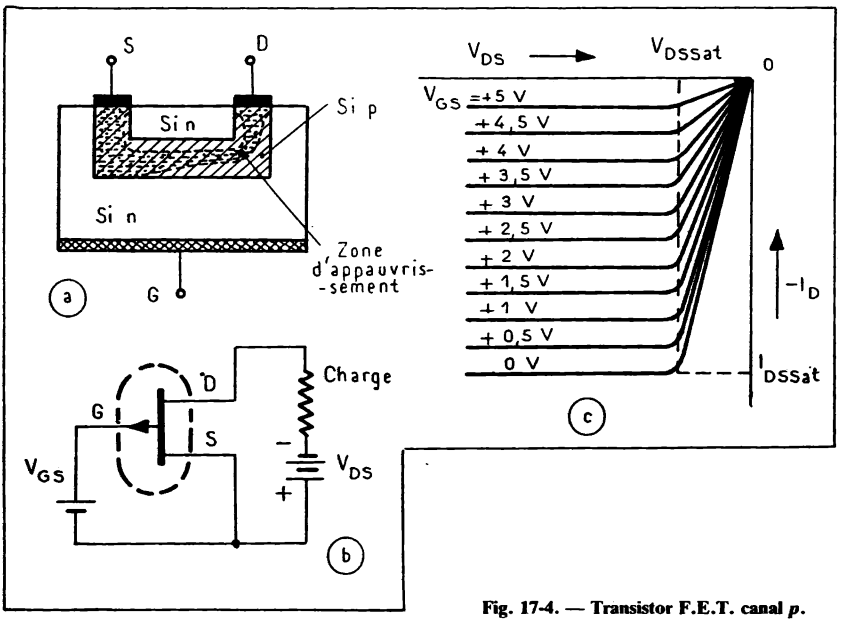


Fig. 17-4. — Transistor F.E.T. canal *p*.

Au lieu de raisonner sur les électrons, on doit le faire sur les lacunes. Le courant I_D est négatif et les courbes sont inversées. Ce sont les lacunes qui sont repoussées par les électrons et qui forment la zone d'appauvrissement.

Pour $V_{GS} = 0$ au-delà de $- V_{D\,sat}$, le courant négatif est maximal $- I_{DSS}$. La tension positive de grille entraîne une diminution du courant négatif I_D.

Ce type est peu fabriqué actuellement; il pourrait avoir les mêmes applications que le F.E.T. canal *n* en inversant les polarités des sources.

■ DIFFÉRENTS MODÈLES DE F.E.T. CANAL *n*

• au silicium

En montant en parallèle des éléments de 5 mA, décrits au cours du paragraphe : fabrication, on peut aller jusqu'à 8 W. Ces composants de différentes puissances sont utilisés dans :

— les tunners F.M. à faible bruit, avec une réjection efficace du canal adjacent,
— les amplificateurs à faible bruit et à gain élevé,
— les amplificateurs H.F. de puissance, jusqu'à plusieurs centaines de MHz.

• **à l'arséniure de gallium**

On sait que l'arséniure de gallium présente une très grande mobilité électronique et permet d'atteindre des fréquences de fonctionnement jusqu'à 18 GHz.

Pour obtenir ces fréquences très élevées il faut réduire les dimensions des électrodes, leur capacité et la longueur du canal.

Ces transistors sont construits sur substrat semi-isolant jouant le rôle d'un support diélectrique. La couche épitaxiale est déposée en phase vapeur. L'implantation est électronique. La protection des surfaces actives est obtenue par une couche de silice pyrolytique. Les boîtiers céramique hyper-fréquence sont hermétiques.

On obtient les caractéristiques suivantes :

— *Faible puissance, faible bruit :*

P_{tot} : 25 à 100 mW. Bande de fréquence : 4 à 18 GHz. Gain : 5 à 10 dB. Bruit : 2,5 dB à 12 GHz avec un gain de 8 dB.

— *Puissance moyenne :*

P_{tot} : 150 à 1 000 mW. Bande de fréquence : 6 à 18 GHz. Gain : 5 à 7,5 dB. Conductance : 30 à 250 millmho.

Ces F.E.T. sont destinés aux préamplificateurs à faible bruit pour petits signaux, par exemple : réception des signaux de satellite T.V. sur 12 GHz; ainsi que oscillateurs-mélangeurs et circuits logiques rapides.

Les F.E.T. de moyenne puissance sont utilisés dans les satellites, les radars, en contre-mesures électroniques militaires, les télécommunications et la mesure.

2. LES TRANSISTORS A EFFET DE CHAMP A GRILLE ISOLÉE (M.O.S.)

▪ PRINCIPE DU M.O.S. CANAL *p* A ENRICHISSEMENT

La plaquette de silicium est dopée *n* au tirage, c'est le substrat. Par photogravure on diffuse deux zones *p*, très proches l'une de l'autre (source et drain). Entre les deux et sur la couche de SiO_2 on dépose une couche d'aluminium qui est la grille. Le canal n'est pas matérialisé et sans polarisation de grille, aucun courant ne circule entre le drain et la source, lorsqu'on leur applique une *d-d-p* aux bornes, car les jonctions *n-p* sont polarisées en inverse.

Les zones *p* diffusées sont identiques et peuvent être indifféremment utilisées en drain ou en source (fig. 17-5).

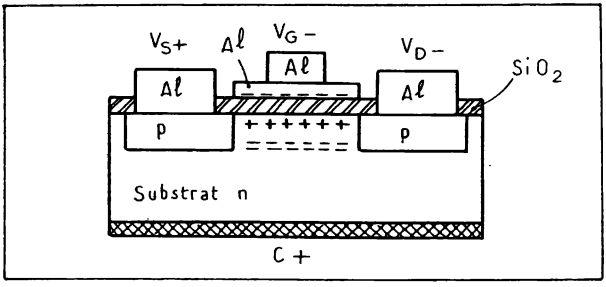


Fig. 17-5. — Coupe schématique d'un M.O.S. canal *p* à enrichissement.

Si une tension négative est reliée à la grille par rapport à la source et au substrat le courant circule entre drain et source à partir d'une certaine tension de seuil.

Le substrat *n* est riche en électrons libres; la tension de grille est également négative. Les champs électriques créés tendent à repousser les électrons de la surface du silicium; deux charges de même signe se repoussent.

Par contre, les porteurs minoritaires *p* dans le silicium *n* sont attirés vers la surface. Une inversion de dopage se produit et un canal *p* est créé. Un courant peut prendre naissance entre le drain et la source. Plus la tension négative de grille est importante et plus le courant drain-source est élevé. On dit que le M.O.S. canal *p* fonctionne en enrichissement. On retrouve également le phénomène de saturation du canal qui a été exposé pour le fonctionnement du F.E.T. Le courant $-I_D$ augmente en fonction de V_{DS} jusqu'à la saturation, pour une tension V_{GS} donnée. Au-delà de $V_{DS\,sat}$ le courant $-I_D$ n'augmente plus (fig. 17-6).

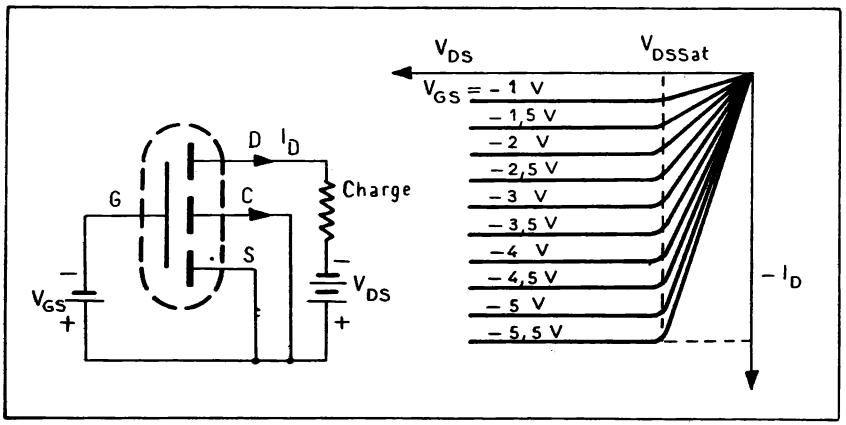


Fig. 17-6. — Courbes de réponse d'un M.O.S. canal *p* à enrichissement.

■ PRINCIPE DU M.O.S. CANAL *n* A ENRICHISSEMENT

La plaquette de silicium est dopée *p* au tirage, c'est le substrat. On diffuse les zones de source et de drain avec une impureté *n*. La grille en aluminium est déposée sur le SiO_2 entre la source et le drain (fig. 17-7). La face arrière de la plaquette est métallisée; elle doit être reliée au pôle négatif de l'alimentation, ainsi que la source. Le drain est réuni à la charge et au pôle positif. Les jonctions *n-p* sont polarisées en inverse et aucun courant ne circule dans le circuit pour une tension de grille nulle.

En polarisant la grille positivement, les lacunes vont repousser celles du substrat en surface. Les électrons minoritaires vont être attirés, une inversion de polarité va se produire créant un mince canal *n* entre le drain et la source. Pour une tension supérieure à celle de seuil entre drain et source, un courant prend naissance. Il augmente jusqu'à la valeur $V_{DS\,sat}$, puis se stabilise à un niveau I_D fonction de la polarisation de grille V_{GS}.

■ PRINCIPE DU M.O.S. CANAL *n* A APPAUVRISSEMENT

Pour un M.O.S. à appauvrissement, ou à déplétion, il convient de créer un canal réel. La figure 17-8 montre le principe et les courbes pour un M.O.S. canal *n*. Le fonctionnement se rapproche de celui du F.E.T. Lorsque la grille n'est pas polarisée, le courant I_D est maximal.

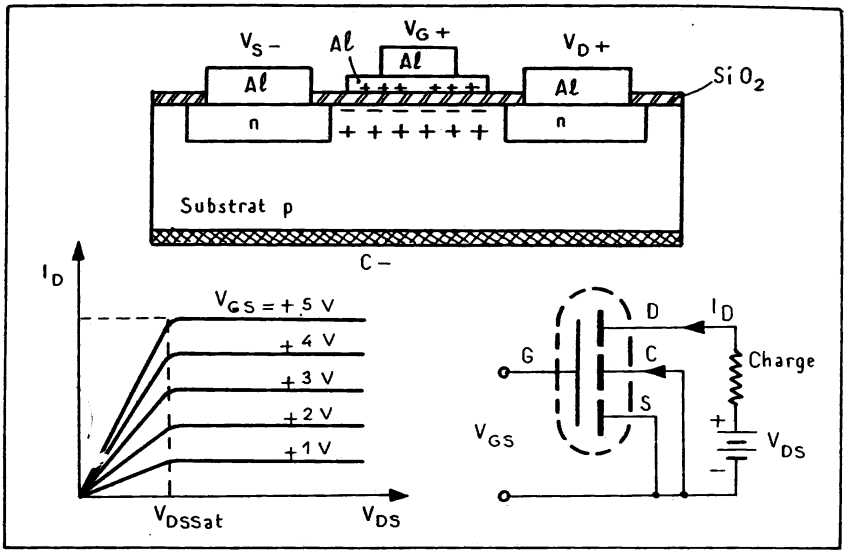


Fig. 17-7. — Principe d'un M.O.S. canal *n* à enrichissement.

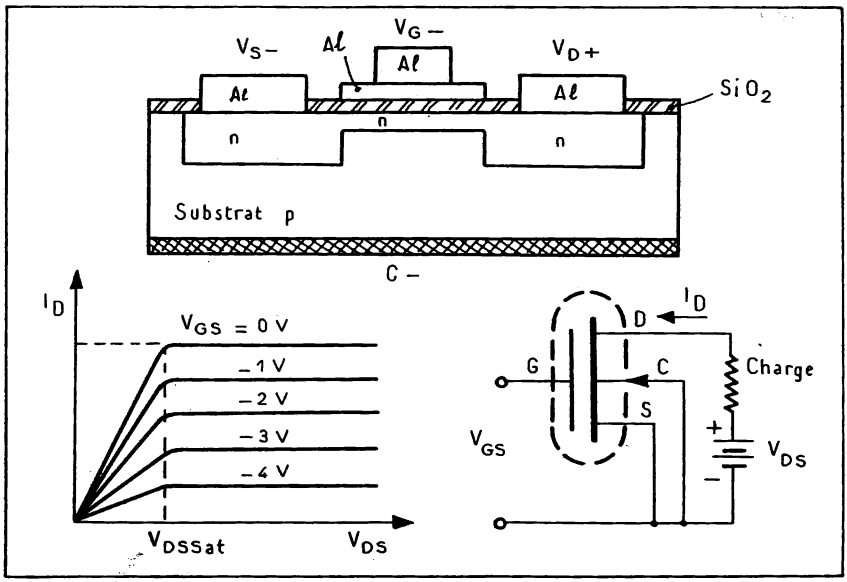


Fig. 17-8. — Principe d'un M.O.S. canal *n* à appauvrissement.

La jonction *n-p* est bloquée en inverse et l'épaisseur de la zone désertée dépend de la tension V_{DS}. Jusqu'à $V_{DS\ sat}$ la loi d'ohm s'applique; au-delà l'épaisseur de la zone désertée est telle que le canal est saturé et que I_D n'augmente plus, malgré l'augmentation de V_{DS}.

En polarisant la grille négativement le champ produit tend à repousser les électrons du canal, ce qui a pour effet de réduire I_D à la saturation $V_{DS\ sat}$. Plus la tension négative de grille est importante et plus I_D est faible. C'est bien un appauvrissement de I_D en fonction de $-V_{GS}$.

Pour créer un tel type de M.O.S. il n'est pas forcément nécessaire de diffuser un canal réel dans la pastille. En effet, si on inclut dans la couche de SiO_2 une impureté du type *p*, un canal *n* va être induit en permanence par le champ produit par ce dopage. Les lacunes se repoussent et les électrons minoritaires vont former le canal *n*, même lorsque $V_{GS} = 0$ V. On en revient au fonctionnement précédent.

Pour ce type de M.O.S. à appauvrissement, la représentation schématique de la figure 17-8 montre une barre continue entre drain et source; c'est le canal permanent qui est ainsi suggéré.

A noter que dans un M.O.S. lorsque le canal est établi, le courant peut se développer dans les deux sens entre le drain et la source.

■ M.O.S. TÉTRODE A DOUBLE GRILLE CANAL *n*

Les M.O.S. à double grille sont appelés tétrodes en raison de leurs quatre sorties. Dans un substrat *p* on diffuse trois zones *n*. On obtient ainsi deux canaux *n* en série placés chacun sous une grille (fig. 17-9).

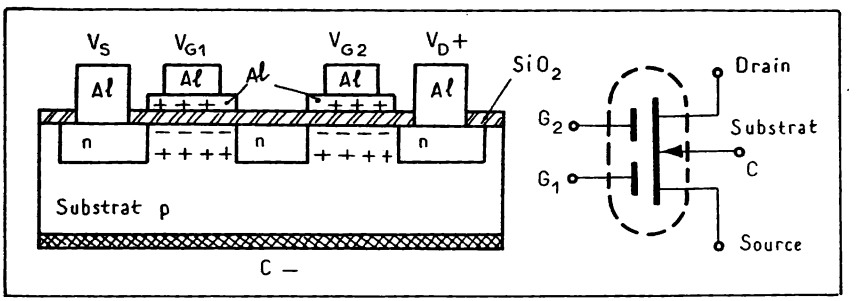


Fig. 17-9. — Principe d'un M.O.S. tétrode à double grille de commande.

Ces dispositifs sont intéressants pour effectuer le changement de fréquence ou pour contrôler une amplification par un C.A.G.

■ CARACTÉRISTIQUES DES M.O.S.

Les M.O.S. sont surtout utilisés dans les circuits intégrés où leurs applications sont très variées et importantes; elles seront reprises au cours du chapitre consacré aux circuits intégrés (ch. XXI).

En composants discrets il n'existe que quelques modèles sur les catalogues.

Les avantages des M.O.S. sur les transistors bipolaires sont les suivants :

— impédance d'entrée très élevée, ne consommant pratiquement rien,
— facilité de fabrication, le nombre d'opérations est réduit,
— surface de silicium nécessaire moindre, ces dispositifs sont très petits,
— consommation plus réduite qu'un bipolaire équivalent,

— le dispositif est symétrique et peut être parcouru par le courant dans les deux sens,
— la tension de seuil est importante, on distingue la technologie à tension de seuil de 2,5 à 4 V et celle à tension de seuil plus faible de 0,8 à 2 V. Le choix s'effectue selon l'application considérée.

Cependant le M.O.S. présente quelques inconvénients :
— il est très sensible à la contamination en impuretés lors de la fabrication, en particulier par les ions sodium,
— il est très sensible également aux charges électrostatiques qui peuvent percer le diélectrique de la grille de commande. On remédie à cet inconvénient en reliant la grille à la source par une diode zener qui élimine ces charges,
— ils ne sont pas très rapides.

■ TECHNOLOGIE DE FABRICATION DES M.O.S.

Plusieurs éléments interviennent pour le choix d'une technologie appropriée :
— le type de canal *p* ou *n*,
— l'orientation cristalline du substrat [1.1.1.] ou [1.0.0.],
— le matériau constituant l'électrode de grille : aluminium, molybdène, silicium polycristallin,
— le matériau choisi pour le diélectrique de grille : SiO_2, $SiO_2 + Al_2O_3$, $SiO_2 + Si_3N_4$, etc.,
— la position et les caractéristiques de la diode zener de protection de la grille.

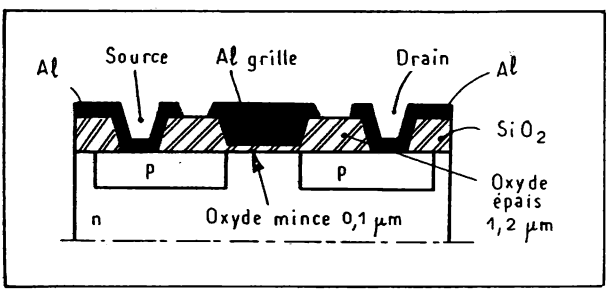


Fig. 17-10. — Constitution d'un M.O.S. à diélectrique mince et à grille aluminium.

La figure 17-10 donne le principe de la fabrication d'un M.O.S. classique, canal *p* à grille aluminium.

• **La tension de seuil** dépend de l'orientation cristalline du substrat, de l'épaisseur et de la nature du diélectrique de grille. Le tableau ci-après donne les valeurs obtenues.

• **Le nitrure de silicium** est intéressant car il présente une constante diélectrique de 7,5 au lieu de 3,9 pour le SiO_2. Il supporte donc des champs électriques plus élevés à épaisseur identique. On peut ainsi réduire son épaisseur et diminuer la tension de seuil.

D'autre part, il s'oppose à la migration des ions sodium jusqu'à environ 200 °C, ce qui contribue à améliorer la stabilité à long terme du dispositif, en tension de seuil et en courant de fuite.

Cependant on ne peut pas déposer directement le Si_3N_4 sur la pastille de silicium, car il fait apparaître des charges indésirables près de l'interface. On est

Caractéristiques	Cristal [1.1.1.]			Cristal [1.0.0.]	
	SiO_2 grille Al	Si_3N_4 grille Al	SiO_2 Si poly	SiO_2 grille Al	SiO_2 Si poly
Tension de seuil (V)	4 à 6	1,5 à 2,5	1,8 à 2,2	2 à 3	0,4 à 1,2
Isolement oxyde (V)	25 à 45	25	25	16	16
Tension d'inversion (V) (1) . . .	25 à 40	25 à 40	25 à 40	15 à 30	15 à 30
Épaisseur de l'isolant de grille (μm)	0,12-0,15	0,1	0,12	0,12	0,12

(1) La tension d'inversion est la tension qui, appliquée au-dessus de l'oxyde épais via les métallisations, provoque la naissance de M.O.S. parasites.

donc obligé de déposer une première couche de SiO_2 sur laquelle on place la couche de Si_3N_4 et ce pour une épaisseur totale d'environ 0,1 μm.

• **La nature de la grille** intervient également sur la tension de seuil. En effet, la différence entre le travail de sortie pour extraire un électron de la grille et celui du substrat constitue un potentiel de contact, dont dépend la tension de seuil. Le potentiel de contact et de − 0,9 V entre l'aluminium et le silicium *p* de résistivité entre 1 et 10 Ω.cm. En remplaçant l'aluminium par du silicium polycristallin fortement dopé, le potentiel de contact passe à + 0,3 V, soit une différence 1,2 V qui vient réduire d'autant la tension de seuil.

Le silicium de grille est obligatoirement polycristallin car il est déposé sur le SiO_2 et non sur le silicium du substrat par épitaxie.

On dit que les M.O.S. à grille en silicium sont *« auto-alignés »*. La figure 17-11 donne les structures comparées des M.O.S. à grille en aluminium et à grille en silicium.

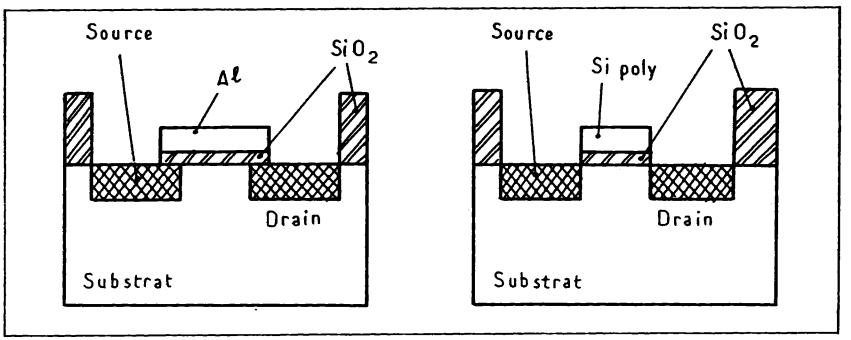


Fig. 17-11. — Auto-alignement de la grille en silicium polycristallin sur diélectrique SiO_2 par rapport aux diffusions de drain et de source, comparé au chevauchement de la fabrication classique à grille aluminium.

Dans le premier cas, l'aluminium protège le SiO_2 mince et on observe un chevauchement de la grille sur le drain et sur la source ce qui provoque une capacité parasite.

Dans le second cas, le silicium polycristallin et le SiO_2 mince sont attaqués par l'acide lors de l'ouverture des fenêtres pour la diffusion des zones de drain et de source; le chevauchement et les capacités sont éliminés.

• **Le M.O.S. canal *n*** a été fabriqué plusieurs années après le M.O.S. canal *p*; ce décalage est dû à des difficultés technologiques. En effet, les contaminants en fabrication sont souvent chargés positivement et des ions positifs parasites tendent à s'accumuler à l'interface oxyde-silicium. Cette charge provoque un décalage de la tension de seuil qui tend à débloquer prématurément le M.O.S. à enrichissement canal *n*.

Ces charges existent également dans les M.O.S. canal *p*, mais là, les ions positifs sont attirés vers l'interface aluminium-oxyde par la charge négative de grille et n'affectent pas la tension de seuil.

Le M.O.S. canal *n* est intéressant car la mobilité des électrons est 2 à 3 fois plus rapide que celle des lacunes. Il possède une résistance de canal plus faible (R_{on}); il peut être plus petit et sa vitesse de travail est plus rapide.

• **La diode zener** limite à environ 40 V la d-d-p maximale entre la grille et le substrat. Elle protège le M.O.S. contre le claquage du diélectrique de grille dont la tension de percement est d'environ 90 V. Il est cependant d'usage de prendre des précautions lorsqu'on monte des circuits M.O.S.; le fer à souder doit être parfaitement isolé, les broches du M.O.S. sont mises à la terre, le tapis de l'établi ainsi que le sol sont traités pour écouler les charges statiques et enfin, l'opérateur est muni d'un bracelet réuni à la terre.

3. LES TRANSISTORS A EFFET DE CHAMP D.M.O.S. OU M.O.S. A DOUBLE DIFFUSION

La figure 17-12 montre la fabrication de deux D.M.O.S. à la fois. Dans le substrat on diffuse d'abord le canal *p*, puis les drains et la source dans le canal *p;* ils sont dopés n^+. Après métallisation des grilles les deux D.M.O.S. sont séparés en coupant au milieu de la source, de ce fait on coupe également le canal.

La figure 17-13 donne la comparaison entre le M.O.S. classique et le D.M.O.S. unitaire. Le canal M.O.S. ne peut pas avoir une longueur inférieure à 6 ou à 10 μm. Le canal D.M.O.S. est constitué par la différence de profondeur des diffusions de canal et de source. On sait contrôler avec précision la profondeur des diffusions et ainsi la longueur du canal est de l'ordre de 1 μm.

Dans le D.M.O.S. il existe une zone active supplémentaire, celle située entre le drain et le canal. On distingue :

— la zone très étroite L dont dépend la vitesse de fonctionnement,
— la zone d'appauvrissement L' dont dépendent la tenue en tension et les capacités parasites.

▪ CARACTÉRISTIQUES

En considérant que la longueur du canal L du D.M.O.S. est cinq fois plus petite que celle du plus petit M.O.S. fabriqué on obtient :

— gain cinq fois plus élevé,
— résistance interne (R_{on}) cinq fois plus faible,
— capacité d'entrée cinq fois plus faible,
— vitesse de commutation 25 fois plus élevée,
— faible tension de seuil,
— fréquence de coupure atteignant le GHz,
— capacité drain-grille 20 fois plus faible,
— jusqu'à 300 V à l'état bloqué grâce à la longueur de L',
— dispositifs plus petits.

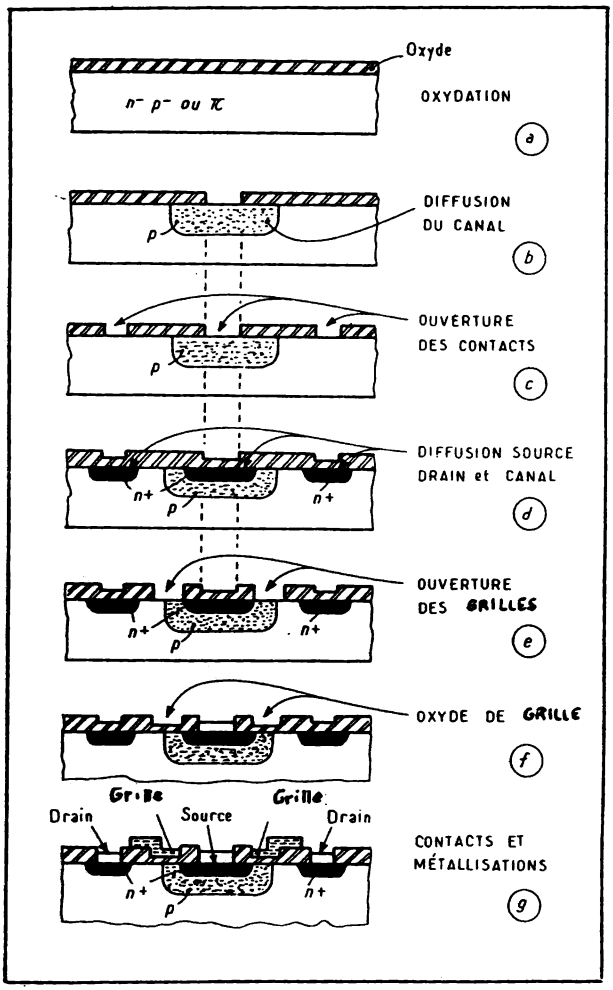


Fig. 17-12. — Détail de la fabrication de deux D.M.O.S. à la fois *(R.T.C.)*.

■ APPLICATIONS

On fabrique en D.M.O.S. des transistors discrets et des circuits intégrés.

Les transistors D.M.O.S. sont à enrichissement, donc bloqués en l'absence de polarisation sur la grille.

Les mélangeurs présentent une large zone de mélange couvrant une large gamme de courant.

Les amplificateurs sont caractérisés par un très faible facteur de bruit et une distorsion de transmodulation extrêmement faible jusqu'aux U.H.F. (1,8 GHz).

Les transistors double grille sont utilisés en mélangeur V.H.F. ou en amplificateurs jusqu'à 1 GHz avec une commande automatique de gain. Ils sont munis d'une diode zener de protection.

Les transistors pour commutation analogique sont destinés à la commutation ultra-rapide et ils sont munis d'une diode zener de protection.

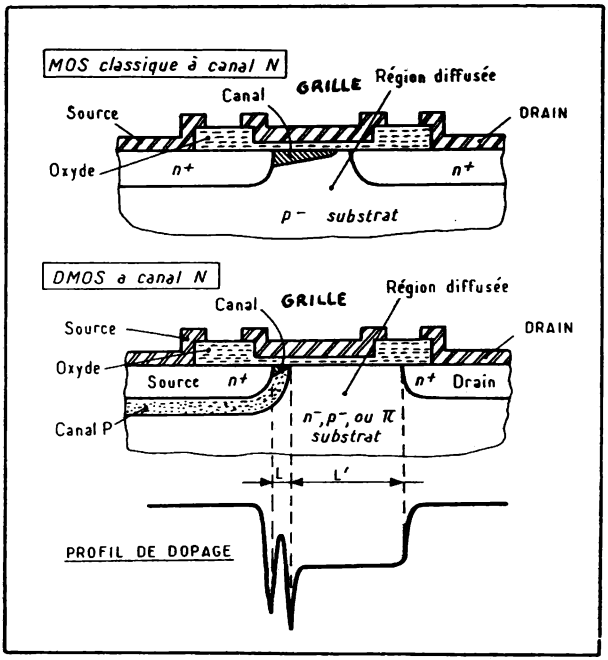


Fig. 17-13. — Comparaison entre un M.O.S. et un D.M.O.S. (R.T.C.).

Les transistors D.M.O.S. sont employés, en radio A.M. et F.M., en télévision, pour le changement de fréquence et l'amplification, ainsi que pour la commutation rapide.

Des dispositifs de puissance sont prévus pour fonctionner en H.F. et pour commander des afficheurs.

4. LES TRANSISTORS A EFFET DE CHAMP A STRUCTURE VERTICALE V.M.O.S.

Le V.M.O.S. est une transposition du D.M.O.S. en vertical, toujours dans le but d'obtenir la plus faible longueur de canal possible. Ainsi, la résistance R_{on} et les capacités diminuent permettant l'augmentation de la vitesse de commutation et le fonctionnement en H.F. En plus le V.M.O.S. est bien adapté pour les applications de puissance.

La figure 17-14 donne le schéma de fabrication du V.M.O.S. Elle se déroule de la façon suivante : le substrat est dopé $n+$, on dépose la couche épitaxiale faiblement dopée n; puis, on diffuse une zone p pour constituer le canal et la source et une zone $n+$ pour limiter le canal. Une gravure chimique profonde est effectuée au milieu du dispositif, elle doit atteindre la zone épitaxiale n.

Une couche d'oxyde protège la pastille. Enfin, on métallise la sortie de source et les parois de la gravure en V qui constitue la grille. La sortie de drain est soudée au boîtier. On obtient ainsi un M.O.S. canal p dans lequel le courant ne se propage plus horizontalement, mais verticalement dans la pastille de silicium. Il part de la source, traverse les couches diffusées, au lieu de les longer, pour aboutir au drain. La longueur du canal est très réduite, elle correspond à l'épais-

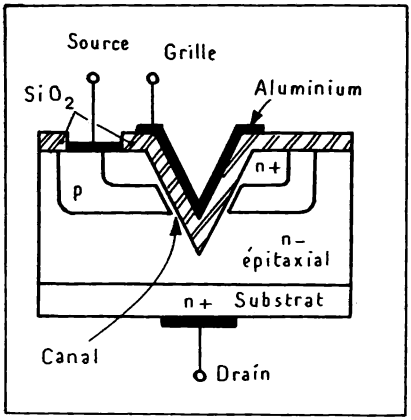


Fig. 17-14. — Transistor à effet de champ à structure verticale V.M.O.S.

seur de la zone *p*, entre la diffusion *n*+ et la couche épitaxiale *n*; elle atteint 1,5 μm au lieu des 5 à 8 μm des dispositifs classiques. Enfin, les deux faces du sillon sont conductrices.

Toutes ces raisons concourrent à accroître le courant et sa densité. La tension de claquage augmente, car la zone épitaxiale à forte résistivité amène le courant à s'étaler en accédant au drain, ce qui réduit le champ électrique et par conséquent permet une augmentation des tensions.

D'autre part, la capacité grille-drain est réduite par la présence de la couche épitaxiale à forte résistivité *n*. On constate une meilleure linéarité de la relation courant de drain en fonction de la tension de grille.

Enfin, par suite de la faible longueur du canal, la fréquence maximale de travail est augmentée.

▪ CARACTÉRISTIQUES

Le V.M.O.S. présente les avantages suivants :
- — impédance d'entrée très élevée permettant une attaque en tension,
- — une vitesse de commutation de quelques nanosecondes permettant de réaliser des commutateurs presque idéaux, c'est un dispositif à enrichissement, bloqué son courant de fuite est très faible,
- — un gain en puissance de plusieurs dizaines de milliers, si ce n'est centaines de milliers,
- — une bonne linéarité, permettant la réalisation d'amplificateurs linéaires de puissance,
- — pas d'emballement thermique, ni de second claquage grâce à son coefficient de température positif,
- — mise en parallèle sans aucun problème, ni aucune protection.

Le tableau ci-après compare les caractéristiques d'un V.M.O.S. avec celles d'un transistor bipolaire.

Résistance série R_{on} : c'est le seul point défavorable des V.M.O.S. par rapport aux bipolaires. Comme la mobilité des lacunes est plus lente que celle des électrons, un V.M.O.S. *p* présente une R_{on} 2 à 3 fois plus élevée que le V.M.O.S. *n* correspondant.

Puissance : en groupant en parallèle un certain nombre de cellules élémentaires on obtient des V.M.O.S. de puissance qui sont en plein développement (fig. 17-15).

Paramètres	Bipolaire	V.M.O.S.
Résistance d'entrée	10^3-10^5 Ω	10^9-10^{11} Ω
Amplification en puissance	100-200	10^5-10^6
Commutation t_{on}	50-500 ns	4 ns
t_{off}	500-2 000 ns	4 ns
Résistance série	0,3 Ω	3 Ω
Aire de sécurité	second claquage	bonne
Mise en parallèle	avec des précautions	sans difficulté

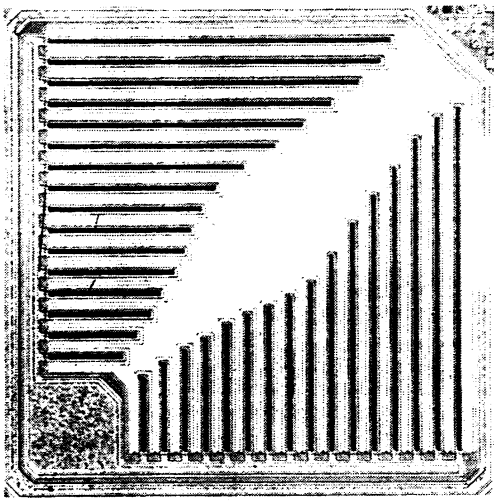


Fig. 17-15. — Détail de la pastille d'un V.M.O.S. de puissance *(ITT)*.

Les modèles actuels s'échelonnent entre : V_{DS} : 30 V, I_D : 0,5 A, R_{on} : 2 Ω et V_{DS} : 400 V, I_D : 10 A et R_{on} : 0,3 Ω. Certains fabricants pensent pouvoir obtenir jusqu'à : V_{DS} : 800 V, I_D : 200 A comme limite. Les V.M.O.S. pourraient alors concurrencer les transistors de puissance et en commutation, reliés directement au secteur 380 V. C'est la distribution défavorable du champ à la pointe du V qui limite la tension $V_{DS\ max}$: il s'agit d'un problème technologique à résoudre.

■ APPLICATIONS

— *Alimentations* régulées, à découpage, contrôle de moteurs, convertisseurs, multivibrateurs.
— *Amplification basse fréquence,* classe A, classe B complémentaire en Hi-Fi, classe D grâce à la vitesse de commutation élevée des V.M.O.S.
— *Amplification haute fréquence,* amplification petits signaux, émetteurs étages de puissance, impulsions, vidéofréquence, télécommunications, militaires,
— *Circuits analogiques et de contrôle,*
— *Commutation* téléphone, allumage électronique pour automobile, interface avec circuits logiques et microprocesseurs.

5. LES TRANSISTORS A EFFET DE CHAMP A STRUCTURE VERTICALE S.I.P.M.O.S. *(Siemens Power M.O.S.)*

▪ PRINCIPE

Ce transistor a été étudié pour pouvoir être attaqué par des circuits intégrés micro-ordinateurs L.S.I., c'est-à-dire avec environ 1 mA et 5 V, et produire en sortie une puissance importante. Le S.I.P.M.O.S. constitue l'interface entre les circuits intégrés L.S.I. et les applications commandées qui nécessitent la mise en œuvre d'une certaine puissance.

Cette puissance est obtenue par la mise en parallèle de nombreux M.O.S. verticaux à canal *n* d'environ 1 μm de longueur.

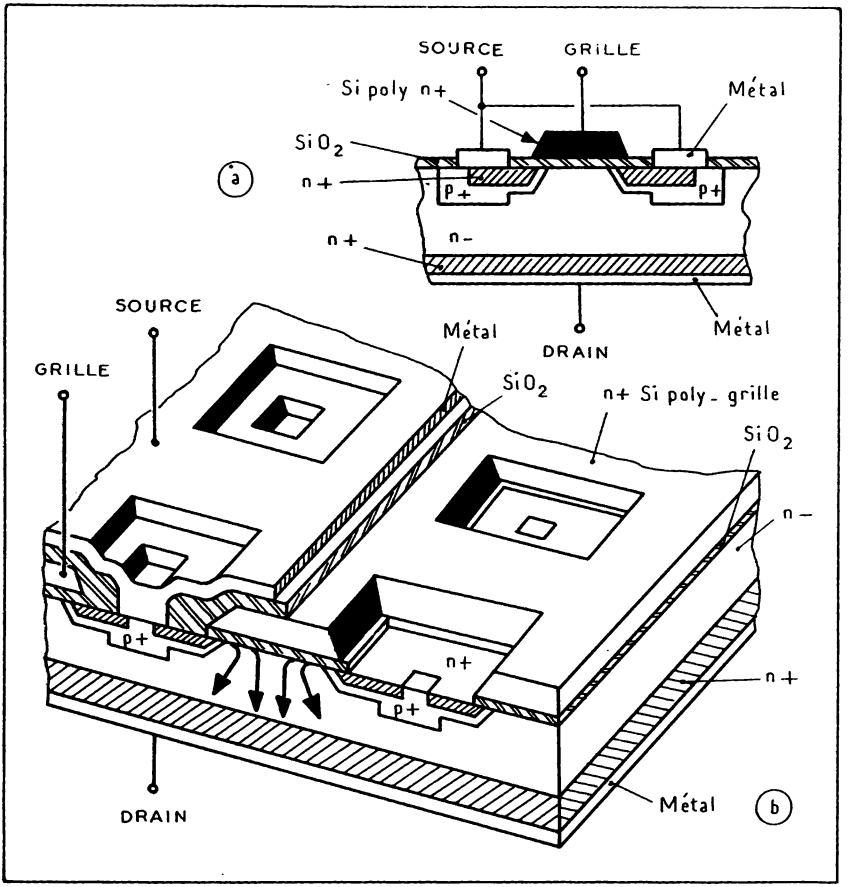


Fig. 17-16. — Principe et réalisation d'un transistor S.I.P.M.O.S. *(Siemens).*

Cette technologie découle du D.I.M.O.S. (double implantation M.O.S.) utilisée par *Siemens* dans ses circuits intégrés.

La figure 17-16 (*a*) donne le principe de fabrication de ce transistor. Le substrat est en silicium n^+; c'est le drain branché au pôle positif de l'alimentation. Il est recouvert par une couche épitaxiale peu dopée n^-. On implante une zone p^+ dans laquelle est implantée la source n^+, d'où le nom de cette technologie D.I.M.O.S. (double implantation M.O.S.). Le canal n se forme dans la mince zone p par enrichissement, sous la grille. Sur le diélectrique de SiO_2, la grille de silicium polycristallin n^+ est déposée. Les électrons de la source passent par la zone n^+, créent le canal de 1 μm dans la zone p^+ en surface de la pastille, lorsque la grille est polarisée positivement et se dirigent vers le drain.

Pour obtenir la puissance désirée il s'agit de disposer un grand nombre de cellules élémentaires en parallèles; c'est ce que montre la figure 17-16 (*b*).

La sortie de drain est formée par la métallisation de la face arrière de la pastille. La grille de silicium polycristallin déposée sur le SiO_2 diélectrique s'étend sur toute la surface de la pastille et n'est accessible que dans un petit carré placé à un angle, pour permettre la connexion.

Dans la grille, une attaque chimique libère les sorties de source de toutes les cellules et forme autant de trous.

Une couche de SiO_2 est déposée sur la grille pour assurer son isolement par rapport à la source.

Enfin, une métallisation à l'aluminium recouvre l'ensemble de la structure, sauf sur le petit carré de sortie de grille.

Elle est contact avec chacune des diffusions de source. La connexion de sortie peut être soudée sur la surface de la pastille. Cette disposition assure une bonne distribution du courant et un bon refroidissement.

La photographie de la figure 17-17 montre l'aspect de la surface d'une pastille S.I.P.M.O.S. de 4 × 4 mm de côté. La zone sombre est la sortie de grille. On voit le très grand nombre de cellules élémentaires en parallèle.

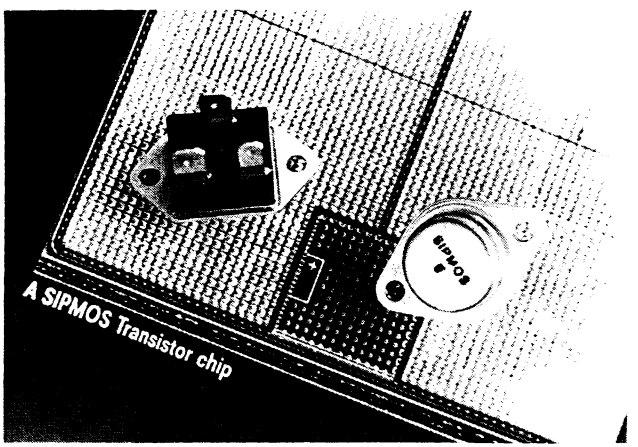


Fig. 17-17. — Détail d'un transistor S.I.P.M.O.S. *(Siemens)* avec les boîtiers utilisés : TO3 et TO238.

Les boîtiers superposés ne sont pas du tout à la même échelle, il s'agit du TO3 classique et d'un TO238 destiné aux applications industrielles.

Étant donné l'importance des pastilles (16 mm^2) cette fabrication est réalisée sur des plaquettes de 100 mm de diamètre. L'extrême précision des masquages et des implantations ioniques est comparable à celle exigée pour les circuits intégrés L.S.I.

▪ CARACTÉRISTIQUES

Le tableau ci-après donne les principales caractéristiques des cinq familles *Siemens*.

Série	BUZ 10	BUZ 20	BUZ 30	BUZ 40	BUZ 50	Unités
V_{DS}	50	100	200	500	1 000	V
I_{DS}	12 à 30	8 à 20	4,5 à 11	1,7 à 7.7	2 à 4,2	A
$R_{DS(on)}$	0,03 à 0,1	0,06 à 0,2	0.2 à 0,75	0,6 à 4.5	2 à 3,5	Ω
t_{on}	40	30	100	150	200	ns
t_{off}	100	95	200	550	600	ns

La tension de blocage est d'environ 2 V. La figure 17-18 donne les courbes du BUZ 23 pour 100 V et 20 A. Pour une tension grille de 5 V, sortie des micro-ordinateurs, le courant I_{DS} est de 13 A. D'autre part, on remarque l'aire de sécurité en continu et en impulsions.

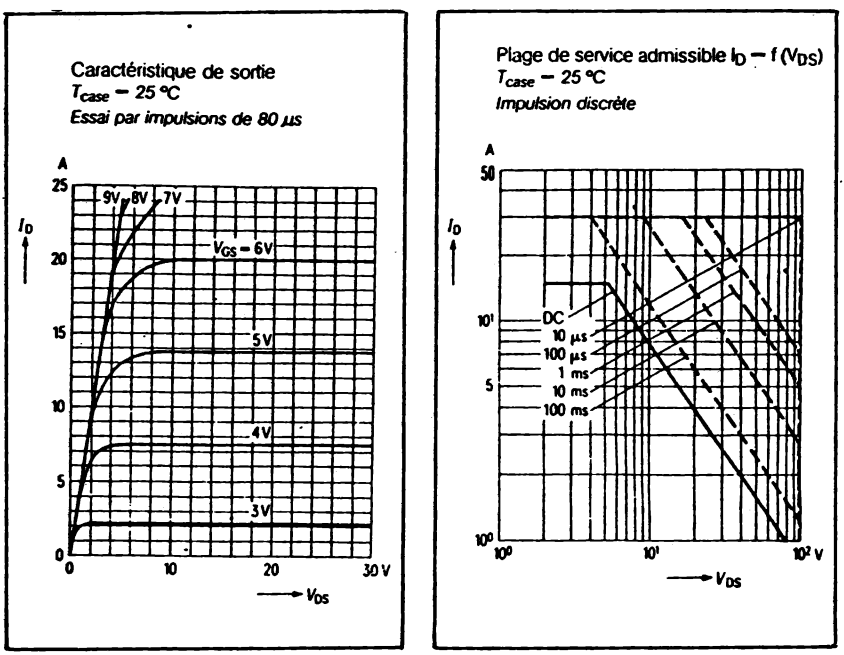


Fig. 17-18. — Courbes de réponse du S.I.P.M.O.S. BUZ 23 *(Siemens)*.

Grâce à son coefficient de température positif, ce dispositif offre une résistance élevée aux surcharges, par absence de second claquage. Sa stabilité thermique est élevée et de ce fait, on peut les coupler en parallèle sans difficulté.

Des thyristors et des triacs sont envisagés en cette technologie.

■ UTILISATIONS

Les S.I.P.M.O.S. sont particulièrement indiqués pour les applications suivantes :

— convertisseurs continus-continus, alimentations à découpage,
— hacheurs, onduleurs,
— électronique automobile,
— interrupteurs pour charges inductives,
— amplificateurs B.F. en Hi-Fi,
— générateurs ultra-sons,
— télécommunications, informatique,
— circuits d'interface micro-ordinateurs, C.M.O.S., P.M.O.S., N.M.O.S.,
— électronique grand public.

Cette question de M.O.S. de puissance à R_{on} faible est à l'ordre du jour de tous les fabricants mondiaux spécialisés. A part les modèles étudiés, on relève les *Hexfet* de *International. Rectifier* en technologie planar, les *Z.M.O.S.* de *Intersil* qui sont des D.M.O.S. avec un dessin particulier qui par des voies parallèles recherchent des performances équivalentes.

CHAPITRE XVIII

LE REDRESSEUR CONTRÔLÉ OU THYRISTOR

1. LE PRINCIPE DE FONCTIONNEMENT

Le thyristor est un dispositif à semiconducteur comportant trois jonctions, donc quatre zones alternativement *p* et *n*. Sur la zone *p* centrale, on monte une électrode de commande, ou « gâchette ». Ce sont deux transistors complémentaires imbriqués dont la jonction collecteur centrale est commune (fig. 18-1).

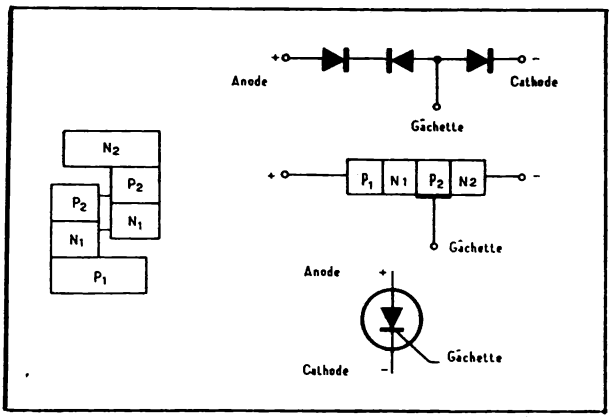


Fig. 18-1. — Représentation schématique d'un thyristor.

Lorsque la tension anodique est négative, le thyristor est polarisé en inverse et bloqué, comme tout redresseur classique. Si la tension anodique est positive, le thyristor reste toujours bloqué, par suite de la présence de la jonction centrale polarisée en inverse.

Pour rendre le dispositif conducteur, il suffit d'appliquer une impulsion positive, d'amplitude convenable, à la gâchette. Le thyristor s'amorce comme un thyratron. Dès que l'amorçage s'est produit, le courant anodique n'est plus influencé par le courant de gâchette. Aussi, pour faire revenir le thyristor à l'état bloqué, il est nécessaire de réduire le courant anodique au-dessous d'une certaine valeur critique. Par exemple : un thyristor de 15 A nécessite un courant d'entretien minimal de 20 mA, au-dessous il se bloque.

A l'état non conducteur, et sans signal de commande appliqué sur la gâchette, le thyristor peut tolérer sur l'anode, sans risque d'amorçage, une tension crête de forte valeur positive ou négative (25 V à 1 600 V selon les modèles).

Le thyristor peut être utilisé, soit comme redresseur simple, soit comme interrupteur, soit encore comme amplificateur, car il peut commander des fortes puissances avec un signal de déclenchement d'une puissance minime : 0,1 à 1 W.

Selon leurs caractéristiques on distingue trois catégories de thyristors :

• **Les thyristors normaux** utilisés pour la commande de moteurs à courant continu, les alimentations stabilisées, la commande d'excitation de machines, d'électro-aimants, les commandes diverses (feux lumineux, chauffage, commutateurs) destinés à fonctionner en commutation naturelle généralement à 50 Hz. Ils possèdent une bonne tenue en tension et en courant, ainsi qu'une résistance élevée aux surcharges.

• **Les thyristors sensibles** ne nécessitent qu'une très faible énergie pour être mis en conduction. Par contre, ils sont sensibles aux parasites; leur montée en tension (d_v/d_t) est moins rapide.

• **Les thyristors rapides** conçus pour opérer en commutation forcée ou, éventuellement en commutation naturelle à fréquence élevée, de 400 Hz à 25 kHz. Ces dispositifs présentent les mêmes caractéristiques que les thyristors normaux avec, un faible temps de désamorçage et de faibles pertes de commutation. Il s'agit de modulateurs radar, onduleurs à fréquence élevée, balayage horizontal de téléviseur,...

Leur fabrication doit présenter un compromis entre le temps de désamorçage et la tenue en tension.

La courbe caractéristique du thyristor est donnée sur la figure 18-2. On peut définir quatre régions, en l'absence de courant de commande :

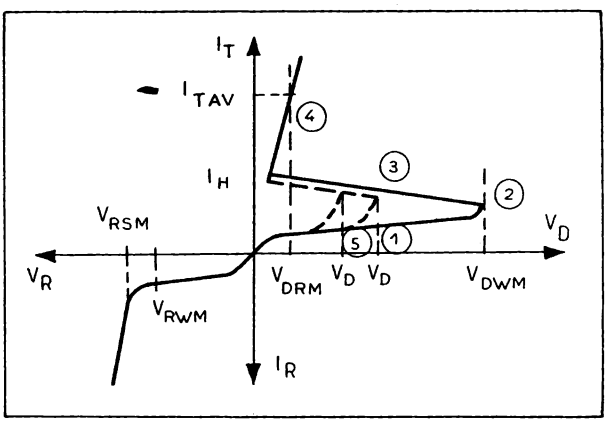


Fig. 18-2. — Caractéristique du thyristor.

— région à forte impédance et condition de blocage de la structure *p-n-p-n*, car la jonction centrale est polarisée en inverse (1);
— en augmentant la tension directe on atteint la tension d'avalanche de la jonction centrale, c'est la tension de retournement (2);
— région à caractéristique négative, non observable à l'oscilloscope (3);
— région de faible impédance, c'est la région de conduction directe (4).

Si on applique sur la gâchette un courant de commande, on déplace vers la gauche la tension de rupture V_d (5).

L'amorçage d'un thyristor peut s'effectuer en continu, en alternatif ou par impulsions.

C'est l'amorçage par impulsions qui est le plus employé, car il permet d'obtenir une précision plus grande de l'instant d'amorçage et une dissipation moindre dans la jonction. Des impulsions de plus de 6 μs sont à recommander.

Le temps d'établissement du courant anodique, après l'amorçage, est d'environ 3 μs, c'est le temps de mise en conduction ou « turn-on ».

Le désamorçage d'un thyristor a lieu dès que le courant direct anode-cathode devient inférieur au courant de maintien I_H. Il existe plusieurs modes d'extinction suivant que l'anode du thyristor est alimentée en alternatif ou en continu.

L'extinction en courant alternatif est le mode le plus usuel. En effet, dès le premier passage à zéro du courant direct, le thyristor se désamorce de lui-même.

Dans le cas d'une alimentation d'anode en courant continu, l'extinction est plus délicate, elle nécessite des procédés de relaxation. Quelquefois, on utilise un deuxième thyristor qui commande l'extinction du premier.

A l'état bloqué, la tension anodique ne doit pas être réappliquée avant un certain délai qui suit le désamorçage du thyristor, sinon celui-ci risquerait de se réamorcer aussitôt. Il est nécessaire, en effet, de laisser le temps aux porteurs de charge de se recombiner. De même l'accroissement de la tension anodique ne doit pas être trop rapide, sinon il en résulterait un courant capacitif qui pourrait faire basculer à nouveau le thyristor.

Par suite, lorsque l'anode d'un thyritor est alimentée par une tension continue, il est nécessaire, si on désire l'éteindre, de le maintenir dans l'état de non-conduction pendant au moins 15 μs pour les thyristors normaux. C'est le rôle des capacités de soufflage ou de commutation. La constante de temps RC doit être calculée en conséquence.

La température maximale de jonction admissible limite les possibilités d'un thyristor. Elle peut être de 125 ou de 150 °C.

L'énergie électrique dissipée en chaleur dans les jonctions ne représente qu'une infime partie de la puissance mise en jeu dans le circuit, par suite de la faible résistance directe du dispositif. C'est la température ambiante qui bien souvent limite la puissance du thyristor. Il faut donc prévoir un refroidisseur efficace.

- **Récapitulatif des principaux symboles utilisés**

d_i/d_t Vitesse critique de croissance du courant à l'état passant,
d_v/d_t Vitesse critique de croissance de la tension à l'état bloqué,
$(d_v/d_t)_c$ Vitesse de croissance de la tension en commutation,
I_{GT} Courant d'amorçage par la gâchette,
I_H Courant de maintien,
I_L Courant d'accrochage,
I_o Courant moyen à l'état passant,
I_R Courant à l'état bloqué,
I_T Courant à l'état passant,
I_{TAV} Courant direct moyen maximal pour une demi-onde sinusoïdale,
I_{TSM} Courant non répétitif de surcharge accidentelle à l'état passant,
t_{gt} Temps d'amorçage par la gâchette,
t_q Temps de désamorçage par commutation du circuit,
V_{DRM} Tension de pointe directe répétitive,
V_{DWM} Tension de crête à l'état bloqué,
V_{GT} Tension d'amorçage par la gâchette,
V_{RRM} Tension inverse de pointe répétitive,
V_{RSM} Tension inverse de pointe non répétitive,
V_{RWM} Tension inverse de crête en fonctionnement,
V_T Tension à l'état passant.

2. LA FABRICATION DU THYRISTOR

▪ THYRISTORS NORMAUX

Tout ce qui a été dit pour la fabrication des redresseurs de puissance au chapitre XII, § 6 est applicable pour celle des thyristors. En effet, les mêmes problèmes de tension, d'intensité, de puissance, d'échauffement et d'isolement se posent, avec la réalisation de jonctions supplémentaires. Cependant les points principaux sont repris ici.

Les plaquettes de silicium *n* [1.1.1.] sont tirées avec la résistivité la plus importante possible : 2 000 Ω.cm. Pour obtenir une valeur régulière sur toute la surface des plaquettes, leur résistivité est ajustée par bombardement de neutrons thermiques produisant une transmutation du silicium en phosphore. Les plaquettes sont triées en fonction de leur résistivité qui détermine leur tension d'avalanche : 40 × ϱn. Elle s'établit entre 10 Ω.cm pour 400 V et 125 Ω.cm pour 5 000 V théorique et 3 400 V en pratique. Les tensions V_{DRM} et V_{RRM} sont inférieures à ces tensions d'avalanche.

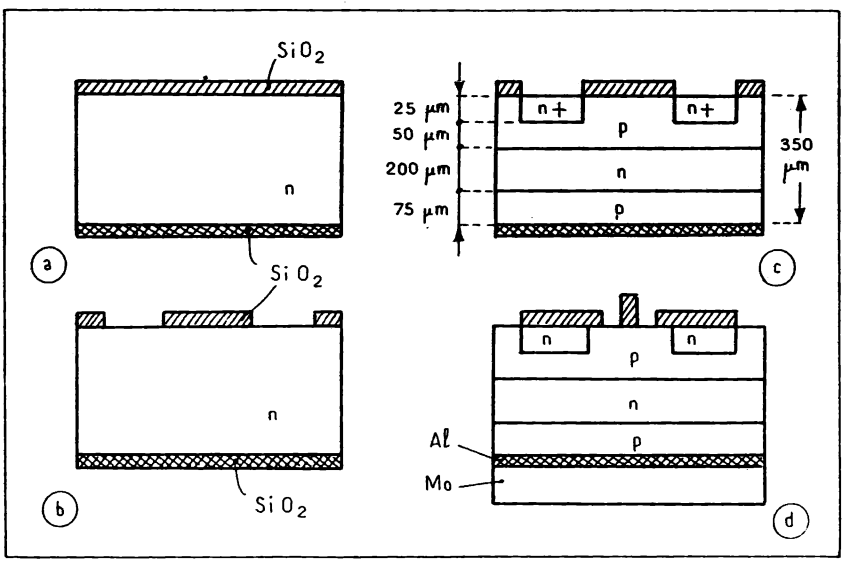


Fig. 18-3. — Fabrication d'un thyristor normal.

La fabrication diffusée s'effectue selon le principe de la figure 18-3. La plaquette de silicium dopée *n* et de résistivité voulue en fonction de la tension de service désirée est recouverte de SiO_2 sur les deux faces (*a*). Une opération de photogravure ouvre les fenêtres destinées à la zone n^+ de cathode sur la face supérieure (*b*).

On a vu que le gallium n'est pas employé normalement pour les diffusions, car il n'est pas arrêté par le SiO_2.

Ici, on va profiter de cette particularité pour diffuser, en une seule opération, les zones *p* et *n* (*c*). La plaquette est mise au four à 1 200 °C avec une atmosphère de gallium et d'arsenic. Le gallium *p* traverse le SiO_2 et diffuse plus vite que l'arsenic *n* qui, arrêté par le SiO_2, ne diffuse que les zones de cathode.

La zone *p* sur les deux faces de la plaquette est profonde d'environ 75 μm, avec un dopage de 10^{18} at/cm^3. Les zones n^+ de cathode pendant le même temps n'ont qu'une profondeur de 25 μm, avec un dopage de 10^{21} at/cm^3.

Il ne reste plus qu'à métalliser à l'aluminium les sorties. On remarque que la sortie de cathode déborde sur la zone *p* de gâchette; c'est le court-circuit gâchette-cathode dont le rôle est exposé au paragraphe suivant (*d*). La sortie de cathode est circulaire, elle peut être pleine ou interdigitée; elle entoure la sortie de gâchette.

La face inférieure de la plaquette est traitée au verre de bore B_2O_3, afin de piéger les atomes lourds et d'améliorer la tenue en tension; c'est une régénération du silicium.

Pour les thyristors de faible puissance, la plaquette est découpée en pastilles carrées, les bords sont taillés en biseau; ils sont protégés par un verre fusible. Entre 25 et 35 A la pastille mesure 25 mm^2 et pour 50 A, 50 mm^2. Ces pastilles sont fixées dans les boîtiers au moyen d'une soudure tendre.

Les thyristors de forte puissance sont fabriqués sur des pastilles rondes qui sont soit découpées au laser sur les plaquettes, soit que ces pastilles occupent toute la surface de la plaquette.

Les pastilles rondes sont taillées en biseau qui est recouvert par une protection minérale pour améliorer l'isolement. Elles sont soudées sur un disque de molybdène au moyen d'une feuille d'aluminium, en présence d'hydrogène, à 700 °C, selon le principe de la soudure dure. Pour les thyristors de très grande puissance, le molybdène est remplacé par le tungstène.

Les thyristors de faible puissance sont montés dans des boîtiers plastique TO220, puis à mesure que la puissance augmente dans des boîtiers métalliques TO64-TO48.

Les thyristors de grande puissance, à partir de 300 A_{eff}, sont équipés de pastilles rondes qui sont montées dans des boîtiers importants genre TO93 ou Presspack. Dans les deux cas, les pastilles sont pressées et non soudées dans le boîtier.

■ THYRISTORS RAPIDES

Pour rendre un thyristor plus rapide en commutation, il faut réduire la durée de vie des porteurs dans le silicium. Pour cela on dope la zone *n* avec de l'or ou du platine; il se crée des zones piège. Cependant si la pastille chauffe de trop ces pièges disparaissent et le silicium est restauré. C'est pourquoi on préfère traiter les thyristors à grande puissance par un bombardement d'électrons sous 3 MeV.

Le dopage à l'or-platine présente des inconvénients car le courant à l'état bloqué I_R augmente, ainsi que la tension à l'état passant V_T et on observe une grande dispersion du temps de recouvrement.

Par contre, le bombardement électronique provoque une diminution de I_R et de V_T, pour un temps de recouvrement inchangé. Ce procédé permet de mieux ajuster la charge stockée Q_{RR}, ce qui est important lorsqu'on branche en série plusieurs thyristors.

Pour une mise en parallèle de thyristors, il faut veiller avoir une tension V_T identique pour chacun d'eux.

■ THYRISTORS « DARLISTORS » *(S.S.C. Thomson-C.S.F.)*

C'est un thyristor rapide, de puissance et à haut pouvoir de commutation. Il a été constaté que lors du basculement du thyristor de l'état bloqué à l'état passant, le courant se localisait près de la zone de gâchette, puis se propageait avec une vitesse finie de l'ordre de 100 μm/μs, au reste du dispositif. On obtient une densité de courant très importante dans cette zone qui provoque un échauffement localisé important; c'est le risque de destruction par *di/dt*. Pour améliorer

ce point, on peut augmenter la sensibilité du thyristor en diminuant les trous de court-circuit d'émetteur et la largeur de la zone p_1; malheureusement on réduit ainsi la tenue à la tension directe *dv/dt*.

Pour résoudre cette incompatibilité, le Darlistor est constitué de deux thyristors intégrés sur la même pastille :

— *Le thyristor de commande* très sensible, lors d'une commande sur la gâchette, il bascule le premier et il absorbe une partie de l'énergie de commutation. Son courant principal sert de courant de déclenchement au thyristor principal.

— *Le thyristor principal* dont l'amorçage provoque l'ouverture du thyristor de commande qui dispose alors d'une fraction importante de la durée de conduction du dispositif de puissance pour retourner à l'état bloqué.

Le thyristor principal possède une zone de fermeture primaire de surface importante, grâce au courant de déclenchement élevé qui lui est délivré. Il est peu sensible du fait de la présence de courts-circuits entre gâchette et cathode. Il possède donc une excellente tenue aux *dv/dt* et un temps d'ouverture très court. Le compromis est donc réalisé. On obtient la technologie de la figure 18-4.

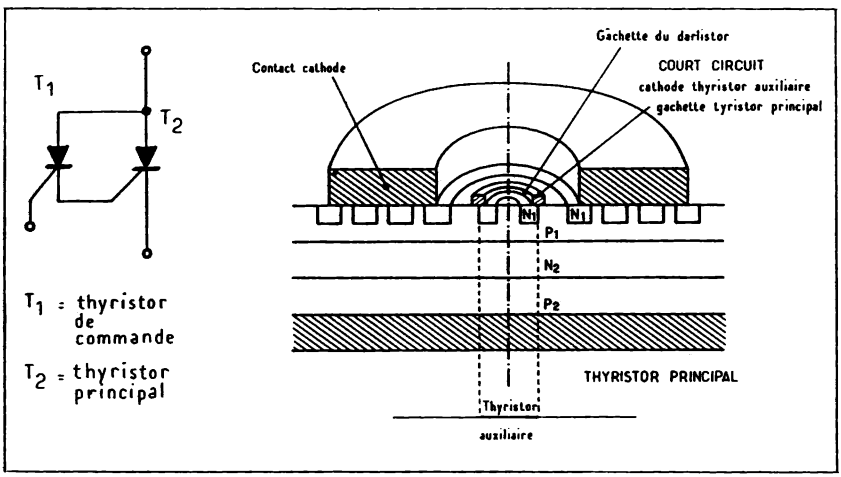


Fig. 18-4. — Principe de fabrication d'un Darlistor.

L'amorçage du Darlistor s'obtient par tous les moyens classiques, sans aucune contrainte supplémentaire.

Cependant, il faut faire attention à ne pas obtenir un thyristor trop sensible et qui se déclenche sur un parasite. On recherche maintenant à obtenir des dispositifs qui restent parfaitement bloqués en l'absence d'impulsion de commande.

En bref, le thyristor de commande sert d'allumette au thyristor principal de puissance.

La fabrication se déroule de la même façon, seule la précision des masques est augmentée pour tenir compte des zones de diffusion supplémentaires.

■ THYRISTORS SENSIBLES

Ces thyristors ne comportent pas de court-circuit gâchette-cathode ce qui leur donne un déclenchement pour des tensions et des courants de gâchette plus faibles. Par contre, ils risquent de se déclencher sur des parasites et ils doivent être protégés contre eux. Il n'existe pas de thyristors de puissance sensibles.

• **Fonctionnement du court-circuit gâchette-cathode**

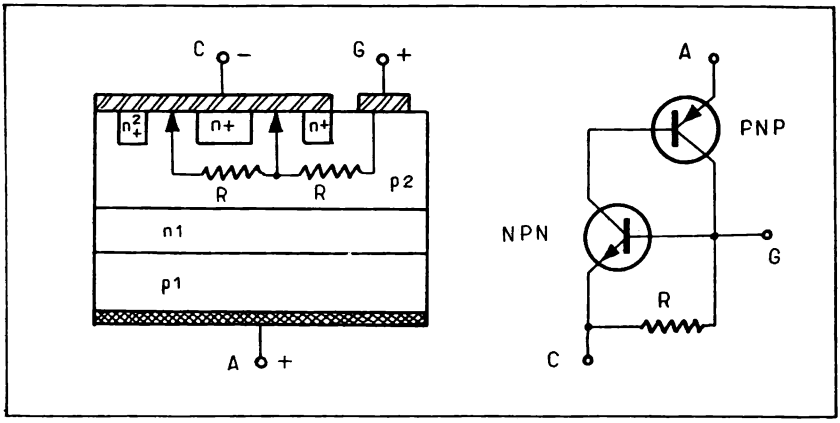


Fig. 18-5. — Fonctionnement du court-circuit cathode-gâchette.

La figure 18-5 donne le détail du rôle de ce court-circuit. Le courant de gâchette peut se refermer directement à la cathode sans passer par la jonction p_2-n_2. La valeur de la résistance de la zone p est d'environ 100 Ω.

Le courant traversant la jonction n_1-p_2 peut s'écouler vers le contact de cathode, sans traverser la jonction p_2-n_2; ceci reste vrai tant que ce courant reste faible. Le thyristor déclenche lorsque le courant atteint une valeur plus élevée qui provoque une polarisation supérieure à la tension de seuil de cette jonction p_2-n_2.

Les caractéristiques géométriques des courts-circuits, leur position relative, ainsi que la résistivité du cristal dopé p sont définies en vue d'obtenir les valeurs des courants de maintien, d'accrochage et d'amorçage par la gâchette voulues.

Ils permettent l'élimination des points chauds liés aux hétérogénéités de structure, d'où une meilleure tenue aux surcharges de courant.

▪ THYRISTORS ET DIODES INTÉGRÉS ASYMÉTRIQUES

Pour éviter que cette association soit effectuée avec des composants discrets, il est possible d'intégrer la diode dans la pastille de silicium du thyristor. C'est un modèle à conduction inverse, ce qui permet d'augmenter sa tension directe. Ainsi, sur une même pastille le thyristor admet 1 200 V en direct et en inverse, l'ensemble thyristor-diode asymétrique peut accepter 2 000 V en direct, avec un même temps de désamorçage.

L'application type de ce modèle est le balayage lignes en télévision.

▪ LE THYRISTOR BLOCABLE OU G.T.O. *(gate turn-off switch)*

C'est un thyristor très rapide dans lequel une impulsion positive le met en conduction et une impulsion négative le bloque, sur la même gâchette (fig. 18-6).

Reprenons le raisonnement des deux transistors imbriqués (fig. 18-5). Lorsque la gâchette est attaquée en positif, le transistor *n-p-n* conduit, la jonction émetteur-base du *p-n-p* devient passante. Son courant collecteur vient s'ajouter au courant de base du *n-p-n*, ce qui met le thyristor en conduction.

Différent du thyristor classique, le *G.T.O.* se bloque lorsque la tension de gâchette est attaquée en négatif.

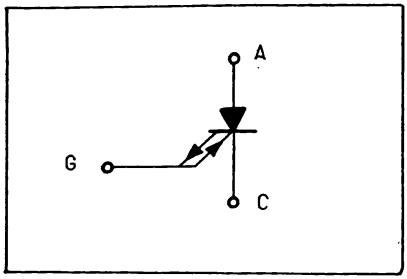


Fig. 18-6. — Représentation schématique d'un G.T.O.

Cette caractéristique est obtenue grâce à une disposition très précise des électrodes interdigitées et à la rigueur des dopages par implantation ionique.

Très peu de modèles sont fabriqués actuellement. *R.T.C.* dispose de trois modèles : 1 500 — 1 300 — 1 000 V — 5 A avec une chute de tension directe de 3 V. Le courant de commande de gâchette est de 120 mA pour la mise en conduction. La tension de blocage est comprise entre − 5 et − 10 V, le temps de coupure ne dépasse pas 1 μs à 120 °C. La vitesse de tenue en tension d_V/d_t atteint 1 000 V/μs.

3. LES PRINCIPAUX MODÈLES CATALOGUÉS

Il est intéressant de comparer les caractéristiques des transistors normaux et des transistors rapides fabriqués sur les mêmes pastilles.

Le tableau ci-après reprend les diamètres des pastilles utilisées pour les thyristors de puissance.

Tailles	18	25	30	38	50	Ø mm
Thyristors normaux 1 200 V t_q - 130 à 300 μs	300	550	760	1 000	1 500	A_{eff}
Thyristors rapides 1 200 V t_q - 30 μs max	230	400	660	800	1 100	A_{eff}

La plage des tensions couvertes par les deux types de thyristors est identique et s'étend de 100 à 1 200 V ($V_{DWM} = V_{RWM}$).

▪ THYRISTORS NORMAUX

Petite puissance : 1,6 à 10 A_{eff}. I_o : 1 à 6,4 A. $V_{DWM} = V_{RWM}$: 50 à 600 V. V_{GT} : 3 V. I_{GT} : 2,5 à 40 mA. t_q : 60 μs. d_v/d_t : 20 à 200 V/μs.

Puissance moyenne : 16 à 63 A_{eff}. I_o : 10 à 40 A. $V_{DWM} = V_{RWM}$: 50 à 1 200 V. V_{GT} : 3 V. I_{GT} : 80 à 150 mA. t_q : 50 à 125 μs. d_v/d_t : 50 à 200 V/μs. d_i/d_t : 20 à 100 A/μs.

Puissance : 80 à 360 A_{eff}. I_o : 50 à 230 A. $V_{DWM} = V_{RWM}$: 100 à 1 200 V. V_{GT} : 3 V. I_{GT} : 50 à 200 mA. t_q : 100 μs. d_v/d_t : 200 V/μs. d_i/d_t : 100 à 200 A/μs.

Grande puissance : 390 à 1 500 A_{eff}. I_o : 230 à 950 A. $V_{DWM} = V_{RWM}$: 100 à 1 200 à 1 400 ou à 2 000 V selon les modèles. V_{GT} : 3 V. I_{GT} : 200 mA. t_q : 100 à 300 μs. d_v/d_t : 200 V/μs. d_i/d_t : 200 à 1 000 A/μs.

■ THYRISTORS SENSIBLES

0,5 à 4 A_{eff}. I_o : 0,3 à 2,5 A. $V_{DWM} = V_{RWM}$: 25 à 600 V. V_{GT} : 1 V. I_{GT} : 0,2 à 0,5 mA. t_q : 15 à 40 μs. d_v/d_t : 10 V/μs.

■ THYRISTORS RAPIDES

5 à 63 A_{eff}. I_o : 3 à 40 A. $V_{DWM} = V_{RWM}$: 50 à 600 et à 1 200 V. V_{GT} : 3 V. I_{GT} : 40 à 200 mA. t_q : 10 à 30 μs. d_v/d_t : 200 V/μs. d_i/d_t : 100 à 400 et à 1 000 A/μs.

■ DARLISTORS

Puissance : 100 à 250 A_{eff}. I_o : 64 à 160 A. $V_{DWM} = V_{RWM}$: 100 à 1 200 V. V_{GT} : 3 V. I_{GT} : 150 à 200 mA. t_q : 7 à 30 μs. d_i/d_t : 800 A/μs.
Grande puissance : 260 à 1 100 A_{eff}. I_o : 166 à 700 A. $V_{DWM} = V_{RWM}$: 100 à 1 200 et 2 200 V. V_{GT} : 3 V. I_{GT} : 200 mA. t_q : 7 à 40 μs. d_i/d_t : 800 à 1 200 A/μs.

■ ASYMÉTRIQUES ULTRA-RAPIDES

35 A_{eff}. I_o : 22,5 A. V_{DWM} : 50 à 600 V. V_{RSM} : 10 V. V_{GT} : 1,5 V. I_{GT} : 200 mA. t_q : 5 μs. d_v/d_t : 1 000 V/μs. d_i/d_t : 100 A/μs.

4. LE THYRISTOR TRIAC

Le TRIAC (triode courant alternatif TRI-AC en anglais) est composé de deux thyristors opposés commandés par une seule gâchette et fabriqués dans une même pastille de silicium. La figure 18-7 donne la disposition théorique des jonctions et sa courbe de fonctionnement dans les cadrans 1 et 3. Le dispositif devant fonctionner dans les deux polarités, on ne peut plus nommer anode et cathode ses électrodes principales. On les désigne par B_1 et B_2. La gâchette est prise à la fois sur N_3 et P_2. La borne B_1 est prise à la fois sur N_2-P_2 et la borne B_2 est prise à la fois sur N_4-P_1. La zone *a* est séparée de la zone *b* par la résistance intrinsèque de P_2.

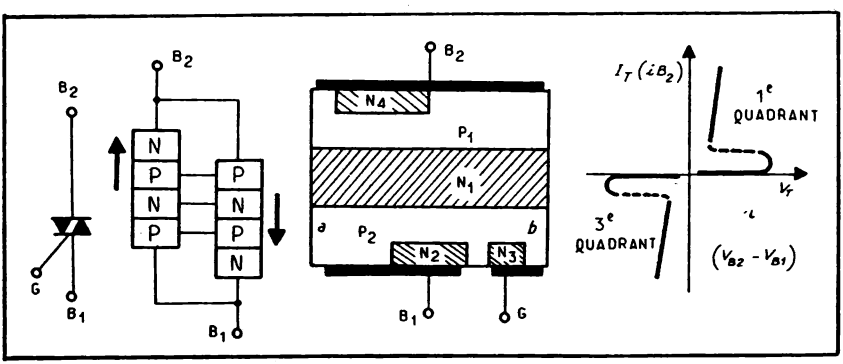


Fig. 18-7. — Structure théorique et courbes du TRIAC.

La fonction de déclenchement est plus complexe, elle doit pouvoir s'effectuer dans les quatre modes suivants (fig. 18-8).

— Mode 1 : 1er quadrant, $V_{B2} - V_{B1}$ et I_{B2} positifs; 1 gâchette positif;

— Mode 2 : 2e quadrant, $V_{B2} - V_{B1}$ et I_{B2} positifs; 1 gâchette négatif;

— Mode 3 : 3e quadrant, $V_{B2} - V_{B1}$ et I_{B2} négatifs; 1 gâchette négatif;

— Mode 4 : 4e quadrant, $V_{B2} - V_{B1}$ et I_{B2} négatifs; 1 gâchette positif.

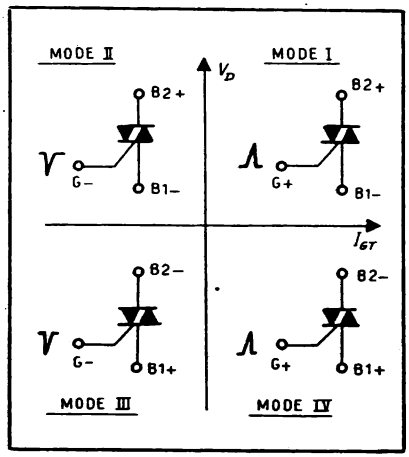


Fig. 18-8. — Courant, tensions et sens de l'impulsion de déclenchement dans les quatre quadrants.

■ FONCTIONNEMENT DU TRIAC

• **Mode I :** (fig. 18-9 *a*). L'électrode B_2 est positive; le courant injecté dans la gâchette est positif, le thyristor conduisant le courant principal. Il est composé des couches P_1-N_1-P_2-N_2. La gâchette étant en contact avec la couche P_2, la structure est celle d'un thyristor classique. Le fait d'avoir une métallisation commune entre les couches P_2-N_2 met en parallèle sur la jonction active (J_3) la résistivité de la région P_2. Sa gâchette étant positive, un courant circule entre G et B_1. La plus grande partie des électrons injectés par B_1 diffuseront vers N_1 à travers la jonction de blocage J_2. La jonction P_1-N_1 étant polarisée en direct, un courant de trous (+) va s'établir entre N_1 et N_2. Le potentiel de la couche N_1 s'effondre rendant l'effet cumulatif.

Il faut noter qu'une partie importante du courant G-B_1 va circuler à travers la résistance intrinsèque de P_2 entre les points *a* et *b*. Le fonctionnement du thyristor peut également être assimilé à un montage de deux transistors complémentaires en réaction totale (fig. 18-9 *b*).

• **Mode II :** (fig. 18-10). Le sens du courant principal ne changeant pas, le thyristor est toujours constitué par les mêmes couches P_1-N_1-P_2-N_2. Le déclenchement de celui-ci s'effectuant toujours de la même façon, il faudra faire appel à un phénomène secondaire pour injecter un courant de trous (+) de la zone P_1 vers N_2, puisque le circuit de gâchette fournit un courant de sens inverse. La zone N_3 étant négative par rapport à la zone de P_2 située près de N_3 (en raison du courant dans la résistance intrinsèque de P_2), un courant va s'établir entre les électrodes B_1 et G; il est inverse à celui du mode I. Les électrons injectés par N_3 sont

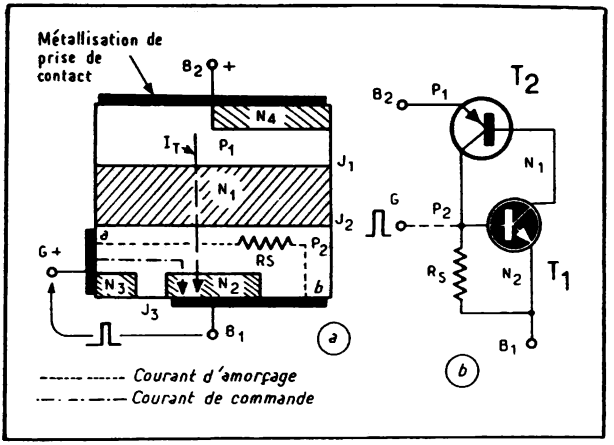


Fig. 18-9. — Fonctionnement du TRIAC en mode I.

diffusés vers N_1 déclenchant un thyristor auxiliaire P_1-N_1-P_2-N_3 comme pour le mode I; G (donc N_3) sera la cathode. La circulation du courant dans la résistance intrinsèque de P_2 va élever le potentiel dans la région de P_2 qui est au voisinage de N_2. Lorsque la tension P_2-N_2 sera supérieure à 0,5 V, la jonction P_2-N_2 deviendra conductrice. C'est maintenant N_2 qui va injecter des électrons dans P_2 et vers N_1. L'amorçage du thyristor principal P_1-N_1-P_2-N_2 s'effectue alors comme pour le mode I.

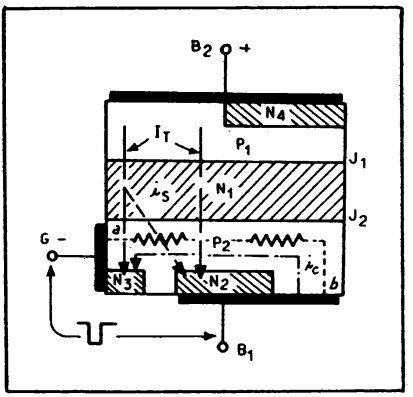


Fig. 18-10. — Fonctionnement du TRIAC en mode II.

• **Mode III :** (fig. 18-11 *a*). Dans cette configuration, l'électrode commune sera l'anode du thyristor principal complémentaire N_4-P_1-N_1-P_2. La gâchette sera proche de l'anode et le fonctionnement ne pourra plus être ramené au thyristor classique.

Le contact B_1 étant positif par rapport aux deux autres électrodes, la couche N_2 sera inactive. Le déclenchement s'effectuera en associant le thyristor principal P_2-N_1-P_1-N_4 et le transistor « latéral » *n-p-n* formé par N_1 (collecteur), P_2 (base), N_3 (émetteur). Le courant B_1-G rend ce transistor conducteur. Le potentiel de N_1 arrive à une valeur proche de celui de G, donc inférieur à celui de B_1, la chute de tension dans la résistance intrinsèque de P_2 laissant G suffisamment négative. Un courant va circuler entre P_2 et N_1. Les trous (+) diffusent vers P_1, ce qui amorce l'effet thyristor en injectant du courant dans la jonction P_1-N_4, où N_4 est la

gâchette du thyristor principal P_2-N_1-P_1-N_4. Il est également possible de donner une image du déclenchement par l'analogie à transistors de la figure 18-11 *b*.

• **Mode IV :** Le contact B_2 est négatif par rapport à B_1, la gâchette G étant positive.

Cette configuration est la plus difficile à décrire mais également la pire pour l'amorçage. Nous l'explicitons cependant pour l'homogénéité de la description (fig. 18-12).

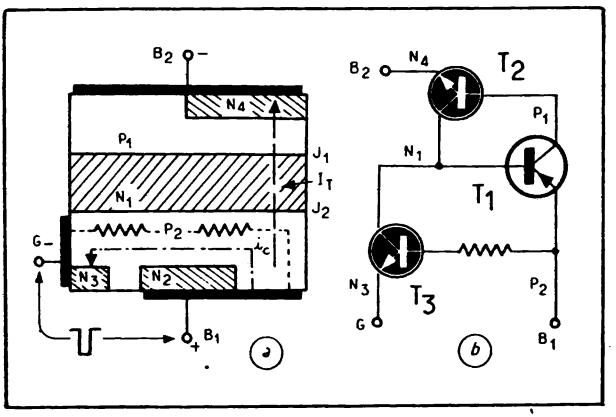


Fig. 18-11. — Fonctionnement du TRIAC en mode III.

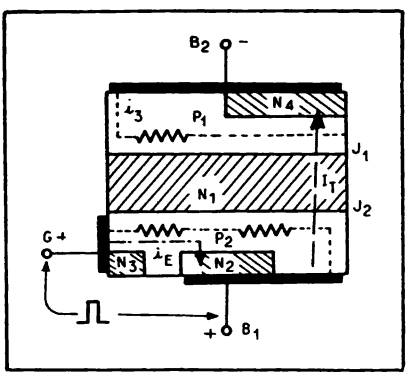


Fig. 18-12. — Fonctionnement du TRIAC en mode IV.

Le potentiel de G étant positif, la zone N_3 est inactive. En l'absence de courant de gâchette, la couche N_1 est (à une chute directe de diode près) au potentiel de B_1. Le signal positif de gâchette a pour effet de rendre passante la jonction P_2-N_2 et P_2-N_1 au voisinage de la gâchette.

La résistivité intrinsèque des diverses couches va jouer dans ce mode un rôle essentiel.

Le transistor *n-p-n* composé des couches N_2 (émetteur), P_2 (base), N_1 (collecteur) va conduire. La couche N_1 sera maintenue au potentiel de B_1 dans la zone proche de N_2. La jonction P_2-N_1, au voisinage de N_3, est polarisée en direct et injecte des trous vers N_1. Ils vont diffuser vers P_1 à travers la jonction de blocage J_1. Un courant B_1-B_2 s'établit; lorsque la chute de tension provoquée par celui-ci dans la résistance intrinsèque de P_1 rend la jonction P_1-N_4 positive, le thyristor principal P_2-N_1-P_1-N_4 s'amorce.

De la description de ces divers modes de déclenchement, nous retiendrons que le mode I est le plus sensible. Les modes II et III requièrent des courants de gâchette plus élevés, le mode IV étant le moins sensible. Ce dernier mode n'est quelquefois pas spécifié par le constructeur pour des modèles économiques.

Le triac, par sa structure, donne à l'utilisateur une grande liberté quant au choix des signaux de commande. En effet, il est possible de provoquer le basculement à l'état passant par : un courant continu, un courant sinusoïdal dérivé de l'alimentation principale « bidirectionnel ou unidirectionnel », ou une impulsion de courant.

Étant donné que le triac doit fonctionner dans les deux sens, on utilise deux de ces modes; quatre combinaisons sont possibles selon le type de déclencheur.

MODES I et III	Sens de déclenchement identique à celui du courant principal.	Déclencheurs économiques
MODES I et IV	Signal de déclenchement unilatéral positif par rapport à B_1.	Peu recommandé.
MODES II et III	Signal de déclenchement unilatéral négatif par rapport à B_2.	Déclencheurs industriels. Systèmes asservis à haute performance.
MODES II et IV	Sens de déclenchement opposé à celui du courant principal.	Sans intérêt. Déconseillé.

■ CARACTÉRISTIQUES DU TRIAC

• Valeurs limites absolues d'utilisation

— *Limite en tension* V_{DRM} : Les valeurs fixées par les notices garantissent généralement un V_{DRM}. C'est, en pratique, la tension que le triac peut supporter en régime permanent à la température maximale de jonction. Dans le choix de V_{DRM}, l'utilisateur tiendra compte de la valeur crête du signal et des surtensions éventuelles. Par exemple, avec un secteur de 200 V, la tension crête est de $220 \times \sqrt{2} = 310$ V; une surtension de 15 % porte cette valeur à 355 V. Le triac sera choisi avec un $V_{DRM} = 400$ V.

— *Limite en courant* I_T : Elle est définie comme l'intensité efficace d'un courant sinusoïdal pour un angle de conduction de 360°. La température de jonction est spécifiée. Dans la pratique, l'utilisateur devra vérifier que les conditions de fonctionnement ne se traduisent pas par une température de jonction prohibitive. La limite réelle en courant sera surtout fixée par les considérations thermiques.

La valeur du courant de surcharge permet de dimensionner les circuits de protection.

— *Limites en puissance et en température :* Ces valeurs sont établies de la même façon que pour les autres semiconducteurs. Cependant, on aura présent à l'esprit que si le dépassement de la température de jonction se traduit par un changement brusque, le triac ne pourra plus se bloquer.

— *Limites en puissance de gâchette :* Ces valeurs permettent de dimensionner le circuit de déclenchement. La commande en impulsions met en jeu une puissance très inférieure à la limite fixée.

— *Limite en di/dt :* Comme pour les thyristors, il faudra veiller à ne pas atteindre la limite fixée lors d'une commutation à forte tension (crête secteur par exemple) sur une charge résistive faible. Les deux cas les plus critiques sont : l'alimentation d'une lampe à incandescence froide, la commutation sur charge capacitive. Les charges inductives ne présentent pas de croissance critique du courant.

• **Caractéristiques électriques**

— *Courant de gâchette d'amorçage* I_{GT} : C'est le courant de gâchette le plus faible nécessaire pour provoquer la commutation d'un triac de l'état bloqué à l'état passant.

Il est généralement défini séparément pour les quatre modes de fonctionnement. On spécifie les paramètres de mesures dont le plus important est la température de test.

Une courbe typique donne l'évolution de I_{GT} en fonction de la température de jonction.

— *Courant hypostatique* (ou de maintien) I_H : On prendra en considération sa valeur maximale. C'est celle qui maintient tous les triacs d'un même type à l'état passant.

— *Courant d'accrochage* I_L : Cette valeur est importante pour des fonctionnements sur charges inductives ou sur charges de faible puissance. Ce chiffre dépend du mode de déclenchement. On notera à titre indicatif que I_L est légèrement supérieur à I_H dans les modes I et II, de 1.5 à 2 fois dans le mode III, de 4 à 5 fois dans le mode IV.

— *Tension à l'état passant* V_T : Cette caractéristique est généralement donnée en valeur instantanée à un courant instantané fixé. La mesure s'effectue le triac conduisant une alternance de 10 ms.

— *Vitesse critique de croissance à l'état bloqué dv/dt* : Le triac étant par construction un dispositif peu sensible, de ce fait il supportera des d*v*/d*t* importants. Cette mesure est effectuée à la température de jonction maximale, l'échelon de tension appliqué ayant une amplitude égale à 67 % de V_{DRM}.

— *Vitesse critique de croissance de la tension à la commutation dv/dt* : Cette caractéristique est spécifique au triac. Elle est d'une importance fondamentale, une grande partie des défauts présentés par les variateurs de puissance à triac étant provoqués par un amorçage intempestif, dû à un d*v*/d*t* prohibitif, immédiatement après la coupure du courant B_1-B_2.

• **Importance du d*v*/d*t***

L'effet du d*v*/d*t* à la commutation est beaucoup plus dangereux dans le cas du triac que dans celui d'une paire de thyristors montés « tête-bêche ».

En effet, la tension qui apparaît brusquement aux bornes d'un thyristor dont la charge est inductive lorsqu'il s'éteint, porte son anode à un potentiel négatif par rapport à sa cathode, ce qui ne fait qu'accélérer l'évacuation des porteurs minoritaires. Cette surtension est bien appliquée dans le sens direct à l'autre thyristor, mais ce dernier est resté bloqué pendant au moins une demi-période : il supporte le d*v*/d*t* comme s'il n'avait jamais été amorcé, tous les porteurs minoritaires ayant eu le temps d'être recombinés.

En revanche, pour le triac, la situation est différente, les « deux » thyristors faisant partie d'une structure commune. Les porteurs minoritaires résultant de la conduction dans un des quadrants rendent beaucoup plus facile l'amorçage dans l'autre quadrant. Cet amorçage risque donc de se produire pour un d*v*/d*t* beaucoup plus faible que celui qui entraînerait l'amorçage d'un triac bloqué depuis un temps relativement long.

• **Influence de la charge**

Lorsque la charge est purement résistive, le courant dans le triac et la tension aux bornes de la charge sont en phase. Quand le triac se désamorce par annulation du courant (la gâchette n'étant pas excitée), la tension à ses bornes varie comme celle du secteur; le d*v*/d*t* maximal (220 V, 50 Hz) est inférieur à 0,1 V/μs : il n'y a aucun danger de réamorçage spontané.

Dans le cas d'une charge inductive, il en va tout autrement. Le courant présente un déphasage en retard par rapport à la tension aux bornes de la charge (qui est la tension du secteur tant que le triac est amorcé). Donc, quand le courant s'inverse, désamorçant le triac, s'il n'y a pas de signal de gâchette, la tension

du secteur n'est pas nulle. Or, après le blocage du triac, la tension aux bornes de la charge décroît très vite (la vitesse de décroissance n'étant limitée que par les capacités parasites). La tension aux bornes du triac remonte donc très rapidement à la valeur de celle du secteur : il en résulte un dv/dt important.

Si l'on n'a pas prévu de dispositifs limitant ce dv/dt le triac se réamorce spontanément.

■ FABRICATION DU TRIAC

La fabrication du triac découle directement de celle du thyristor. Le même procédé de diffusion sélective est utilisé. Il suffit de prévoir un masquage de SiO_2 sur les deux faces de la plaquette de silicium de type n, pour obtenir les deux diffusions profondes p au gallium et les trois diffusions n à l'arsenic (n_2-n_3-n_4).

Les métallisations à l'aluminium permettent les sorties B_1-B_2 et G. La soudure de la pastille sur le boîtier est plus délicate, car des isolements sont à respecter.

On ne fabrique pas actuellement des triacs de grande puissance, ni en boîtier press-pack. La tension maximale est de l'ordre de 700 V, elle atteint rarement 1 000 V.

■ MODÈLES CATALOGUÉS

— *Petite puissance :* 1 à 15 A_{eff}. $V_{DWM}\pm$: 200-400-700 V. I_{GT} : 10 à 50 mA selon quadrant de déclenchement. V_{GT} : 3 V. dv/dt : 20 à 100 V/μs.

— *Puissance :* 15 à 60 A_{eff}. $V_{DWM}\pm$: 200-400-700-1 000 V. I_{GT} : 50 à 150 mA selon quadrant de déclenchement. V_{GT} : 3 V. dv/dt : 100 V/μs.

5. LES DISPOSITIFS DE DÉCLENCHEMENT DES TRIACS

■ CIRCUITS PASSIFS

Dans certaines utilisations où le prix de revient est un critère de choix prépondérant, un simple circuit résistif, ou un réseau RC déphaseur, fournira le courant de déclenchement au circuit de gâchette. Ce type de circuit utilise les modes I et III.

Le principe de ce montage est donné en figure 18-13 *a*. Le montage à résistance présente l'inconvénient d'appliquer un courant très important à la gâchette du triac si le montage est mis sous tension sur la crête du réseau 220 V. Ainsi, lorsque l'on veut obtenir le basculement du triac alors que la tension du secteur a atteint 10 V, un triac ESM 22 N nécessite une résistance d'environ 270 Ω, ce qui porte la surcharge, en cas de commutation à la crête (soit 220 $V\sqrt{2}$) à

$$I_s = \frac{220 \times \sqrt{2}}{270\ \Omega} = 1{,}2\ \text{A}$$

Ce courant peut être prohibitif, aussi faudra-t-il accepter un compromis entre l'angle de passage maximal et le courant de surcharge à la mise sous tension.

L'utilisation d'un réseau R.C. (fig. 18-13 *b*) permet de pallier cet inconvénient. Le déphasage est proche de 90°, ce qui permet de disposer d'un signal de

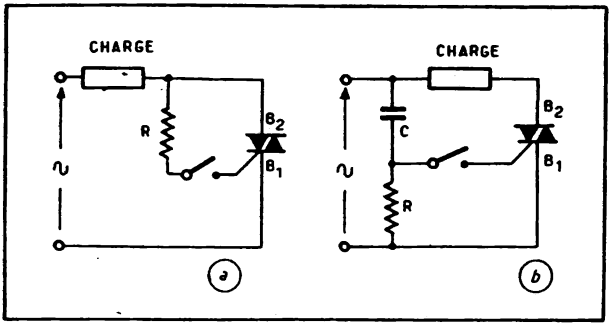


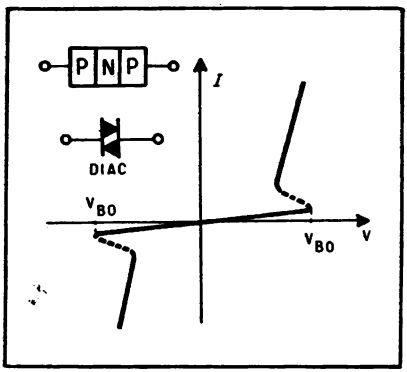
Fig. 18-13. — Circuit de déclenchement passif résistif (a) et à réseau R.C. (b).

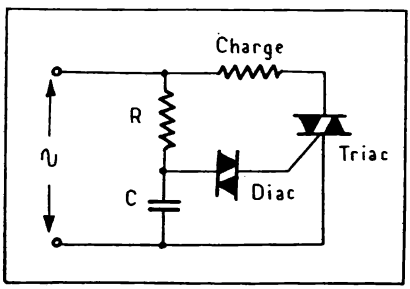
gâchette maximal lors du début de l'alternance. Lorsque l'on ferme l'interrupteur de gâchette au maximum de tension secteur; le courant gâchette est nul; il croît lentement, ce qui est néfaste pour le triac; cet inconvénient est incompatible avec un fonctionnement sur une charge présentant un d*i*/d*t* élevé.

■ LE DIAC

Ce dispositif à trois couches de type *p-n-p* possède deux électrodes de sortie; la couche intermédiaire *n* n'est pas accessible. Il est présenté généralement dans un boîtier en verre comme une diode de signal. Ainsi que le montre la figure 18-14, sa caractéristique est symétrique. Il peut être commuté de l'état bloqué à l'état passant par dépassement de sa tension de claquage.

Fig. 18-14. — Constitution et courbe caractéristique du DIAC. ▶





◀ **Fig. 18-15. — Déclenchement d'un TRIAC par un DIAC et la charge d'un condensateur.**

La caractéristique à résistance négative du diac permet de l'utiliser dans un montage relaxateur (fig. 18-15). La décharge du condensateur à travers le diac fournit une impulsion lorsque la tension de retournement V_{BO} est atteinte, ce qui inverse la pente dynamique. La durée et l'amplitude de l'impulsion dépendent de la valeur du condensateur, des caractéristiques statiques et dynamiques du diac,

de l'impédance d'entrée du triac. Le déclenchement s'effectue dans les modes I et III du triac. La décharge par le diac d'un condensateur de 0,1 μF permet le déclenchement de tous les triacs courants.

■ TUBE AU NÉON A DÉCHARGE

La caractéristique présentée par un tube au néon est semblable à celle du diac; c'est dire qu'il permet la réalisation de déclencheurs économiques. Cependant, il faut noter que la valeur de la tension de pic V_{BO} est élevée (de l'ordre de 80 V) et que le courant fourni est assez faible, ce qui limite son emploi.

■ TRANSISTOR UNIJONCTION

C'est un dispositif comportant deux bases B_1 et B_2, entre lesquelles est placée une résistance de silicium *n* (4,7 à 9,1 kΩ). Sur cette résistance une diode *p-n* sert d'émetteur (fig. 18-16 *a*).

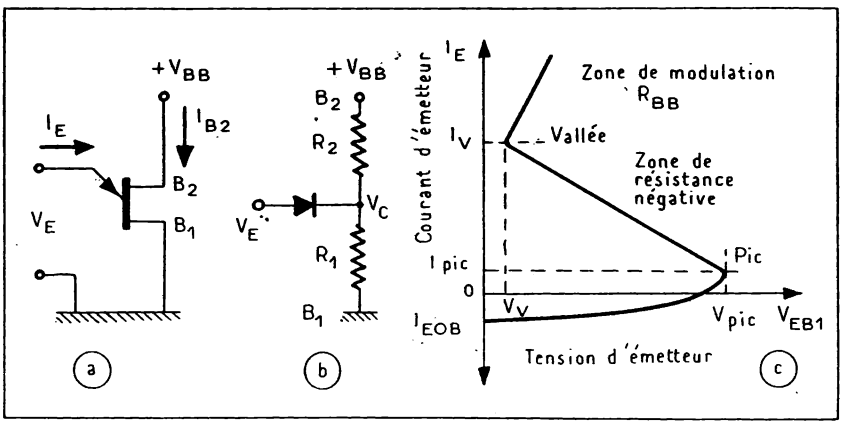


Fig. 18-16. — Caractéristique d'un transistor unijonction.

Si on applique une *d-d-p* entre B_1 et B_2 un courant IB_2 prend naissance en fonction de V_{BB} et de la résistance de base. On relève une tension au niveau de la jonction d'émetteur V_C (fig. 18-16 *b*). Tant que la tension d'émetteur V_E est inférieure à V_C la diode est polarisée en inverse et il ne circule qu'un très faible courant de fuite I_{EBO}. Lorsque V_E devient supérieur à V_C ($V_{EBI\ pic}$) la diode est polarisée en direct et il circule un courant I_E qui injecte des porteurs minoritaires dans R_1, sa valeur diminue. De ce fait, la tension V_C diminue aussi; si V_E est constant, I_E croît ce qui réduit encore R_1 (fig. 18-16 *c*).

Le phénomène est cumulatif et se produit dès que I_E est plus grand que le courant de pic. Le courant I_E est limité par la valeur de R_1 qui n'est plus alors que de quelques ohms. C'est la zone de résistance négative utilisable pour commander des multivibrateurs ou des circuits bistables.

En dessous du courant de vallée le transistor se désature et la résistance R_1 reprend sa valeur initiale. Si V_E reste alors égale à V_V, la diode émetteur est polarisée en inverse et le cycle recommence.

■ TRANSISTOR UNIJONCTION PROGRAMMABLE *p-n-p-n*

En fait, c'est un thyristor à double gâchette. Il est appelé ainsi car sa caractéristique est semblable à celle d'un transistor unijonction et que l'on peut ajuster la valeur de I_{pic} et $I_{vallée}$.

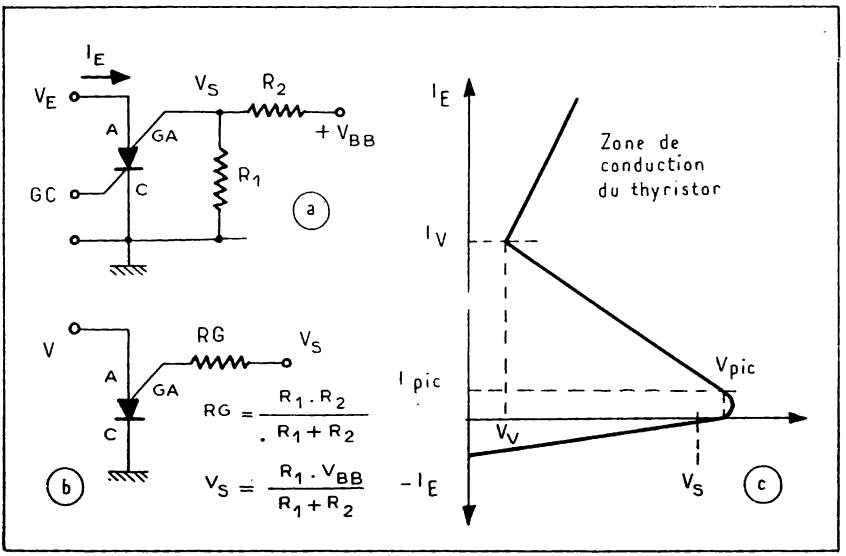


Fig. 18-17. — Caractéristiques d'un transistor unijonction programmable.

La figure 18-17 *a* donne la façon de programmer le thyristor grâce à sa gâchette d'anode; la gâchette de cathode n'est pas utilisée. Cette gâchette d'anode (G_a) est polarisée par V_S la diode anode-gâchette est polarisée en inverse, il ne circule qu'un faible courant de fuite (10 nA).

Quand la tension d'anode V_E est supérieure à V_S la diode est polarisée en direct, il circule un courant entre l'anode et la gâchette qui sert au déclenchement du thyristor. Le courant d'anode nécessaire est le courant de pic; il est d'autant plus faible que R_G est grand (fig. 18-17 *b*). Lorsque le thyristor est conducteur, la tension de gâchette d'anode est de 0,5 V environ.

Le générateur de tension V_s délivre à travers de R_G un courant :

$$I_{GA} = \frac{V_S - V_{GA}}{R_G}.$$

Ce courant est en sens inverse du courant de déclenchement, il sert à ouvrir le thyristor.

Si le courant principal I_E est trop grand I_{GA} n'est pas suffisant pour rebloquer le thyristor; mais si I_E diminue, il passe par une valeur (I_V) pour laquelle I_{GA} permet d'ouvrir le thyristor. Cette valeur de I_V est d'autant plus élevée que R_G est faible (fig. 18-17 *c*).

Un compromis est donc à trouver pour la valeur de R_G. Les modèles actuels présentent les caractéristiques suivantes : Tension gâchette-anode max : 70 V. Courant d'anode moyen : 175 mA. P_{tot} : 300 mW. Courant de pic (V_S = 10 V. R_G = 10 kΩ) : 5 μA. Courant de vallée (V_S = 10 V. R_G = 10 kΩ) : 50 μA. Vitesse de croissance du courant d'anode di/dt = 20 A/μs.

Ce transistor permet donc de programmer très exactement la mise en conduction et le blocage d'un thyristor de puissance ou d'un triac.

■ SYSTÈMES RÉGÉNÉRATIFS A TRANSISTORS

Le montage de la figure 18-18 est un exemple de réalisation de déclencheur délivrant directement des impulsions négatives. Il utilise deux transistors complémentaires montés en réaction totale. A la mise sous tension, la base du transistor T_2 est portée à un potentiel qui est la différence entre U et la tension Zener de la diode régulatrice (BZX43C 7,5 V). Le condensateur C_1 se charge avec une constante de temps R.C.; lorsque la tension (en valeur absolue) aux bornes de C_1 dépasse de 0,5 V celle de la base de T_2, les transistors T_2 et T_1 entrent simultanément en conduction. Le condensateur se décharge, fournissant l'impulsion.

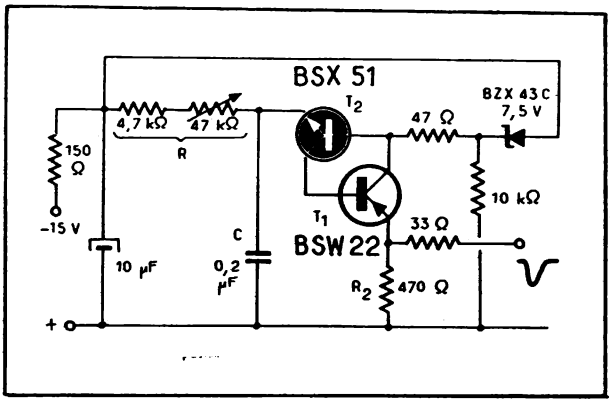


Fig. 18-18. — Schéma de principe d'un déclencheur régénératif à transistor.

■ AMPLIFICATEURS D'IMPULSIONS

Les signaux de déclenchement fournis par les générateurs d'impulsions à relaxation peuvent présenter deux inconvénients majeurs pour une utilisation sur charge inductive :

— La durée des impulsions est relativement courte. En effet, le circuit R.C. qui fournit le courant possède une résistance faible (de l'ordre d'une centaine d'ohms); d'autre part, la valeur du condensateur doit être limitée si l'on veut obtenir une fréquence de relaxation suffisamment rapide, soit une période courte, permettant un angle de passage élevé.

— Le courant fourni au triac décroît exponentiellement et n'a plus qu'une intensité de 37 % de sa valeur crête après un temps égal à R.C.

Lorsque la charge est inductive, la croissance du courant est fonction de sa constante de temps L/R. L'impulsion de déclenchement doit être maintenue jusqu'à ce que le courant ait dépassé la valeur minimale d'amorçage I_L. Ce temps est généralement très supérieur aux quelques dizaines de micro-secondes de durée des impulsions fournies par les relaxateurs.

Plusieurs circuits peuvent être utilisés pour porter les impulsions à une valeur convenable.

• **Amplification du signal au moyen d'un transistor de commutation rapide :** Le montage de la figure 18-19 en est un exemple. La durée du signal n'est pas augmentée; en revanche, le transistor utilisé à « gain-forcé » effectue une mise

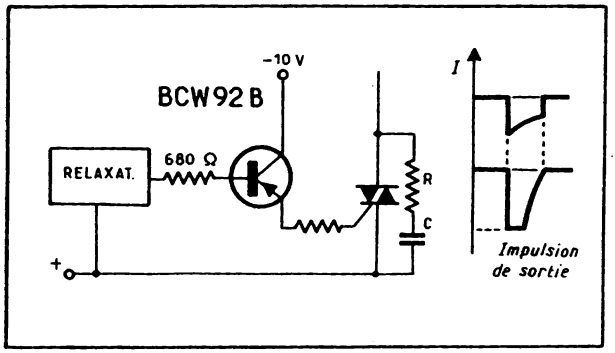


Fig. 18-19. — Amplificateur d'impulsion de déclenchement à transistor à commutation rapide.

en forme du signal. Le courant fourni a une intensité supérieure, avec une décroissance moins brutale.

• **Montage impulsionnel de mise en forme :** Ce type de circuit présente des caractéristiques propres. L'impulsion fournie par le relaxateur synchronise un monostable, dont le créneau assure le déclenchement du triac. Le courant dépend de l'alimentation et de la charge du transistor de sortie T_3; la durée du signal de déclenchement dépend de la constante de temps R.C. Les caractéristiques dynamiques sont indépendantes de la forme de l'impulsion du relaxateur. Le schéma de principe présenté en figure 18-20 permet également de réaliser l'isolement électrique entre le déclencheur et le triac. Le transformateur de couplage ne transmet qu'une impulsion courte et de faible puissance; sa réalisation est donc économique. La largeur du créneau peut être importante (cas de charges fortement inductives); aussi, l'angle de passage doit être limité pour que le créneau fourni par le monostable ne déclenche pas l'alternance suivante. Il faut également utiliser un dispositif de synchronisation qui ne produise aucune impulsion lors de la remise à zéro du relaxateur. En effet, celle-ci se traduirait par un déclenchement intempestif du monostable, et, par conséquent, du triac. Ce phénomène interdit toute commande de puissance.

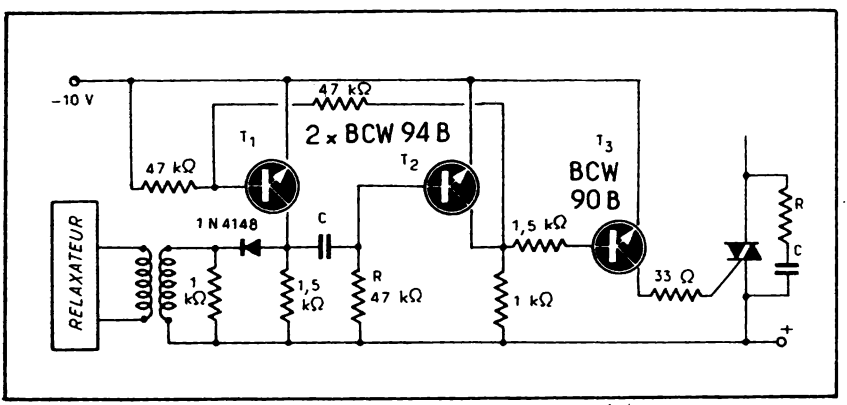


Fig. 18-20. — Schéma impulsionnel de mise en forme; le circuit relaxateur fournit l'impulsion de synchronisation du monostable T_1 — T_2. Le réseau est amplifié par T_3 — le triac est déclenché par un signal carré de 330 μs, avec une intensité de 150 mA.

▪ TABLEAU COMPARATIF DES PRINCIPAUX SYSTÈMES DE DÉCLENCHEMENT

TYPE	UTILISATION	AVANTAGE	INCONVÉNIENT
Résistance (fig. 18-13 *a*)	Montages économiques Relais statiques simples	Faible coût	Impossibilité de mise en conduction totale
Réseau déphaseur (fig. 18-13 *b*)	d°	d°	Mal adapté aux forts d*i*/d*t*
Diac (fig. 18-15)	Montages économiques en commande de phase	Simplicité et faible coût	Affecté d'une hystérésis de commande. Fonctionnement incertain sur charge inductive
Lampe néon à décharge	d°	d°	Même inconvénient que le diac Gamme de commande de phase réduite Impulsion faible
Transistor unijonction U.J.T. (fig. 18-16)	Systèmes industriels en commande de phase	Montage simple et compact	Impulsions positives nécessitant un transfo d'impulsion Front de montée lent
Système régénératif à transistors (fig. 18-18)	d°	Front de montée rapide Liais. directe avec le triac	Mise en œuvre plus lourde que pour l'U.J.T.
Relaxateur avec amplificateur d'impulsion (fig. 18-19)	Triacs à fort courant de gâchette	Simplicité	Le signal fourni est semblable à celui d'origine
Relaxateur avec monostable (fig. 18-20)	Charges inductives	Effectue la mise en forme du signal. Longueur d'impulsion ajustable	Synchronisation sans fourniture d'impulsion
Relaxateur avec thyristor auxiliaire (fig. 18-21)	Charges inductives. Charges comportant un circuit magnétique	Signal de déclenchement puissant et durant jusqu'à la fin de la sinusoïde	Montage coûteux et relativement lourd

• **Déclenchement par thyristor auxiliaire :** L'énergie de déclenchement est fournie par un petit transformateur d'alimentation basse tension. Un thyristor « faible-courant » est commandé par le circuit de déclenchement. Le signal appliqué à la gâchette du triac est maintenu jusqu'à l'annulation de la tension du secteur (fig. 18-21). Ce montage permet d'assurer la sécurité maximale lorsque la charge est fortement inductive.

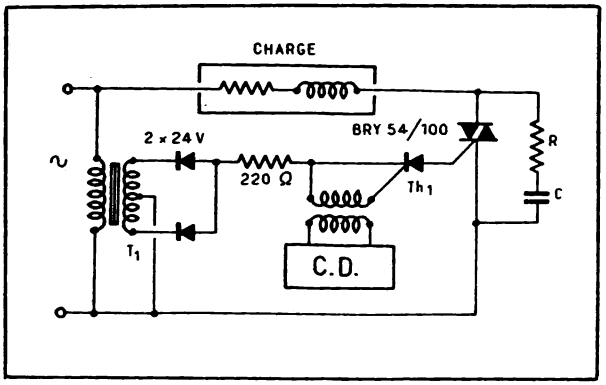


Fig. 18-21. — Déclenchement par thyristor auxiliaire. L'énergie de déclenchement est fournie par le transformateur T_1; le thyristor Th_1 est commandé par l'impulsion du circuit de déclenchement (C.D.). La gâchette est alimentée depuis cet instant jusqu'à la fin de l'alternance.

6. LES APPLICATIONS DES TRIACS

Le triac est un commutateur monolithique, adapté à la commande de charges de puissance sur le réseau alternatif. Il est caractérisé par sa fiabilité, par la gamme importante des puissances commutées, par la faible puissance de commande nécessaire; cependant un filtre est nécessaire pour éliminer les perturbations radioélectriques.

On distingue :

• **Les applications « tout ou rien »;** le triac est un relais statique qui ouvre ou ferme un circuit, sous l'impulsion d'une information synchrone, non synchrone, par courant continu, par courant alternatif, par commande lumineuse, etc.

Citons quelques applications : chargeur de batterie, allumage de moteurs à explosion, onduleur (convertisseur continu-alternatif), temporisation, minuterie, commande de charge électrique de puissance, etc.

• **Les applications en commande de phase;** c'est celles qui sont utilisées pour toutes les alimentations variables sur courant alternatif. La commande du triac s'effectue soit par déphaseur, soit par impulsion différée. Citons dans ces applications : les variateurs de puissance pour l'alimentation de charges résistives ou inductrices, telles que les lampes à incandescence, à fluorescence, actiniques, les chargeurs de batterie, la commande de vitesse du petit outillage, les circuits à courant constant, les régulateurs de chauffage en fonction de la température, etc.

CHAPITRE XIX

LES MICROCIRCUITS

1. LA COMPARAISON DES DIFFÉRENTES TECHNOLOGIES

La recherche de circuits de faible volume et de haute fiabilité peut faire appel à plusieurs technologies de base qui sont employées concurremment dans les réalisations actuelles. Chacune a ses avantages et son domaine privilégié. Souvent il y a lieu de faire appel successivement à deux ou à plusieurs technologies pour obtenir un appareil complet.

Les quatre technologies en présence sont les suivantes :

— *composants discrets* reportés sur un circuit imprimé. A noter que les autres technologies ont toujours besoin d'un circuit imprimé pour assembler les différents éléments;

— *circuits hybrides à couche épaisse,* ils permettent de réaliser des circuits à la demande pour des quantités limitées, à des prix raisonnables et avec un délai relativement court;

— *circuits hybrides à couche mince,* ils sont plus petits, montent plus haut en fréquence, nécessitent des quantités plus importantes pour réaliser des circuits à la demande. Ils sont plus coûteux et leur délai de conception est plus long;

— *circuits intégrés monolithiques,* ils sont miniaturisés, leurs possibilités sont presque sans limites, leurs performances sont remarquables. Cependant l'étude d'un circuit à la demande est long, coûteux et nécessite des séries importantes. C'est pourquoi les fabricants produisent des circuits pré-diffusés qui facilitent la demande des industriels. Il suffit de concevoir le dernier masque des connexions pour obtenir le circuit demandé, dans certaines limites.

Le tableau ci-après compare les caractéristiques principales des quatre technologies évoquées.

Description	Circuits	Composants discrets reportés	Circuits hybrides couche épaisse	Circuits hybrides couche mince	Circuits monolithiques
	Substrat	Circuit imprimé	Céramique (alumine 96 %)	Verre ou saphir	Silicium
	Mode d'élaboration	Gravure	Impression sérigraphique	Dépôt sous vide, gravure	Planar
	Éléments productibles	Conducteurs	Conducteurs, résistances et quelques condensateurs	Conducteurs, condensateurs résistances	Conducteurs, condensateurs comp. actifs, résistances
	Épaisseur du dépôt	35 µm	Conducteurs : 15 µm Résistances : 20 à 30 µm	Quelques microns	Diffusion 2 µm
	Largeur des connexions	0,2 à 2 mm ± 10 µm	125 µm mini ± 5 µm	10 à 200 µm ± 2µm	5 µm ± 0,1 µm
	Composants discrets rapportés	Tous	Condensateurs et puces (selfs, résistances)	Condensateurs, selfs, résistances et puces	Aucun
	Surfaces occupées	1 à 20 dm^2	1 à 20 cm^2, possibilité de multicouches	1 à 10 cm^2	1 à 10 cm^2
	Encapsulation	Pas utile	Indispensable en filière puce	Indispensable	Indispensable

	Circuits	Composants discrets reportés	Circuits hybrides couche épaisse	Circuits hybrides couche mince	Circuits monolithiques
Performances	Performance électrique des résistances		Stabilité 50 à 100 ppm/°C Précision ajustage 1 % : courant, 0,1 % par exception	Stabilité : 25 ppm/°C Précision : 0,01 % après ajustage	20 % ajustage impossible
	Essais en ambiance Vibration - Température	Bonne tenue	Bonne tenue	Bonne tenue	Bonne tenue
	Hyperfréquence	Possible	Bien adapté	Possible sous certaines conditions	Fréquence limitée
	Fiabilité	Bonne	Excellente	Excellente mais relativement fragile	Excellente
	Contrainte : salles blanches	Pas utile	Indispensable classe 10000 à 100000	Indispensable 10000 à 100000	Rigoureuse
	Prix	Intéressant	Bien pour les petites et moyennes séries	Bien pour petites séries moins bon que c. épaisse	Bien pour grandes séries pas adapté pour petites

Au cours de ce chapitre les circuits hybrides à couche épaisse et à couche mince seront étudiés. Les circuits intégrés monolithiques feront l'objet des chapitres suivants.

2. LES CIRCUITS HYBRIDES A COUCHE ÉPAISSE

■ ÉTUDE DU CIRCUIT

La microélectronique hybride à couche épaisse est une technologie d'assemblage de composants. Toute fonction électrique hybridée est un composant terminé, encapsulé et testé.

La réalisation d'un module hybride consiste à reporter et à connecter des composants actifs et passifs sous forme de puces et pavés, sur un substrat où sont sérigraphiés des conducteurs et des résistances, parfois des condensateurs.

Le laboratoire d'études conçoit la fonction électrique, tandis que le groupe production microélectronique réalise la transposition en hybride et la fabrication du circuit.

L'hybridation d'une fonction électrique peut intervenir à trois stades distincts :

— *le matériel est en début d'étude,* le concepteur à toute liberté pour choisir une technologie d'assemblage en fonction des différents critères exigés;
— *le matériel est déjà étudié :* l'hybridation peut apporter une solution simple à une contrainte rencontrée lors de la mise au point du produit;
— *le concepteur retient une fonction « catalogue »,* commutateur, logiques à seuils, filtres, convertisseurs, interfaces, amplificateur, hyperfréquence, réseaux de résistances, atténuateurs, transformateur d'impédance, etc. Cette fonction catalogue peut éventuellement être personnalisée en fonction des besoins.

Après l'étude de faisabilité, la réalisation et la qualification des prototypes, on passe à la production.

■ PRÉPARATION DES MASQUES

L'étude de l'implantation est effectuée à partir du schéma électrique à l'échelle 10 ou 20, sur calque quadrillé au pas de 2,54. On détermine les couches qui représentent les conducteurs, les résistances, les isolants et éventuellement les électrodes et le diélectrique des condensateurs. Chaque passe de sérigraphie est matérialisée par un dessin reporté sur une feuille de mylar pelliculable. Ce mylar transparent est recouvert d'une pellicule de vernis opaque aux ultra-violets que l'on peut découper en fonction du masque à obtenir (fig. 19-1).

Il est photographié à l'échelle 1, ce qui donne un typon. Sur une plaque d'alumine aux dimensions standard on fabrique un certain nombre de circuits à la fois. Il faut donc photomultiplier le typon pour obtenir le cliché définitif.

Il n'est pas question de l'utiliser en fabrication, car il s'abîmerait vite et il faudrait recommencer tout le processus photographique. On en tire des contretypes.

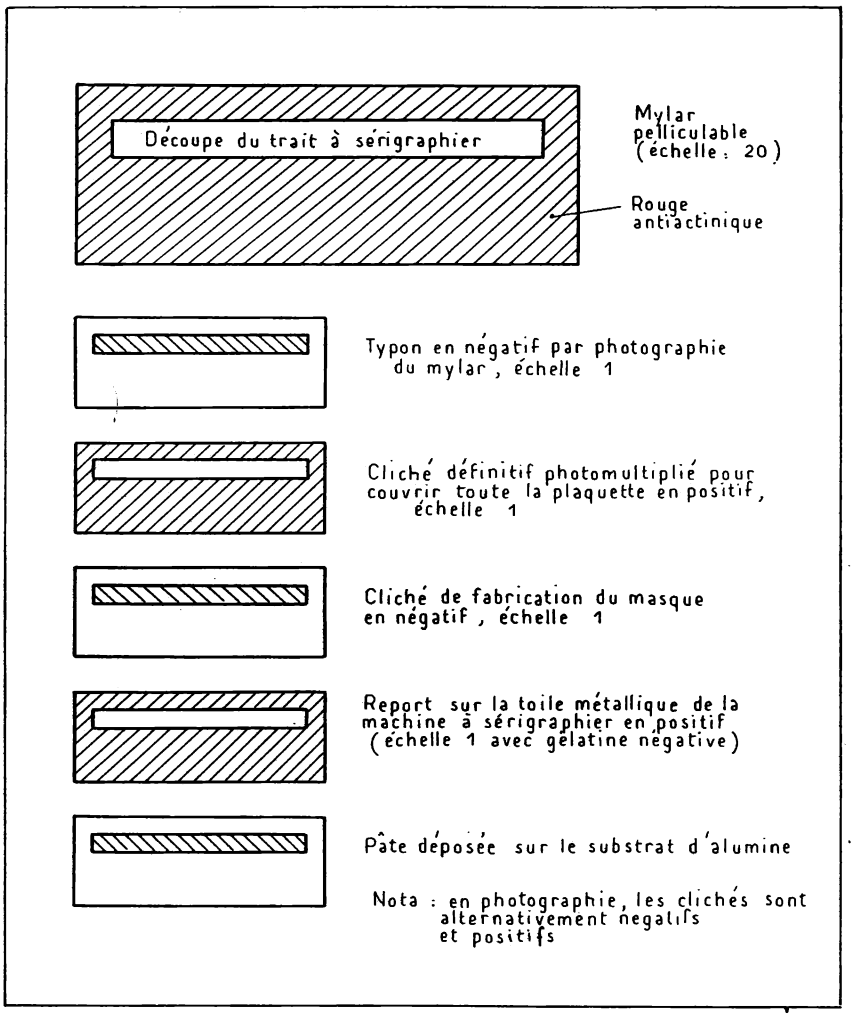

Découpe du trait à sérigraphier
Mylar pelliculable (échelle : 20)
Rouge antiactinique
Typon en négatif par photographie du mylar, échelle 1
Cliché définitif photomultiplié pour couvrir toute la plaquette en positif, échelle 1
Cliché de fabrication du masque en négatif, échelle 1
Report sur la toile métallique de la machine à sérigraphier en positif (échelle 1 avec gélatine négative)
Pâte déposée sur le substrat d'alumine
Nota : en photographie, les clichés sont alternativement négatifs et positifs

Fig. 19-1. — Principe de la sérigraphie : réalisation des masques. (Nota : pour plus de clarté des dessins les échelles ne sont pas respectées.)

■ SÉRIGRAPHIE

Le dépôt des pâtes sur le substrat s'effectue par sérigraphie. Il s'agit de faire pénétrer les pâtes au travers des mailles d'un écran de nylon ou d'acier inoxydable, de façon à les déposer sur le substrat, sous une épaisseur convenable. L'écran représente le dessin du circuit. Il est positionné avec précision dans la machine à 0,5-1 mm au-dessus du substrat. Sur cet écran on dépose la pâte qui, balayée par une râclette, pénètre dans les mailles libres de la toile (fig. 19-2).

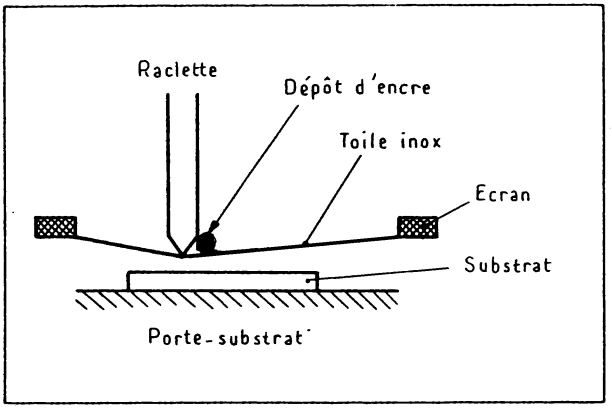


Fig. 19-2. — Fonctionnement de la machine à sérigraphier.

Il s'agit de fabriquer cet écran. On utilise généralement une toile en acier inoxydable dont les mailles sont plus ou moins fines en fonction de la précision et des dimensions du circuit à obtenir.

On enduit la toile avec une gélatine photosensible positive ou négative selon le cliché de fabrication dont on dispose. Sur le schéma de la figure 19-1 on suppose que ce cliché est négatif, on va employer une résine négative.

Le cliché de fabrication est positionné avec précision sur la toile enduite de gélatine photosensible et on l'insole aux rayons ultra-violets. La gélatine insolée est polymérisée tandis que celle qui a été protégée par les parties sombres du cliché est soluble au développement. Les mailles de l'écran ne sont libres qu'à l'emplacement des parties sombres du cliché, représentant le circuit à obtenir sur le substrat. La pâte est déposée par la machine à sérigraphier.

■ SUBSTRATS

Les plaques de substrat sont carrées, la dimension de leur côté est un multiple de 2,54 cm (− 1″). Les dimensions standard vont de 1″ × 1″ à 4″ × 4″ ou 10 × 10 cm.

Les substrats sont généralement en alumine à 96 % sous une épaisseur de 0,635 à 1 mm.

Une nouveauté, c'est le substrat métallique émaillé. Il est composé d'une plaque en acier à bas taux de carbone, isolé par une couche d'émail compatible avec les pâtes déposables en couche épaisse. Le procédé de dépôt par électrophorèse assure l'isolement des trous, ce qui permet de réaliser l'interconnexion des deux faces du substrat. Caractéristiques : résistivité de surface 10^{14} Ω.cm à 25 °C, tension de claquage : 900 V, température de recuisson : 650 °C max.

Ce substrat permet un meilleur refroidissement des circuits hybrides développant une certaine puissance. La plaque métallique peut être réunie à la masse, formant blindage.

■ CONDUCTEURS

Les pâtes utilisées pour la sérigraphie sont appelées parfois « des encres ». Elles sont composées de : poudre de verre, poudre de métaux ou d'oxydes métalliques, liant organique et solvant volatil. Selon le pourcentage et la nature de ces composants, la pâte est conductrice, résistive ou isolante.

Les pâtes conductrices sont à base des métaux nobles suivants :
— Or (Au) : ϱ 5 à 10 m$\Omega/\square$.
— Palladium-or (Pd-Au) : ϱ : 10 m$\Omega/\square$ pour soudure Pb-Sn-60-40 %.
— Platine-or (Pt-Au) : ϱ : 10 m$\Omega/\square$ pour soudure Pb-Sn-90-10 %.
— Palladium-argent (Pd-Ag) : ϱ : 40 à 80 m$\Omega/\square$ la moins chère température de cuisson de ces pâtes, entre 760 et 1 000 °C. Les conducteurs déposés peuvent avoir une largeur de 125 μm à 500 μm et être espacés de la même valeur.

Étant donné les prix atteints par tous les métaux nobles des pâtes sont à l'étude utilisant des métaux plus courants. Des pâtes au cuivre sont à l'essai.

■ RÉSISTANCES

L'épaisseur est fixée par le processus de la sérigraphie entre 15 à 30 μm. La résistance est définie par sa longueur (nombre de carrés) et par sa largeur. On a :

$$R = \varrho \frac{L}{s} = \varrho \frac{L}{l \cdot e} = \frac{\varrho}{e} \cdot \frac{L}{l}$$

ϱ/e est la résistivité superficielle en ohms par carré ($\Omega/\square$).

L/l est le facteur de forme donnant le nombre de carrés. La figure 19-3 donne un exemple de calcul théorique. Soit à fabriquer une résistance de 30 kΩ, on réalise le dessin de la figure comportant 34 carrés, dont 8 carrés en angle. Généralement ces carrés d'angle ne comptent que pour moitié, soit 30 carrés actifs. En adoptant une pâte de 1 k$\Omega/\square$, on obtient la valeur désirée.

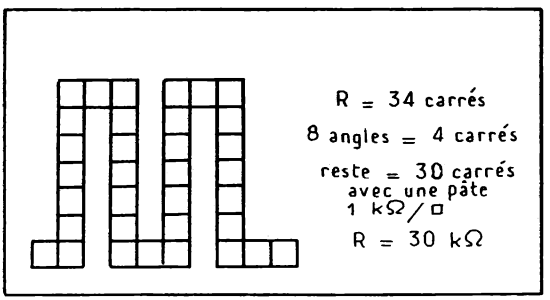


Fig. 19-3. — Calcul théorique d'une résistance sérigraphiée.

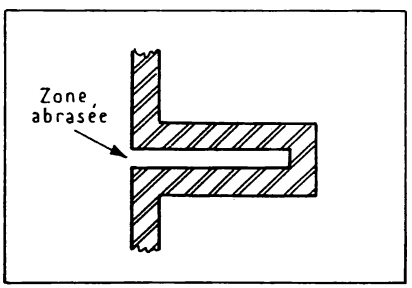


Fig. 19-4. — Ajustage par laser ou par microsablage de la valeur d'une résistance sérigraphiée.

La puissance à dissiper détermine la surface du carré élémentaire. Pour tenir compte des dispersions de fabrication : épaisseur de la couche, température de cuisson, les résistances sont sérigraphiées à 70 % de leur valeur finale puis ajustées par laser ou par sablage (fig. 19-4). Une partie de la résistance comporte une zone de largeur double. Grâce à l'abrasion on augmente le nombre de carrés jus-

qu'à l'obtention de la valeur exacte désirée à ± 0,5 %. Il est impératif que les carrés créés aient la même largeur que ceux de la résistance. S'ils étaient plus étroits la résistance serait surchargée à cet endroit et ne tarderait pas à se couper.

Les pâtes à forte résistivité contiennent des métaux et des oxydes de rhuténium, d'indium, de tallium ou de bismuth. Les pâtes à faible résistivité sont à l'argent-palladium, à l'oxyde palladique, etc.

On obtient ainsi une plage de résistivité comprise entre 3 Ω/□ et 1 MΩ/□. Les gammes de valeurs courantes des résistances sérigraphiées s'étendent de 5 Ω à 5 MΩ; dissipation thermique 50 à 300 mW/mm^2, coefficient de température 50 à 100-10^{-6}/°C, bruit environ : 1 μV/V.

■ ISOLANTS ET DIÉLECTRIQUES

Les isolants à base de verre sont utilisés : pour recouvrir les conducteurs dans le cas de croisements et de multicouches, comme diélectrique pour les condensateurs sérigraphiés et pour la protection totale ou partielle des couches. Leur constante diélectrique est comprise entre 9 et 12 avec une résistance d'isolement de 10^{12} Ω à 100 V_{CC}, tension de rupture > 400 V. Ces pâtes sont cuites entre 850 et 1 000 °C. Pour la fabrication des condensateurs on obtient 175 à 190 pF/cm^2. Les condensateurs sérigraphiés occupent beaucoup de place sur le substrat, on préfère rapporter des condensateurs miniatures.

■ CUISSON DES PÂTES

L'ordre du dépôt des pâtes sur le substrat par sérigraphie dépend de leur température de cuisson. On commence toujours par celles qui ont la température de cuisson la plus élevée. On termine généralement par les résistances qui présentent une dérive importante. La protection totale du circuit est effectuée après la soudure des composants discrets, avec des résines à basse température.

Si deux pâtes différentes peuvent être cuites ensemble, on dépose la première, on la sèche en étuve entre 80 et 130 °C pour faire évaporer les solvants. On dépose, ensuite, la deuxième, on la sèche, puis on procède à la cuisson.

La figure 19-5 donne une vue schématique d'un four tunnel à six zones, et le profil de température désiré; il doit être respecté à ± 2 °C près.

On dépose généralement les couches dans l'ordre suivant :

— les conducteurs et la première électrode des condensateurs : première cuisson,
— les diélectriques des condensateurs, deuxième cuisson,
— la seconde électrode des condensateurs, troisième cuisson,
— les résistances, même si elles sont déposées avec des pâtes de résistivité différente, quatrième cuisson.

■ REPORTS DES COMPOSANTS DISCRETS

• **Condensateurs :** chipses céramique types I ou II ou condensateurs au tantale miniature. Valeurs de 10 pF à 1 μF.

• **Composants actifs :** diodes, transistors, circuits intégrés. Ils peuvent être livrés sous la forme de pastilles de silicium glassivées. Elles sont soudées sur une surface conductrice par eutectique or-silicium. Les contacts supérieurs de la pastille sont reliés aux conducteurs par des fils d'or ou d'aluminium de 25-50-175 μm, selon l'intensité. La soudure est effectuée par ultra-sons (wedge bonding) à froid ou par ultra-sons à 150 °C (ball bonding).

Pour d'autres applications on préfère souder les pattes des transistors en

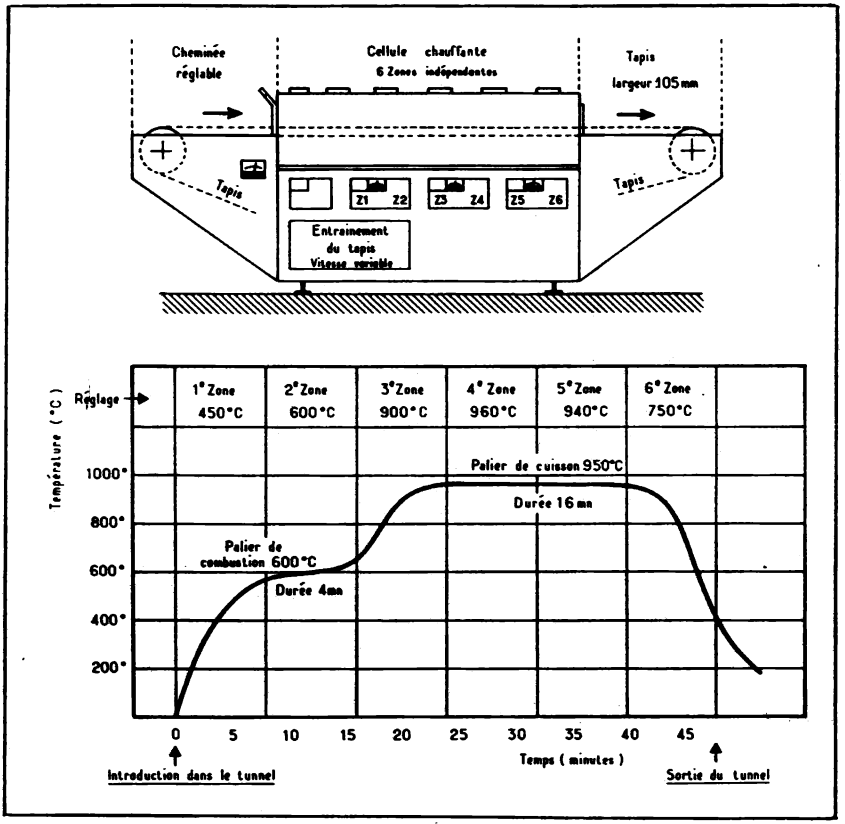


Fig. 19-5. — Four de passage à six zones et profil de température.

boîtier miniature (SOT23) ou similaires qui ne mesurent que quelques millimètres de côté. Les circuits de puissance peuvent recevoir des transistors avec leur refroidisseur. On peut également concevoir un circuit intégré dans son boîtier plastique.

Ces composants sont fixés à l'aide de colles époxy conductrices; ils peuvent être fixés et isolés à l'aide d'une colle époxy isolante. Parfois, la soudure à l'étain plomb est employée.

Toutes ces opérations sont effectuées en salle blanche des classes 10 000 ou 100 000.

■ MISE EN BOÎTIER

La plaque est découpée au laser pour libérer les circuits élémentaires. Ils sont montés dans un boîtier de transistor ou de circuit intégrés. Les modèles industriels ou grand public sont seulement enrobés d'un silicone protecteur.

Les connexions de sortie sont en cuivre étamé espacées de 2,54 mm d'axe en axe, ou multiples de 2,54 mm. Elles peuvent être en fil plat, en laiton étamé ou en kovar de 0,25 × 0,50 mm, au pas de 2,54 mm.

Ce type de circuit est en évolution rapide. Il est rare qu'un appareil ne comprenne, au moins, un circuit hybride à couche épaisse. Les modèles vont de l'hyperfréquence à la basse fréquence de puissance.

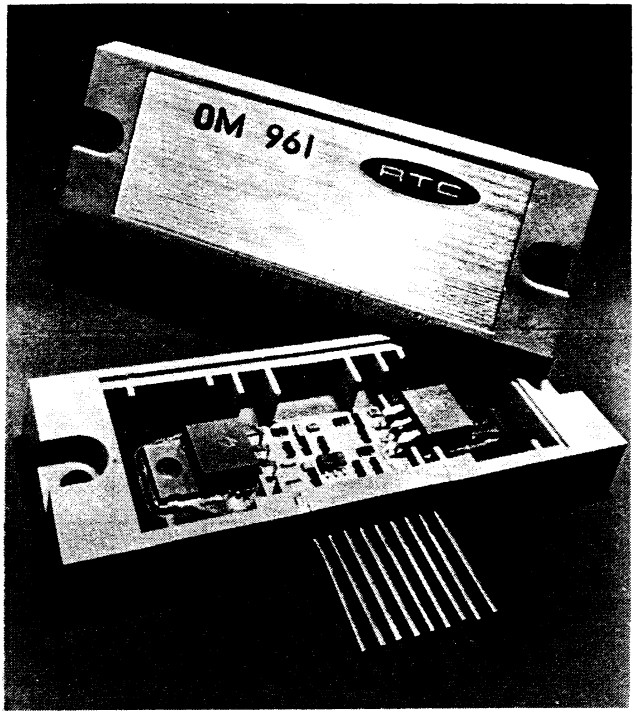


Fig. 19-6. — Circuit hybride de puissance B.F. OM961 *R.T.C.*

La figure 19-6 donne la photographie du circuit hybride B.F. de puissance 30 W - OM961 *R.T.C.*

3. LES CIRCUITS HYBRIDES A COUCHE MINCE

▪ PRÉLÉMINAIRES

L'étude du circuit suit le même cheminement intellectuel que celui qui a été exposé pour les couches épaisses. Les problèmes posés par la miniaturisation plus poussée sont importants et nécessitent souvent une pré-étude délicate.

La préparation des masques est également identique à son début jusqu'au cliché définitif photo-multiplié. Les masques de fabrication sont au chrome et leur fabrication est identique à celle qui a été étudiée pour la technologie planar des transistors et des circuits intégrés (ch. VI, § 2).

Par suite des faibles dimensions des conducteurs et des résistances, la sérigraphie est remplacée par la photogravure beaucoup plus précise.

■ SUBSTRAT

Le substrat adopté est un verre à haute teneur en silice, ne contenant aucun alcalin et de structure amorphe. L'état de surface poli au feu doit avoir une planéité de 5 μm/cm sur la face polie et de 10 μm/cm sur la face rodée. Épaisseurs : 0,4 et 0,2 mm, dimensions : 5,08 × 5,08 cm ou plus, selon les fournisseurs, température de service : 500 °C, de fusion : 1 160 °C, résistivité : 10^{13} Ω.cm à 250 °C.

■ PROCÉDÉ A L'OR ET AU NICKEL-CHROME

Le substrat est très soigneusement nettoyé, lavé, dégraissé. Il est placé dans l'enceinte d'évaporation sous vide, où il subit un dernier nettoyage par bombardement ionique à haute température, destiné à briser les derniers films monomoléculaires restés en surface.

Le substrat est recouvert, tout d'abord, par une couche de nickel-chrome 80/20 de 25 nm d'épaisseur. Puis, par une couche d'or de 0,8 μm. Le cycle d'évaporation est assez long, car on procède en même temps à la stabilisation thermique de la couche résistive. Le film de verre est donc recouvert par deux couches métalliques superposées. On le recouvre de gélatine photosensible et on procède à une première opération de photogravure. Elle libère les zones d'or qui doivent être éliminées par attaque chimique à l'eau régale.

Une seconde opération de photogravure libère les zones de nickel-chrome qui doivent être éliminées par une attaque chimique au perchlorure de fer, ou aux acides nitrique et chlorhydrique.

On obtient ainsi les résistances en nickel-chrome et les conducteurs en or sur nickel-chrome. Les espaces entre les conducteurs et les résistances sont entièrement dégagés laissant apparaître le verre. Les conducteurs ont une résistance inférieure à 50 mΩ/□, la résistivité de l'or est de 2,4 $\mu\Omega$.cm.

Les résistances peuvent avoir une gamme de valeurs comprises entre 10 Ω et 1 MΩ, ± 5 % sans retouche, avec ajustage par rayon laser de 20 μm de diamètre on obtient ± 0,05 %. Coefficient de température 25.10^{-6}/°C, puissance : 1,5 W par cm^2, en pratique 0,1 à 0,25 W, résistivité N_i-C_r = 100 $\mu\Omega$.cm.

La figure 19-7 donne la coupe d'un circuit en couches minces avec une résistance et un condensateur. La résistance peut avoir des lignes de 25 μm espacées de 25 μm; celle de la figure occupe 0,1 mm^2 pour 50 carrés, elle admet 0,3 mA.

Si on désire avoir des condensateurs de faible valeur sur le circuit, ce qui est relativement rare, on opère de la façon suivante. Les surfaces entre les conducteurs ont été dégagées par les deux attaques chimiques. On dépose, par évaporation cathodique, avec un masque de protection de l'aluminium pour former la première électrode des condensateurs. Puis, une couche de SiO_2 est déposée au four pour constituer le diélectrique. Une nouvelle vaporatisation d'aluminium forme la deuxième électrode. Enfin, une dernière vaporisation de SiO_2 termine la protection. On atteint environ 40 pF/mm^2 ± 15 %, tension de service : 30 V coefficient de température + 100 à + 200.16^{-6}/°C, t_g de l'angle de pertes : 40.10^{-4} à 1 kHz. On préfère généralement souder des condensateurs céramique groupes I ou II sur le circuit.

• Report des composants discrets

Il s'effectue de la même façon que pour les couches épaisses, avec cependant une précision plus grande.

Pour faciliter leur montage, les pastilles de diodes, de transistors et de circuits intégrés sont prémontées sur un support intermédiaire; c'est une petite plaquette carrée un peu plus grande que la pastille de silicium. Elle peut être en verre doré ou en molybdène doré pour les dispositifs de puissance. La pastille est

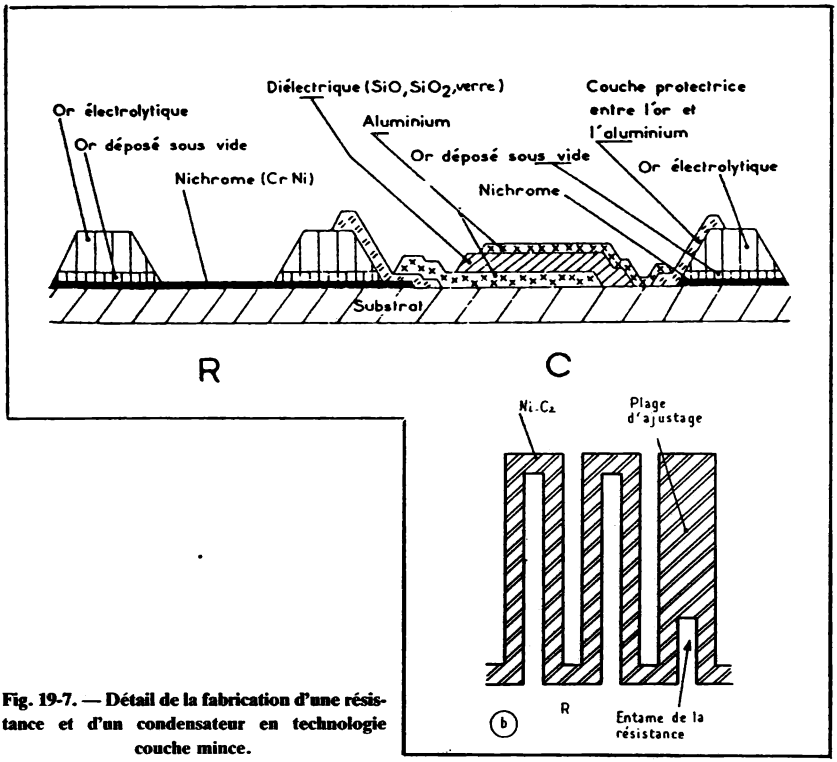


Fig. 19-7. — Détail de la fabrication d'une résistance et d'un condensateur en technologie couche mince.

soudée sur son support par un alliage eutectique or-silicium à 410 °C. Elle est testée, puis elle est fixée sur le circuit par une colle conductrice. Les sorties supérieures sont reliées au circuit par des fils d'or de 25 μm par ultra-sons.

Les carrés de verre sont découpés en circuits élémentaires par la méthode du scribing avec une pointe en diamant. Puis, les autres composants discrets sont collés sur le circuit. Les condensateurs sont fixés par deux points de colle conductrice sur les conducteurs. La plaquette de verre est mise au four à 100/120 °C de façon que les colles à l'argent se polymérisent.

Après essais, le circuit est collé dans le boîtier choisi. Ce peut être un boîtier de transistor muni de 3 à 12 ou même 16 sorties, un boîtier de circuit intégré flat-pack, ou un boîtier spécial en kovar usiné avec sorties par perles de verre.

Ce circuit est revêtu d'une résine protectrice et le capot du boîtier est fermé sous atmosphère d'azote, afin d'éviter toute trace d'humidité.

Toutes ces opérations sont effectuées dans des salles blanches classes 10 000 et 100 000. Les travaux délicats se font sous des hottes à flux laminaire.

■ PROCÉDÉ PAR VAPORISATION AU MOYEN DE MASQUES MÉTALLIQUES

Il s'agit d'une variante du procédé précédent. Toutes les opérations se font dans la cloche à vide de vaporisation cathodique, sans avoir besoin de sortir les plaquettes. Ce sont des masques métalliques qui se placent tour à tour devant les plaquettes. On évite ainsi toute altération des films minces.

On fabrique à la fois de 10 à 100 circuits, selon leurs dimensions. La plaque de verre est placée dans le four à vide, sa propreté doit être parfaite. On fait un vide de 1.10^{-5} Torr (1 Torr = 1 mm Hg) tout en portant les pièces à une température comprise entre 200 et 400 °C. Un dernier nettoyage de la surface du film de verre est opéré sous vide, par un bombardement ionique, produit par une décharge luminescente.

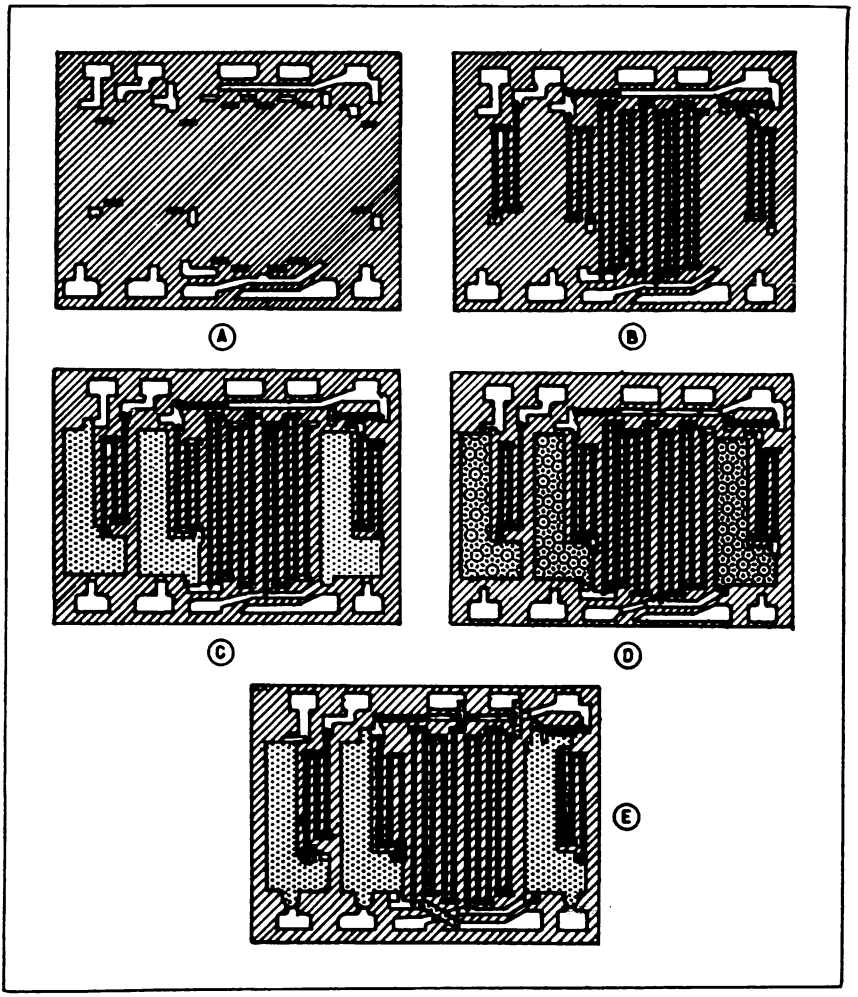


Fig. 19-8. — Fabrication d'un circuit R-C pour bascule bistable par évaporations successives, sur un film mince en verre de 12 + 18 mm *(Siemens)*.

Le premier masque vient se placer devant le verre et on procède au dépôt des conducteurs en or (A) (fig. 19-8). Puis, avec le second masque, on vaporise les résistances en nickel-chrome (B). Le troisième masque se positionne automatiquement pour le dépôt de la première électrode des condensateurs en aluminium (C). La plaquette est protégée par une couche de silice (SiO_2) (D). Puis

c'est le tour de la seconde électrode en aluminium et enfin de la seconde protection de SiO_2 (E). La plaquette protégée est alors seulement sortie du four. Les différentes couches métalliques n'ont jamais été en contact avec l'air. Il reste à souder éventuellement les diodes, les transistors et les fils de sortie. Et on peut procéder à l'enrobage final après avoir découpé les plaquettes élémentaires.

Ce procédé repose uniquement sur la précision des masques métalliques et sur leur positionnement parfait devant la plaquette de verre.

La figure 19-8 donne en exemple les étapes de fabrication d'un circuit RC pour bascule bistable. Il comprend 7 résistances et 3 condensateurs sur un film de verre de 12 × 18 mm.

■ PROCÉDÉ AU TANTALE

Le film de verre est placé dans une cloche, dans laquelle est réalisé un vide de 10^{-6} Torr. Une décharge luminescente est amorcée dans une atmosphère de gaz rare sous 10^{-2} Torr. Les ions gazeux sont accélérés par le champ électrique vers l'électrode négative de tantale. Les atomes de tantale sont libérés, ils se propagent régulièrement et se déposent sur les supports.

Puis une attaque de photogravure permet de tracer les résistances, les conducteurs et une armature des condensateurs, tous en tantale (fig. 19-9).

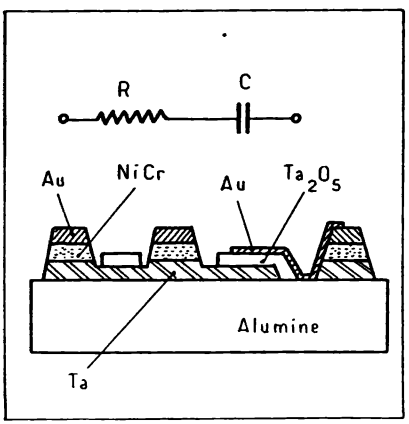


Fig. 19-9. — Coupe d'une résistance et d'un condensateur en couche mince par le procédé au tantale.

La plaquette est placée dans un bain électrolytique. On obtient une oxydation du tantale qui se recouvre de Ta_2O_5 remarquablement isolant qui protège les conducteurs, stabilise les résistances et forme le diélectrique des condensateurs. L'épaisseur de Ta_2O_5 est de 1,8 nm par volt appliqué au bain. Selon les besoins, la tension est comprise entre 10 et 200 V, soit une couche de Ta_2O_5 de 18 à 360 nm.

La seconde électrode des condensateurs est déposée sur l'oxyde de tantale par évaporation cathodique d'or, à travers un masque métallique. Puis les diodes et les transistors sont soudés directement sur les surfaces métallisées du circuit. Les fils de sortie sont posés et la plaquette est enrobée.

La figure 19-10 montre en exemple une bascule astable composée de deux transistors, quatre résistances et deux condensateurs. Les électrodes d'or des condensateurs C_1 et C_2 ont été recouvertes d'argent pour pouvoir supporter la soudure du collecteur des transistors T_1 et T_2. Il faut en effet songer que les couches ainsi déposées ont une épaisseur de l'ordre du micromètre.

Les résistances sont possibles jusqu'à 1 MΩ, la piste a 75 μm de large; espace entre deux pistes : 75 μm. Une telle précision n'est possible qu'en photo-

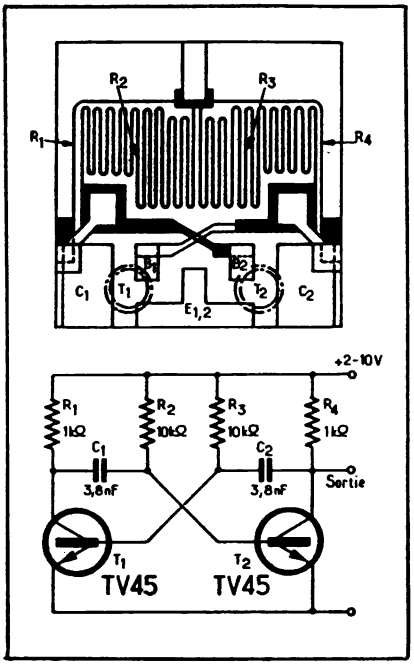


Fig. 19-10. — Circuit hybride en tantale comprenant 4 résistances, 2 condensateurs et 2 transistors *(Siemens)*.

gravure et non avec les masques métalliques du procédé précédent. La puissance admise est de 1 W/cm^2; tolérance : ± 1 % par équilibrage; coefficient de température : ± 150.10^{-6}/°C.

Les condensateurs sont formés d'une couche de tantale, d'un diélectrique en oxyde de tantale (Ta_2O_5) et d'une couche d'or. On obtient ainsi des condensateurs polarisés et régénérables. Leur capacité est de 70 à 400 nF/cm^2, selon la tension de service entre 5 et 30 V. L'angle de perte est de 10^{-3} à 10^{-2} pour 1 kHz. Le coefficient de température est de + 300.10^{-6}/°C.

Il n'est possible de graver que des inductances de faible valeur, par ce procédé. Les circuits normalement prévus ne comportent que des résistances, des capacités, des diodes et des transistors.

L'épaisseur d'une telle plaquette enrobée est de l'ordre du millimètre. Elle comprend : le film de verre, les composants et la résine époxy d'enrobage. Elle est souvent soudée sur l'embase d'un boîtier métallique de transistor ou de circuit intégré ayant jusqu'à 16 sorties.

■ CIRCUITS MULTICOUCHES

Lorsqu'on veut monter des circuits intégrés en technologie hybride, on ne peut se satisfaire d'une seule couche de connexions. On est obligé de prévoir des circuits multicouches.

C'est ainsi que *Thomson-C.S.F.* a présenté un boîtier hybride à 40 sorties mesurant 64 × 38 × 3 mm, soit moins de 25 cm^2 et contenant une mémoire de 64 kbits.

C'est-à-dire que : 16 mémoires M.O.S. de 4 kbits, 3 circuits intégrés de commande et 1 réseau de 16 résistances sont montés sur un circuit à 15 couches, dont 5 conductrices à l'or, séparées chacune par une double couche isolante. Une séri-

graphie de verre isole la couche conductrice (Au-Pt) de surface. Ces couches sont fixées sur un substrat en alumine.

4. LES FILTRES A ONDE ACOUSTIQUE DE SURFACE (F.O.S.)

Les filtres à onde acoustique de surface sont proches de la technologie des circuits intégrés et de celle des circuits à couche mince; c'est pourquoi nous les avons décrits au cours de ce chapitre.

■ PRINCIPE

Leur principe est relativement simple. Une onde acoustique de surface est une vibration qui se propage comme une vague à la surface des matériaux solides. Si ce matériau est piezoélectrique, une paire d'électrodes peut faire office de générateur d'onde. En un autre point de la surface, le signal est reçu par une deuxième paire d'électrodes qui transforme la vibration en signal électrique. L'onde ne peut être transmise que pour une seule fréquence.

■ RÉALISATION

La figure 19-11 donne la vue schématique d'un F.O.S. et sa courbe de réponse. Il s'agit d'un amplificateur F.I. vision en bande étroite. Il comprend : un transducteur d'entrée, un élément coupleur et un transducteur de sortie; l'ensemble est déposé sur un substrat piézoélectrique.

Le signal appliqué à l'entrée du transducteur engendre un champ électrique qui réalise l'excitation piézoélectrique du substrat en niobate de lithium ($LiNbO_3$). Il réagit mécaniquement par dilatation et contraction en résonance avec le champ.

On obtient une transformation de l'énergie électrique en énergie mécanique. Ceci provoque une onde « acoustique » de surface qui se propage perpendiculairement aux électrodes du transducteur d'entrée. L'onde de gauche est absorbée par un matériau déposé à l'extrémité du substrat. L'onde de droite est dirigée par le coupleur vers le transducteur de sortie, pour être reconvertie en signal électrique. Le coupleur favorise l'onde de surface et rejette l'onde de volume.

Les transducteurs sont constitués par une grille d'électrodes interdigitées en aluminium de 10 μm de largeur. La disposition et la dimension des électrodes dépendent de la plage de fréquence à transmettre.

Le coupleur est formé par une grille uniforme d'électrodes isolées.

La courbe de réponse d'un F.O.S. dépend de la dimension des électrodes. L'onde de surface ne peut être transmise que si sa fréquence est telle que les nœuds de vibration se trouvent tous entre deux dents successives. Si le peigne présente des écarts de dents légèrement différents, ce n'est plus une seule fréquence, mais une plage de fréquences qui peut traverser le filtre. Il présente alors la bande passante désirée.

La courbe de réponse du F.O.S. fabriqué spécialement pour la télévision est donnée sur la figure 19-11. Ce filtre simplifie la fabrication des téléviseurs; associé à un circuit intégré, il permet d'éliminer tous les bobinages et les réjecteurs des étages F.I.

La réalisation de ces filtres exige une précision élevée dans la dimension et la forme de chacun des doigts des peignes à déposer sur le substrat.

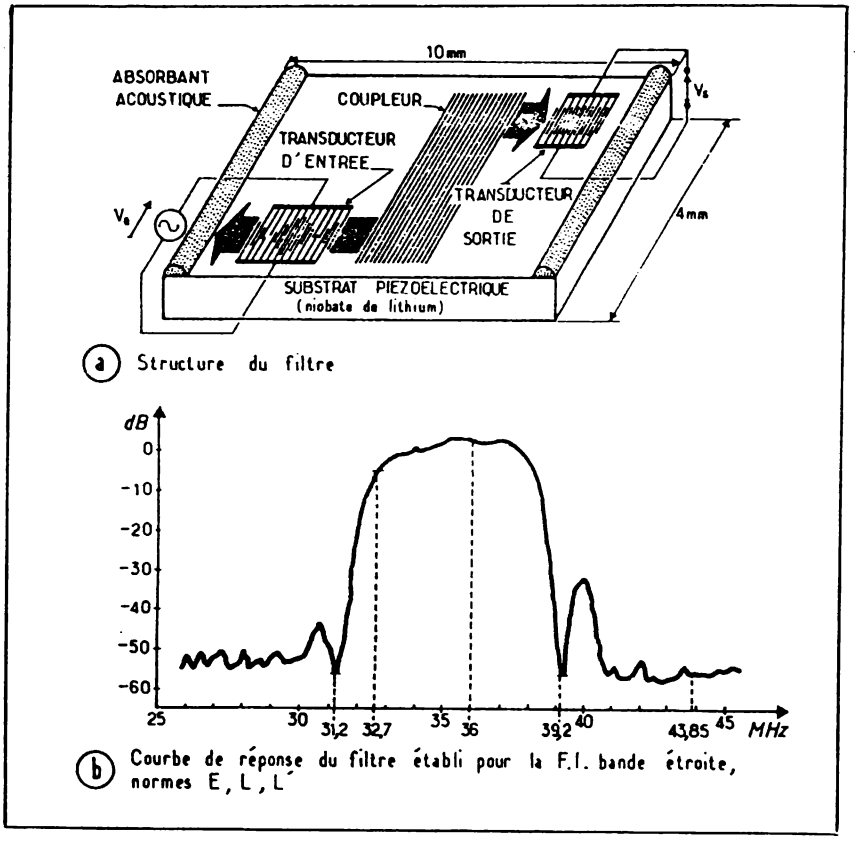


Fig. 19-11. — Filtre à onde acoustique de surface et sa courbe de réponse.

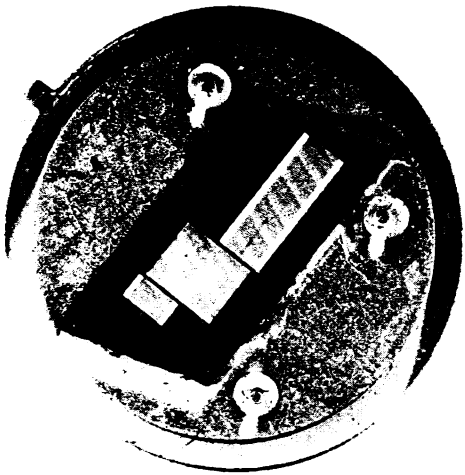


Fig. 19-12. — Filtre à onde acoustique de surface, circuit hybride monté sur l'embase d'un boîtier de transistor *(Cliché Thomson-C.S.F.)*.

La photographie de la figure 19-12 montre un F.O.S. professionnel monté sur l'embase d'un boîtier de transistor. Le boîtier a 15 mm de diamètre, le rectangle est en niobate de lithium, les peignes sont en aluminium de 10 à 50 μm d'épaisseur. La largeur et l'espacement des dents ont été calculées par un ordinateur qui décompose la courbe de réponse du filtre en série de Fourier; aucun réglage ultérieur n'est nécessaire.

CHAPITRE XX

LES CIRCUITS INTÉGRÉS BIPOLAIRES

1. LA MICRO-ÉLECTRONIQUE ET LA NANO-ÉLECTRONIQUE

La miniaturisation des circuits électroniques progresse à une allure vertigineuse.

A l'origine, le tube électronique miniature de quelques centimètres cubes est remplacé par le transistor de quelques millimètres cubes, soit un gain de 1 000 en volume. Cet élément actif est associé à des composants passifs pour former un circuit complet. Les circuits imprimés équipés de composants conventionnels font place aux micromodules, puis aux circuits sur film épais ou sur film mince, pour aboutir aux circuits intégrés de la première génération.

Bien entendu, pour les circuits de puissance, la nécessité d'évacuer la chaleur dissipée interdit la réduction des dimensions de ces dispositifs : redresseurs, thyristors, transistors. Ils doivent être montés sur un refroidisseur convenable et associés à des composants conventionnels disposés sur un circuit imprimé.

Les circuits intégrés ne peuvent être conçus que pour des fonctions mettant en jeu des puissances minimes.

A l'origine un circuit intégré groupait les éléments actifs et passifs d'un circuit élémentaire : amplificateur opérationnel, portes, bascules, etc.; une pastille de quelques millimètres carrés contenait quelques dizaines d'éléments.

La technologie d'intégration progresse à pas de géant, on peut dire que depuis plusieurs années, le nombre des fonctions intégrables sur une même pastille double tous les ans.

Le degré d'intégration a été codifié par les Américains de la façon suivante; par le nombre de composants par circuit :

— S.S.I. (small scale integration) moins de 100 composants,
— M.S.I. (medium scale integration) de 100 à 1 000,
— L.S.I. (large scale integration) de 1 000 à 10 000,
— V.L.S.I. (very large scale integration) de 10 000 à 1 000 000.

Pendant ce temps, le diamètre des plaquettes de silicium passe de 25,4 mm (1") à 100 mm (4") et leur surface de 490 mm^2 à 7 600 mm^2. La surface d'un circuit intégré est comprise entre 5 et 30 mm^2. Dans très peu d'années un circuit V.L.S.I. comprendra 1 million de composants sur 1 cm^2, soit 10 000 par mm^2. Cette complexité défie l'imagination. Après les microprocesseurs ce sera le tour aux micro-ordinateurs réalisés autour d'une seule pastille.

La dimension des électrodes et des connexions devient ainsi inférieure au

μm; après la micro-électronique on atteint la nano-électronique. Cette réduction des dimensions diminue les capacités par rapport à la masse et aux autres électrodes; on diminue proportionnellement l'énergie à mettre en jeu pour faire varier leur potentiel; d'où une réduction de la puissance de commande pour une même fréquence de commutation, ou une augmentation de cette fréquence pour une même puissance de commande.

De plus, on réduit la longueur des connexions entre les électrodes des différents éléments actifs de la pastille; on diminue le temps de parcours des impulsions, ce qui permet d'obtenir des circuits logiques plus rapides.

Grâce aux structures interdigitales, on peut mettre en parallèle des dizaines, ou même des centaines d'électrodes en forme de dents très petites; on atteint ainsi, à la fois des fréquences très élevées grâce aux très faibles dimensions de chaque dent, et des puissances notables par suite du grand nombre de dents en parallèle. C'est ainsi qu'on peut concilier les watts et les gigahertz dans un même dispositif, ce qui semblait impossible au début de l'ère des transistors.

Cependant, pour obtenir ces résultats, la nano-électronique nécessite la mise en œuvre d'une technologie toute nouvelle et dont la mise au point est particulièrement ardue.

Actuellement c'est la lumière visible ou le proche ultraviolet qui sont utilisés comme agent de transfert des informations géométriques au cours de la fabrication : photographiquement pour la création des masques et report par photogravure sur la pastille; visuellement pour le positionnement des masques successifs. Or les dimensions de la nano-électronique approchent de la longueur d'onde de la lumière. Dès qu'on approche de cette dimension, qui est de l'ordre de 0,5 μm, divers phénomènes de diffraction se produisent qui viennent détériorer gravement le transfert des informations géométriques en cours de fabrication. C'est pourquoi les procédés actuels ne permettent pas de réaliser industriellement des structures dont les parties les plus fines ont moins de quelques microns de largeur (V.L.S.I.).

Mais cette limite imposée par le rayon lumineux, utilisé comme outil, n'a rien à voir avec la limite ultime qui résulte du principe même de l'effet transistor. On sait que cet effet est lié à la présence d'électrons et de lacunes dans les mailles d'un monocristal semiconducteur. Supposons qu'un million de mailles cristallines soient suffisantes pour donner lieu à cet effet transistor, cela correspond à un cube de 100 mailles de côté. Sachant que la maille de silicium mesure 0,543 nm, ce cube mesure 54,3 nm, soit 1/20 de μm. Par rapport aux quelques microns des réalisations industrielles actuelles, le gain limite est donc une réduction de 100 dans les dimensions linéaires.

D'après ce qui précède, il est clair que l'accès à la nano-électronique présuppose la renonciation totale au rayon « lumineux-outil » pour toutes les tâches concourant à la réalisation des parties « sub-micron » des structures. Seul, le faisceau d'électrons peut pratiquement servir d'outil à sa place. Les microscopes électroniques mettent en œuvre des faisceaux d'électrons dont le diamètre est de l'ordre de 0,01 μm et qui peuvent être déviés rapidement et avec précision par des champs magnétiques ou électriques. D'autre part, les émulsions photographiques et les résines photosensibles peuvent être impressionnées par ces faisceaux d'électrons; on peut donc conserver les techniques actuelles de photogravure. Enfin, de tels faisceaux réagissent sur des marques appropriées portées par les pastilles, ce qui donne le moyen de faire coïncider les masques successifs d'une même pastille avec une précision compatible avec le 0,1 μm recherché.

Le problème n'est pas pour autant résolu et de très nombreuses difficultés subsistent. Par exemple, les faisceaux électroniques ne sont utilisables que dans le vide, il faut donc prévoir une grande partie de la fabrication sous vide, avec toutes les difficultés de manipulation que cela implique. D'autre part, l'ouverture des fenêtres dans l'oxyde par attaque chimique et les dopages par diffusion gazeuse ne peuvent être suffisamment précis; il faut donc recourir à de nouveaux procédés : les faisceaux d'ions accélérés sous haute tension peuvent ouvrir les

fenêtres dans l'oxyde et réaliser un dopage par implantation d'ions dopants dans les mailles cristallines.

Le Laboratoire Central de Recherches de Thomson-C.S.F. a étudié et commercialisé trois appareils destinés à ce type de fabrication, il s'agit :

— *d'un photorépétiteur* qui sert à réaliser des masques par voie photographique, en répétant les motifs inscrits sur une plaque photographique à l'échelle 10 ou 4. Il réalise des traits de 1 μm et possède une précision de positionnement de $\pm$ 0,25 μm;

— *d'un contrôleur de masques* pour la vérification des clichés photographiques ou des masques. Précision absolue $\pm$ 0,15 μm, reproductibilité des mesures $\pm$ 0,02 μm;

— *d'un générateur de masques* qui produit les masques de fabrication, soit sur plaques photographiques, soit sur plaques au chrome, soit directement sur semiconducteur. Le motif du masque est tracé en balayant le faisceau électronique sur la rondelle de silicium recouverte de résine électrosensible, suivant un programme défini directement à partir des données numériques pilotées par un calculateur; précision de position $\pm$ 0,2 μm, largeur du trait : 0,3 μm.

Les circuits étant réalisés sur la pastille, il reste à résoudre les problèmes des interconnexions à plusieurs épaisseurs de métallisation et de la limitation des sorties sur le boîtier.

Alors qu'un circuit intégré normal ne dépasse pas 14 ou 16 sorties, les circuits L.S.I. ont jusqu'à 40 sorties et certains V.L.S.I. atteignent 64 sorties.

• **Avantages de l'intégration**

— Les prix de production sont réduits pour de grandes quantités fabriquées.

— La fiabilité est excellente : taux de défaut inférieur à $0{,}15/10^6$ heures/circuit.

— La stabilité est bonne aux températures élevées.

— La consommation par circuit devient de plus en plus réduite.

— Les circuits de plus en plus complexes peut être économiquement réalisés.

— Les tensions d'alimentation sont réduites et les consommations faibles, ce qui permet d'alimenter sur pile ou accumulateur des appareils très complexes d'une façon économique.

• **Inconvénients de l'intégration**

— La puissance dissipée par un circuit est limitée.

— Les inductances ne peuvent pas être réalisées.

— Le circuit intégré ne peut pas être modifié par l'utilisateur.

— Les investissements sont importants pour étudier et mettre en fabrication un nouveau circuit.

2. LES PRINCIPES DE BASE POUR LA CONCEPTION DES CIRCUITS INTÉGRÉS

Un circuit intégré ne peut être que rarement la transcription directe d'un circuit existant en éléments discrets; il doit donc être repensé en fonction des impératifs de l'intégration.

Concevoir le schéma comme un circuit complet nécessitant le moins d'éléments discrets extérieurs, quitte à compliquer le circuit. L'intégration perd de son intérêt si le volume des éléments extérieurs dépasse le volume du circuit intégré lui-même.

Raisonner « encombrement sur la pastille de silicium » et non pas en nombre d'éléments : une diode, un transistor, une zener tiennent moins de place qu'une résistance. Il est préférable d'augmenter les éléments actifs, quitte à compliquer le schéma, afin de pouvoir réduire le nombre des résistances.

Utiliser des étages d'amplification différentiels afin de réduire les dérives thermiques. L'excellente similitude des transistors diffusés côte à côte permet le couplage direct des étages d'amplification.

Utiliser le plus possible les charges « actives » comme charge des collecteurs, c'est-à-dire des sources de courant dont l'impédance peut être élevée, pour un faible encombrement sur la pastille.

Éliminer les capacités; si leur emploi est indispensable, les prévoir en dehors du circuit intégré et les placer entre deux broches de sortie.

Respecter les limitations des éléments actifs, utiliser le plus possible les transistors *n-p-n,* car il n'est pas possible de disposer d'éléments *p-n-p* aux performances identiques.

Tenir compte des caractéristiques des résistances diffusées, de leurs limitations en valeurs, en tolérance, en tension et en stabilité. Les résistances de précision ne peuvent être intégrées et doivent être prévues à l'extérieur du circuit, si leur utilisation est indispensable.

Tenir compte des diodes parasites en inverse dans le circuit; il existe, en effet, une diode « caisson d'isolement-substrat » qui peut être élevée si les caissons ont des dimensions géométriques importantes. Son influence peut généralement être négligée, car elle se trouve placée entre les deux points à potentiel extrême : + V caisson des résistances, − V substrat; l'alimentation est toujours découplée par une capacité extérieure importante.

Il existe également une diode inverse parasite « collecteur-substrat »; les résistances présentent une diode inverse répartie avec le caisson; il en sera question au cours de cet exposé.

Enfin, les interconnexions en aluminium sur l'oxyde déterminent une capacité M.O.S. avec la surface du semiconducteur *n* ou *p* selon les emplacements. Sa valeur est d'environ 80 pF/mm^2 pour une épaisseur de SiO_2 de 0,5 μm. En particulier, les plots de sortie ont une surface comprise entre 5 000 et 10 000 μm^2, leur capacité entre la sortie correspondante et le substrat est d'environ 0,5 pF.

Limiter le nombre de points du circuit accessibles extérieurement, car on est limité par le nombre de broches du boîtier choisi.

Respecter la puissance dissipée par le circuit et son boîtier, qui est impérativement limitée.

Choisir la technologie à adopter pour tous les éléments du circuit.

3. L'ÉTUDE ET LA MISE EN FABRICATION DES CIRCUITS INTÉGRÉS

La technologie des circuits intégrés est directement issue de celle des transistors planars qui a été complètement étudiée au cours des chapitres V et VI. L'extrême complexité des circuits intégrés impose une rigueur encore plus grande dans le déroulement des étapes successives de l'étude et de la mise en fabrication.

■ ÉTUDE SUR TABLE ÉLECTRONIQUE PILOTÉE PAR ORDINATEUR

Grâce à la bibliothèque des circuits en mémoire dans l'ordinateur, il est possible d'étudier un nouveau circuit au moyen de modifications, de disposition différente ou de multiplication de motifs connus.

L'ordinateur trace le circuit à l'échelle 500 sur une table électronique de 1,20 × 1,80 m, avec une résolution de 25 μm. La précision du trait, en principe 2 μm, dépend du papier millimétré utilisé et de son hygrométrie.

On peut pointer la cellule en mémoire et la positionner en x et en y sur le dessin.

L'ordinateur trace 600 000 traits en 4 heures. Le dessin définitif est vérifié par l'ordinateur du point de vue alimentation, chute de tension par la résistivité du silicium diffusé, lignes équipotentielles, masses, etc. Il est impossible d'effectuer ce travail à la main. Le dessin définitif est tracé à l'échelle 200 pour les archives.

■ RÉALISATION DES MASQUES

On en déduit le tracé des masques successifs nécessaires pour les diffusions et pour les métallisations. Ces dessins de masques sont traduits en bandes magnétiques qui vont piloter directement la machine qui va produire les masques au chrome par un faisceau d'électrons. Les opérations photographiques sont ainsi supprimées ce qui permet une précision plus poussée. Le masque ainsi réalisé par le *générateur de masque* à l'échelle 10 est vérifié par le *contrôleur de masque*. Puis, il est réduit à l'échelle 1 et photomultiplié par le *photorépétiteur* afin de couvrir toute la plaquette de silicium.

Pour une bonne superposition, tous les masques nécessaires pour la fabrication d'un même circuit intégré doivent être produits par la même machine photomultiplicatrice et dans les deux jours au maximum.

La couche de chrome sur la plaque de verre est recouverte par un « électron résist ». C'est un polymère qui est sensible au flux d'électrons, tout comme le photo-résist est sensible aux ultraviolets. Il existe des électron-résist positifs et négatifs. En laboratoire des traits de 0,1 μm ont été réalisés.

■ PHOTOGRAVURE OU LITHOGRAPHIE

• **La méthode classique** qui a été décrite pour le procédé planar est toujours largement employée. La plaquette de silicium recouverte de photo-résist est insolée aux rayons ultraviolets à travers le masque au chrome.

Pour les circuits intégrés complexes, il est de plus en plus difficile d'obtenir une précision suffisante sur toute la surface d'une plaquette de 100 mm, ainsi que la superposition exacte des masques successifs.

Du reste, l'alignement des masques ne se fait plus au moyen d'un motif spécial, mais par un détail dans le circuit, ce qui donne une précision plus grande.

Les fabricants ont essayé plusieurs procédés pour reculer les limites de cette méthode. Au lieu de placer le masque en contact avec le photo-résist de la plaquette au silicium, on peut opérer par projection. Un système optique élaboré projette l'image du masque sur la plaquette. L'échelle de la projection peut se faire en 1/1, c'est-à-dire que le masque est projeté en même grandeur sur le silicium et sur toute la plaquette en même temps. La projection peut également se faire grâce au masque à échelle 10 avec une réduction 10/1. On peut, enfin, n'insoler qu'une partie de la surface de la plaquette et recommencer le nombre de fois nécessaire pour la couvrir entièrement.

• **La lithographie directe** est adoptée pour les circuits intégrés dont les traits sont de l'ordre de 2 à 3 μm. Elle est en cours de rodage de façon à atteindre une précision permettant les traits de 1 μm et au-dessous.

Le générateur de masques par faisceau d'électrons peut être modifié pour attaquer directement la plaquette de silicium recouverte par un électron-résist.

Ainsi on supprime l'intermédiaire du masque. C'est l'ordinateur qui commande le faisceau d'électrons qui impressionne l'électron-résist sur le silicium.

Pour améliorer la définition de ces machines on remplace les électrons par des rayons X mous (3-10 Å = 0,3-1 nm). En effet, les électrons rétrodiffusés par la surface de la plaquette agissent sur l'électron-résist et modifient les contours des motifs. Avec les rayons X ce défaut est inexistant. La résolution théorique est de 0,1 μm, avec une profondeur de champ de 10 μm. A titre d'exemple, un filtre à onde acoustique de surface a été réalisé pour une fréquence centrale de 1,2 GHz, avec des électrodes interdigitées larges de 0,7 μm, espacées de 0,7 μm.

Il semble évident que la méthode classique avec des masques mécaniques ne pourra plus être employée pour des circuits à traits de 2 à 1 μm.

Pour obtenir l'alignement correct des opérations de masquage successives, on prévoit dans le circuit des zones qui réagissent aux électrons et qui permettent un réglage précis. Bien entendu, ces machines fonctionnent sous vide.

▪ IMPLANTATION IONIQUE ET PLASMA

L'ouverture des fenêtre dans le SiO_2 peut se faire au moyen d'un plasma produit par une décharge gazeuse induite par haute fréquence (13,56 MHz). Le plasma peut également être employé pour enlever le photo-résist ou l'électron-résist. On supprime ainsi des opérations d'attaque chimique qui sont longues et qui risquent de contaminer le silicium.

Dans les fenêtres très petites, les diffusions sont effectuées souvent par implantation ionique. Par exemple, du bore sous 150 keV est implanté à une profondeur de 0,4 μm dans le silicium. On obtient, ainsi, des zones diffusées précises au point de vue profondeur et dopage.

L'attaque ionique par bombardement à haute énergie est utilisée pour éroder le substrat à la fin de la fabrication des circuits.

Ces opérations ioniques sont effectuées à une température plus basse que celle nécessaire aux opérations classiques de diffusion, ce qui conserve les caractéristiques de résistivité et de durée de vie des porteurs dans le silicium.

▪ CONNEXIONS EN ALUMINIUM

Afin de sortir les électrodes des dispositifs et de matérialiser le circuit désiré on dépose à sa surface une couche d'aluminium par évaporation cathodique. Cette couche est photogravée selon les connexions à réaliser.

On conçoit fort bien que pour les circuits actuels une couche de connexions soit insuffisante. Il faut donc en prévoir deux, avec les interconnexions nécessaires.

Une couche isolante de nitrure de silicium recouvre la plaquette, on ouvre les fenêtres nécessaires aux contacts et aux interconnexions, puis, on dépose la seconde couche d'aluminium. Il est photogravé d'une façon classique. Un passage au four à 450 °C recuit l'aluminium et améliore les contacts.

L'aluminium présente une bonne conductibilité, une bonne adhérence sur le silicium et un dépôt facile. Cependant, on observe plusieurs types de défauts; une électromigration dans le SiO_2 de surface, une corrosion assez rapide et des microfêlures sur les reliefs du circuit.

C'est pourquoi on ajoute parfois du cuivre dans l'aluminium lors de l'évaporation cathodique de façon à limiter l'électromigration. En chauffant le substrat pendant le dépôt de l'aluminium on évite les microfêlures. La passivation qui devient la règle protège l'aluminium de la corrosion.

▪ COULEURS SUR LA SURFACE D'UN CIRCUIT INTÉGRÉ

Lorsqu'on observe au binoculaire un circuit intégré, on remarque de belles couleurs à sa surface. On les retrouve sur les photographies à grande échelle des circuits. Ces couleurs sont déterminées par l'épaisseur des couches superficielles sous l'action de la lumière. On peut ainsi mesurer ces épaisseurs, selon la gamme suivante : 50 nm = brun, le spectre des couleurs passe progressivement du bleu : 100 nm, par les couleurs de l'arc-en-ciel, au rouge : 440 nm. Puis, le cycle recommence, mais en couleurs délavées, du violet : 460 nm au rouge : 600 nm.

4. LA TECHNOLOGIE D'UN TRANSISTOR *n-p-n* INTÉGRÉ

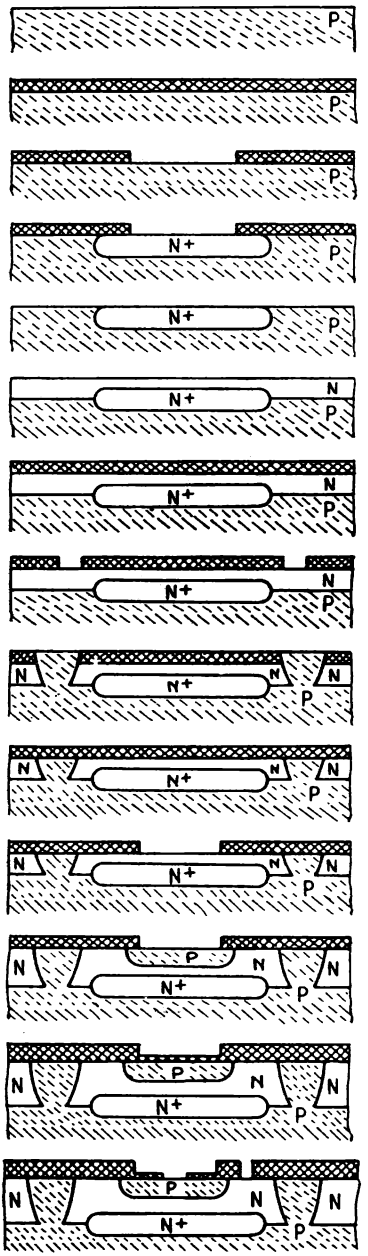
Le circuit intégré monolithique est un assemblage indivisible de composants actifs et passifs produits simultanément au cours d'un même processus de fabrication sur une plaquette de silicium. La plaquette de silicium microcristalline [1.1.1.] est dopée *p* au tirage (10 Ω.cm); son épaisseur est de 381 μm en 3" et de 500 μm en 100 mm de diamètre.

Le schéma d'un circuit comprend autant de caissons d'isolement qu'il contient de transistors bipolaires n'ayant pas de collecteur commun, plus un pour les résistances. Chaque caisson est entouré par une zone *p* commune avec le substrat qui est toujours relié au potentiel le plus négatif du circuit. Les jonctions sont polarisées en inverse et aucun courant ne peut circuler du substrat vers l'intérieur des caissons. Ils sont donc bien isolés les uns par rapport aux autres. Dans chacun des caissons on implante un transistor, une diode, ou des résistances. C'est la fabrication d'un transistor *n-p-n* qui est étudiée pour débuter.

La succession des opérations se trouve sur la figure 20-1. Toutes les opérations nécessitant un passage au four doivent être effectuées à une température décroissante de façon à ne pas altérer l'opération précédente. Ainsi, la première diffusion de la couche enterrée est effectuée à 1 260 °C et la dernière pour l'émetteur ne dépasse pas 1 000 °C.

L'ordre de la succession des opérations est le suivant :

— *Oxydation superficielle* au four à 1 200 °C sous oxygène, épaisseur de SiO_2, 0,5 μm;
— *1re opération de photogravure* réservant l'emplacement de la couche enterrée;
— *Diffusion* à l'arsenic ou à l'antimoine de la couche enterrée dopée $n+$, d'une profondeur de 5 μm à 1 260 °C;
— *Désoxydation* par rodage de la couche superficielle de SiO_2;
— *Épitaxie* d'une couche de silicium monocristallin dopée *n*, son épaisseur est comprise entre 3 et 5 μm et sa résistivité est de l'ordre de 0,5 Ω.cm à 1 Ω.cm;
— *Oxydation superficielle* d'une nouvelle couche de SiO_2 de 0,5 μm d'épaisseur;
— *2e opération de photogravure* réservant les contours du caisson d'isolement;
— *Diffusion* des murs d'isolement au bore *p*, jusqu'au substrat; les caissons d'isolement sont ainsi formés à 1 160 °C;
— *Reconstitution* de la couche d'oxyde superficielle;
— *3e opération de photogravure* pour dégager l'emplacement de la base;
— *Diffusion* au bore *p* de la base du transistor, et reconstitution de la couche d'oxyde superficielle à 1 050 °C;



Substrat silicium d'origine type P monocristallin à résistivité élevée ($\sim$ 10 Ω.cm)

SiO_2 (oxyde de silicium)

OXYDATION

Réservation de l'emplacement de la couche enterrée N+ (1e masque)

Diffusion de la couche enterrée N+

DÉSOXYDATION

Epitaxie d'une couche de Si monocristallin N . La couche enterrée continue à diffuser pendant cette opération

OXYDATION

Réservation des contours d isolement (2e masque)

Diffusion des murs d'isolement P

DÉSOXYDATION et RÉOXYDATION

Réservation de la base (3e masque)

DIFFUSION P base et murs d'isolement

OXYDATION

Réservation de l'émetteur et contacts collecteur (4e masque)

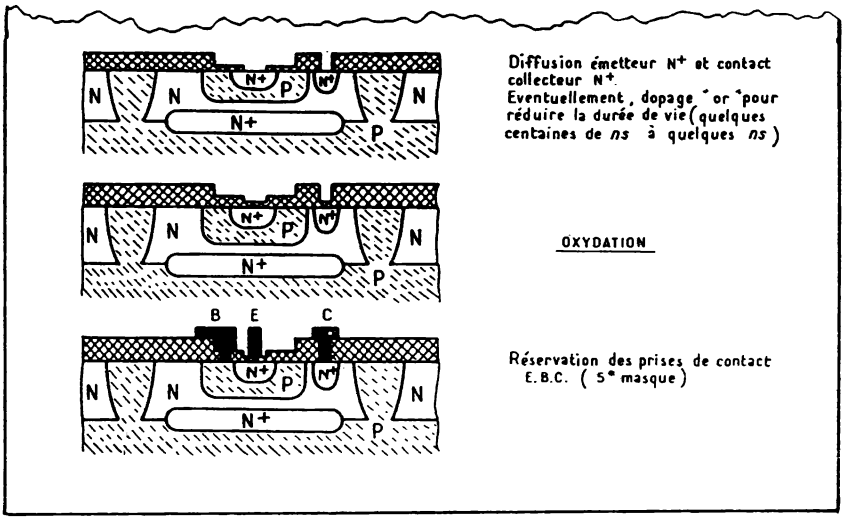

Diffusion émetteur N+ et contact collecteur N+.
Eventuellement, dopage Au or Pt pour réduire la durée de vie (quelques centaines de ns à quelques ns)
OXYDATION
Réservation des prises de contact E.B.C. (5e masque)
B
E
C
N
N+
P

Fig. 20-1. — *(début page précédente)* Processus de fabrication typique d'un transistor *n-p-n* dans son caisson d'isolement.

— *4e opération de photogravure* pour dégager l'emplacement de l'émetteur et du ou des contacts collecteur;
— *Diffusion* au phosphore *n+* de l'émetteur et du contact collecteur, éventuellement on procède à un dopage supplémentaire à l'or pour réduire la durée de vie des porteurs de quelques centaines de ns à quelques ns, et reconstitution de la couche d'oxyde superficielle à 1 000 °C;
— *5e opération de photogravure* pour dégager les emplacements des connexions;
— *Métallisation sous vide* (2.10^{-6} torr) d'une couche d'aluminium de 1 à 2 μm d'épaisseur sur toute la surface de la plaquette;
— *6e opération de photogravure* pour ne laisser l'aluminium que là où il est indispensable, suivie d'une attaque à l'acide orthophosphorique, on obtient ainsi les interconnexions et les sorties;
— *Passage au four* à 450 °C pour améliorer l'adhérence des connexions sur le silicium par recuit.

Éventuellement :
— *Dépôt d'une couche* de nitrure de silicium à 380 °C;
— *7e opération de photogravure* pour dégager les endroits des sorties et des interconnexions;
— *Métallisation sous vide* de la seconde couche d'aluminium;
— *8e opération de photogravure* pour éliminer l'aluminium inutile pour la réalisation des connexions;
— *Passage au four* à 450 °C pour le recuit de la seconde couche d'aluminium;
— *Passivation de la surface du circuit;*
— *Rodage de la face arrière du substrat* pour donner à la plaquette une épaisseur de l'ordre de 200 μm;
— *Métallisation du substrat* par évaporation cathodique d'une mince couche d'or (1 μm);
— *Passage au four* à 400 °C pour l'obtention d'un alliage eutectique or-silicium, améliorant le contact de sortie et facilitant la soudure du circuit sur la plaque du boîtier.

Les dimensions d'un transistor intégré à faible courant classique sont les suivantes (fig. 20-2) :

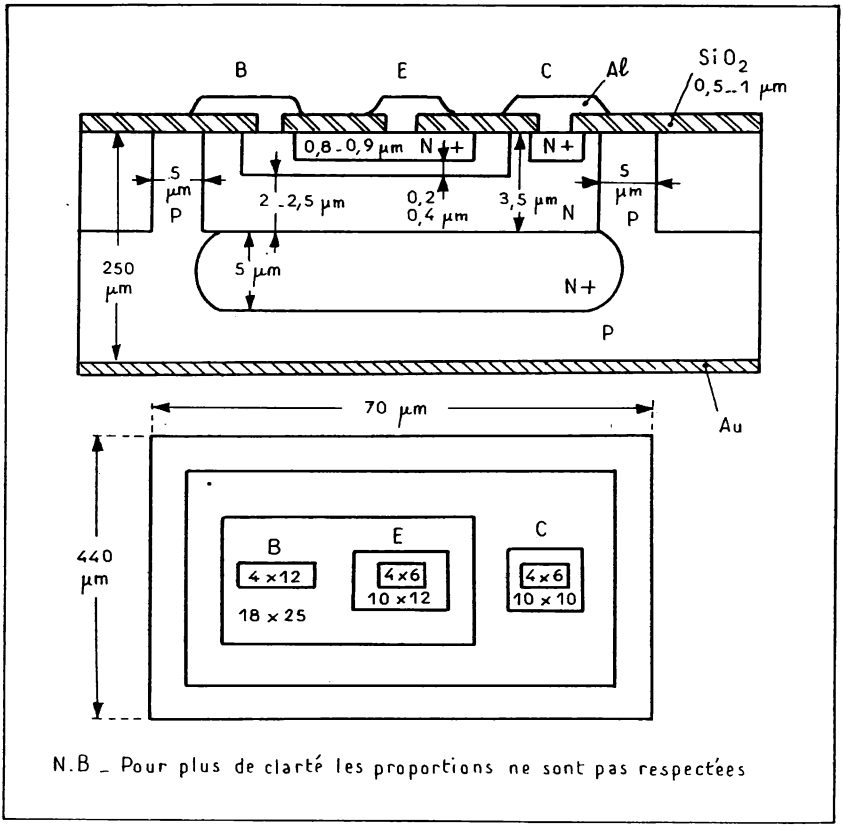


Fig. 20-2. — Dimensions d'un *n-p-n* intégré.

émetteur : diffusion : 10 × 12 µm, contact : 4 × 6 µm, profondeur : 0,9.0,8 µm;
base : diffusion : 18 × 25 µm, contact : 4 × 12 µm, profondeur : 0,2.0,4 µm;
épitaxie : profondeur : 3,5 µm;
couche enterrée : profondeur : 5 µm;
collecteur : épaisseur : 2.2,5 µm;
largeur des murs d'isolement : 5 µm;
surface totale : 40 × 70 µm = 3 000 µm^2.

Il ne s'agit pas d'un circuit V.L.S.I., mais d'un transistor admettant un courant de 1 mA.

Les caractéristiques d'un tel transistor intégré sont très proches de celles obtenues avec un transistor « discret » de même catégorie.

En particulier, grâce à la couche enterrée dopée *n*+, la résistance série du collecteur reste du même ordre de grandeur. En effet, dans un transistor élémentaire, la sortie collecteur est effectuée par la soudure de la pastille sur le boîtier :

c'est donc un contact de grande surface procurant une résistance faible. En revanche, dans un transistor intégré le contact de sortie collecteur est prévu sur la même face que les autres électrodes et il est de dimensions réduites : on conçoit que la couche enterrée permette un chemin d'accès à faible résistivité vers la sortie.

De même, une diffusion $n+$ doit toujours être prévue pour les sorties des électrodes n lorsque le contact est effectué par un film d'aluminium; en effet, l'aluminium est naturellement dopé p et cette zone $n+$ dégénère la diode de contact qui se serait formée.

▪ TRANSISTOR *n-p-n* MULTIÉMETTEUR

Cet élément est utilisé pour les circuits intégrés logiques T.T.L.; il est l'équivalent de plusieurs transistors dont les bases et collecteurs sont reliés ensemble (fig. 20-3). En pratique, le contact de base est pris à une certaine distance des jonctions E-B, de manière à accroître la résistance parasite R_{bb}', ce qui a pour conséquence de réduire les trois courants « entrant » par E_1, E_2 et E_3 lorsque ces trois entrées sont au niveau « haut ».

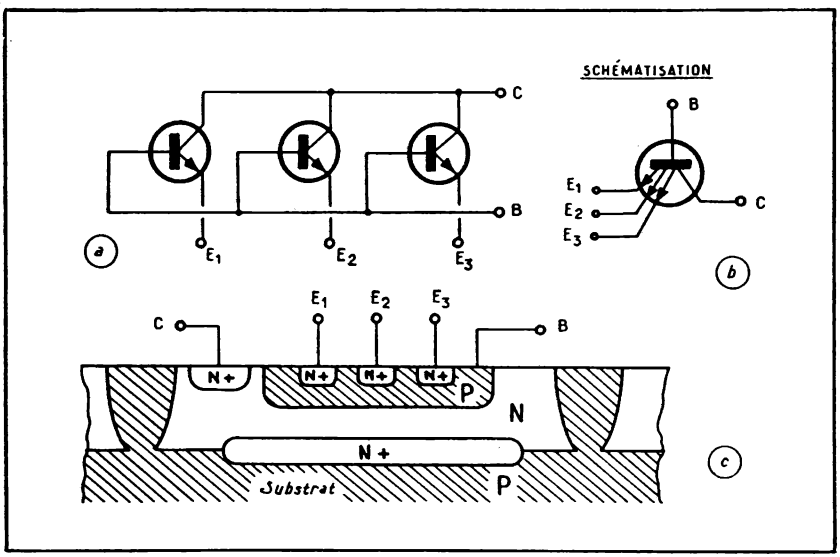


Fig. 20-3. — Transistor intégré multiémetteur. *a*) schéma équivalent) *b*) représentation schématique; *c*) intégration.

Le collecteur est isolé du substrat par une diode en inverse : collecteur-substrat. Le courant inverse de cette diode est négligeable, mais il n'en est pas de même de la capacité parasite collecteur-substrat; elle dépend de la tension, de la résistivité du collecteur et de la dimension du caisson d'isolement; elle atteint 50 à 150 pF/mm^2. Pour un transistor classique elle est voisine de 0,5 à 1,5 pF (fig. 20-4 *a*).

Il existe également un transistor parasite *p-n-p* substrat en parallèle avec le transistor *n-p-n*. En général il n'intervient pas, car sa jonction émetteur-base est bloquée, le potentiel du collecteur *n-p-n* étant plus élevé que celui de sa base (fig. 20-4 *b*).

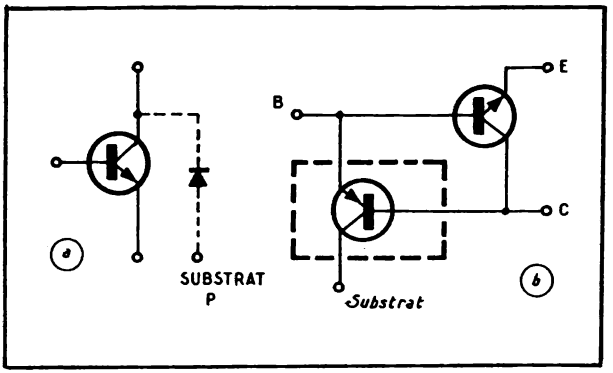


Fig. 20-4. — La diode parasite (*a*) et le transistor parasite (*b*) d'un transistor *n-p-n* intégré.

5. LE TRANSISTOR *p-n-p*

Les transistors *p-n-p* peuvent être réalisés de deux façons différentes : *p-n-p* substrat ou *p-n-p* latéral.

■ TRANSISTOR *p-n-p* SUBSTRAT

Le collecteur de ce transistor est confondu avec le substrat du circuit intégré (fig. 20-5). La base du transistor *p-n-p* est relativement épaisse, car elle correspond à une grande partie de la profondeur du caisson; par suite, le gain en courant h_{FE} ne peut être élevé, entre 20 et 100. Pour la même raison les fréquences de transition sont modestes, entre 30 à 100 MHz avec $I_{C\ max}$ de quelques milliampères.

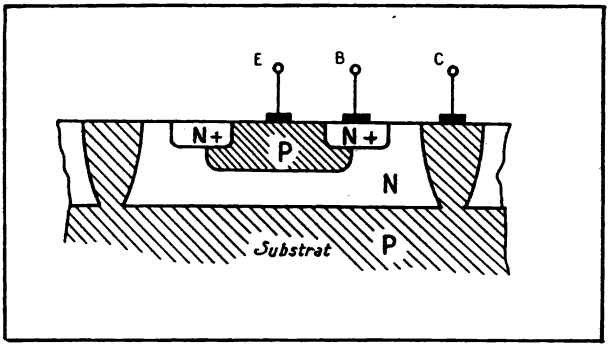


Fig. 20-5. — Transistor *p-n-p* substrat.

La tenue en tension E-B est de l'ordre de 6 à 7 V, car il existe une diffusion *n*+, ceinturant l'émetteur, destinée à réduire la résistance d'accès à la base et l'injection latérale de l'émetteur qui tend à réduire le gain en courant. La tenue en tension de la jonction C-B est pratiquement identique à celle des transistors *n-p-n*, puisque toutes deux dépendent de la résistivité de la zone *n*. La tension de saturation V_{CES} est grande par suite de la résistivité élevée de la zone collecteur-substrat.

Il est très important de noter que le collecteur du *p-n-p* se confond avec le substrat du circuit intégré relié au pôle négatif de l'alimentation; il ne peut donc être utilisé qu'en collecteur commun avec tension collecteur constante.

■ TRANSISTOR *p-n-p* LATÉRAL

C'est surtout ce type qui est le plus fabriqué.

L'émetteur et le collecteur de ce transistor sont diffusés en même temps. Le collecteur entoure l'émetteur de manière à « collecter » le maximum de courant et donc à augmenter le gain. La couche enterrée *n*+ permet de réduire le gain du transistor parasite *p-n-p* substrat qui tend à drainer une partie du courant émetteur (fig. 20-6).

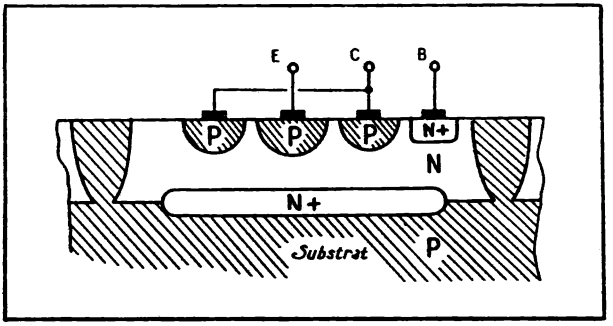


Fig. 20-6. — Transistor *p-n-p* latéral.

La distance E-C est difficilement réductible et contrôlable, donc le gain est faible et variable : h_{FE} de 5 à 50 pour $I_C = 1$ mA. De plus, une rotation de phase importante apparaît entre les courants collecteur et base dès que croît la fréquence, ce qui limite l'emploi de ces transistors à quelques mégahertz. La tenue en tension E-B est du même ordre de grandeur que celle de la jonction C-B et peut donc être de quelques dizaines de volts; application : étage d'entrée des amplificateurs différentiels.

Enfin, le transistor *p-n-p* latéral présente une capacité parasite base-substrat.

A la différence du transistor *p-n-p* substrat, le *p-n-p* latéral peut être utilisé en n'importe quel point du circuit.

■ TRANSISTOR *p-n-p* LATÉRAL MULTICOLLECTEUR

Un transistor *p-n-p* multicollecteur est équivalent à plusieurs transistors *p-n-p* dont les émetteurs et les bases sont réunis. Les trois collecteurs sont diffusés en même temps que l'émetteur. On peut, en dimensionnant en conséquence les trois zones collecteur, imposer un rapport constant entre les trois courants de collecteur, ce qui est une solution élégante pour réaliser trois sources de courant identiques, ou dans un rapport de valeur donné (fig. 20-7).

■ TRANSISTOR COMPOSITE : *p-n-p* LATÉRAL +*n-p-n*

Un transistor *p-n-p* à fort gain peut être obtenu à l'aide du montage de la figure 20-8. Le transistor *p-n-p* n'est traversé que par le courant de base très faible du *n-p-n*. Donc, le gain en courant est grand, même si le gain du *p-n-p* est peu élevé.

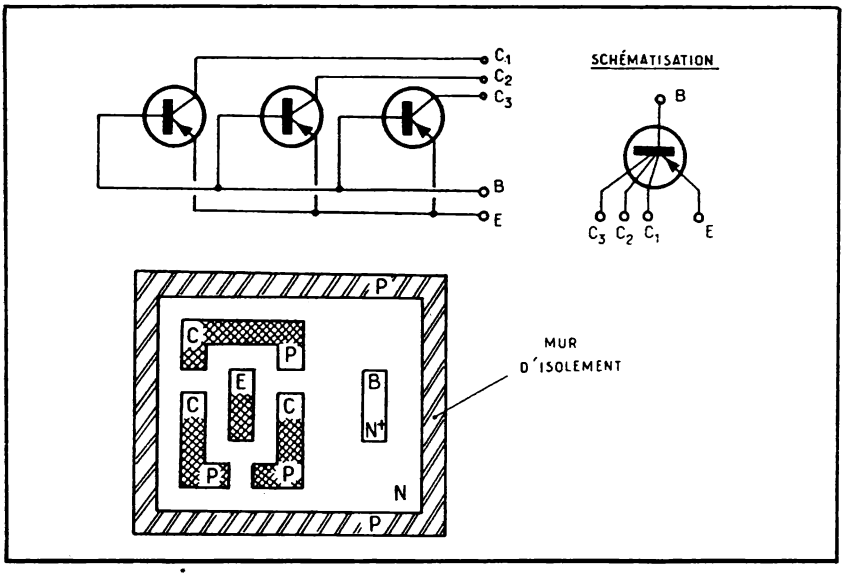


Fig. 20-7. — Conception, représentation schématique et intégration d'un transistor *p-n-p* latéral multicollecteur.

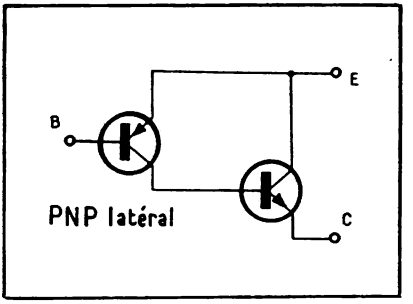


Fig. 20-8. — Constitution d'un transistor composite.

■ TRANSISTOR *p-n-p* A PERFORMANCES ÉLEVÉES

On voit que les caractéristiques des transistors *p-n-p* décrits sont plus faibles que celles des transistors *n-p-n* équivalents. En effet, il faut les intégrer dans les mêmes pastilles et les adapter aux géométries et aux diffusions de l'ensemble des circuits.

Si on voulait obtenir un transistor *p-n-p* à performances élevées, il faudrait modifier tout le processus de fabrication : épitaxie localisée, diffusions supplémentaires, etc.

Par suite de l'incidence de cette complexité sur le rendement et le prix de revient, il est préférable de modifier le schéma de manière à tenir compte des limitations de performances des différents *p-n-p* décrits.

6. L'INTÉGRATION DES DIODES

Étant donné que sur une plaquette de silicium les transistors et les diodes sont fabriqués en même temps, il est plus avantageux d'obtenir des diodes à partir de structures de transistors. Deux types principaux sont adoptés en fonction de la tension inverse demandée.

■ DIODE E-B

La configuration correspond à celle de la figure 20-9 dans laquelle la jonction C-B est court-circuitée. La tension inverse est comprise entre 6 et 7 V. L'influence de la résistance d'accès à la base, $R_{bb'}$, devient négligeable. L'élément fonctionne en transistor avec $V_{CB} = 0$.

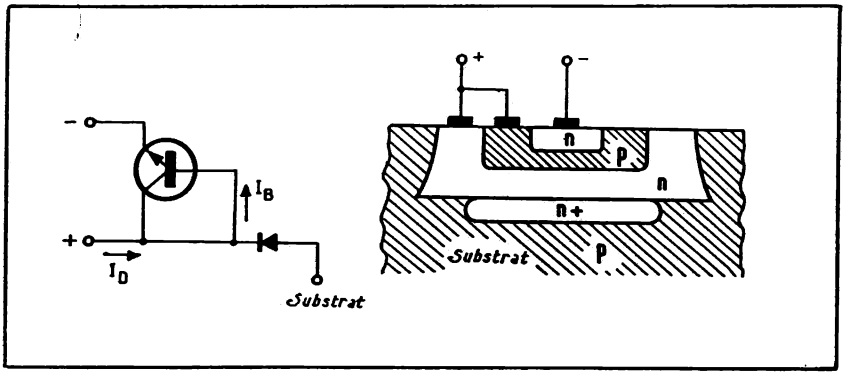


Fig. 20-9. — Constitution d'une diode E-B intégrée.

■ DIODE C-B

Cette diode ne peut être utilisée pratiquement qu'en fonctionnement inverse, car dans le cas contraire le transistor parasite *p-n-p* substrat aurait une jonction E-B en direct et drainerait donc une partie du courant vers le substrat, malgré la présence de la couche enterrée *n*+ (fig. 20-10).

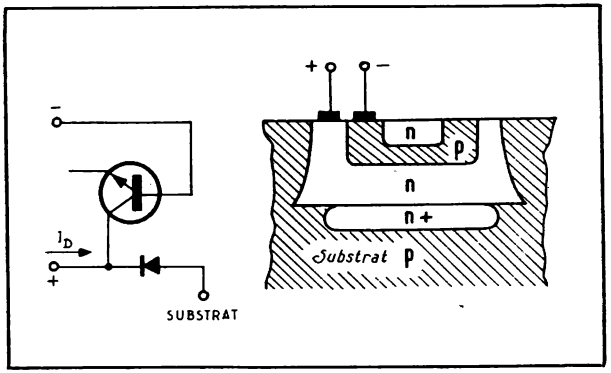


Fig. 20-10. — Constitution d'une diode C-B intégrée.

La tension inverse de cette diode n'est limitée que par la tension de claquage de la jonction E-B, elle est donc utilisée pour des tensions inverses supérieures à 7 V. La capacité parasite collecteur-substrat intervient de la même façon pour les diodes que pour les transistors.

■ DIODES DE RÉFÉRENCE

• Diode régulatrice de tension

La diode E-B, jonction C-B court-circuitée, polarisée en inverse, joue le rôle d'une diode de référence pour une tension voisine de 6,3 V. Cette tension de référence est affectée d'un coefficient de température positif voisin de 2,3 mV/°C. Cette dérive peut être compensée en mettant en série une diode en direct E-B qui présente à peu près un même coefficient de température, mais négatif.

• Diode « punch-through » E-B

Lorsque la base d'un transistor *n-p-n* est très mince (gain en courant élevé), un phénomène de perçage se produit *(punch-through)*. En effet, les zones de charge d'espace émetteur et collecteur se rejoignent dans la base. On peut ainsi obtenir des tensions de référence comprises entre 1 et 6 V.

L'utilisation de cet élément est toutefois, très limitée, car il est difficile d'obtenir une tension de claquage reproductible.

■ DIODE SCHOTTKY

Ce qui limite essentiellement la vitesse des logiques à transistors saturés (D.T.L., T.T.L.), c'est le fait que, pour se rebloquer, les transistors saturés doivent au préalable éliminer les porteurs minoritaires emmagasinés par les jonctions.

La diode Schottky, qui est une jonction métal-semiconducteur, ne stocke pratiquement aucune charge. Elle se révèle donc particulièrement rapide et peut servir à la constitution de systèmes logiques nouveaux qui les rapprochent des logiques non saturées à mode de courant.

De plus, ces diodes se laissent intégrer par les processus classiques des circuits bipolaires.

Dans une diode Schottky, tout le courant direct est dû aux porteurs de charge négatifs, aux électrons qui passent du semiconducteur au métal; ils sont souvent appelés « porteurs chauds » ou « électrons chauds ». Leur durée de vie dans le métal est de 10^4 à 10^7 fois plus brève que dans un semiconducteur de type *p*. De plus, le semiconducteur dopé *n* qui sert à la constitution de la diode ne reçoit aucun porteur positif (lacune). C'est pourquoi, si on inverse la tension appliquée à la diode, le courant se bloque immédiatement. D'autre part, la chute de tension directe d'une telle diode est de 0,4 V au lieu de 0,7 V pour une jonction au silicium.

C'est pourquoi on monte souvent une diode Schottky en parallèle sur la jonction collecteur-base d'un transistor au silicium; elle dérive l'excès de courant de base et empêche le transistor de se saturer; ni la diode, ni le transistor ne stockent alors de charge; c'est le montage de « mise en parallèle » ou de « clamping ».

Il peut sembler curieux qu'une simple jonction métal-semiconducteur qui, dans un circuit intégré ordinaire, sert à la prise de connexion, aboutisse à créer une diode Schottky. C'est que dans un circuit ordinaire le silicium *n* est fortement dopé (plus de 10^{19} atomes par cm^3), alors que dans une diode Schottky, la zone de silicium *n* est faiblement dopée (moins de 10^{17} atomes par cm^3), ce qui aboutit à faire prédominer la fonction redressement (*cf.* ch. XI).

Les premières diodes intégrées n'avaient pas des caractéristiques reproducti-

bles; ce phénomène est dû au champ électrique très élevé à la périphérie de la diode donnant naissance à un courant parasite par effet tunnel.

En plaçant un anneau de garde en silicium dopé $p+$, on obtient la configuration définitive de la figure 20-11.

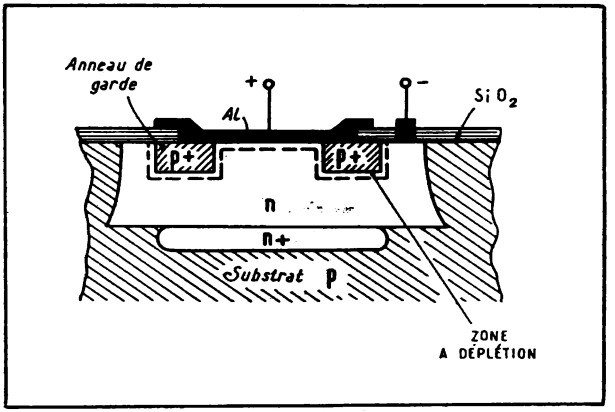


Fig. 20-11. — Diode Schottky intégrée avec anneau de garde dopé $p+$.

On peut intégrer une diode Schottky en parallèle sur la jonction base-collecteur d'un transistor classique (fig. 20-12). Le temps de stockage d'un tel transistor est inférieur à 1 ns; ce temps doit être comparé à celui obtenu avec un transistor dont le collecteur est dopé à l'or, environ 7 ns, et à celui d'un transistor classique, 34 ns.

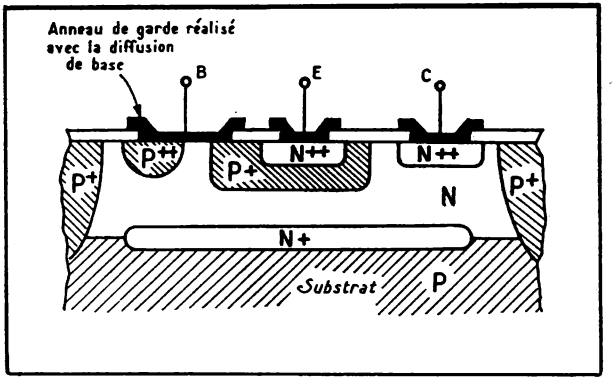


Fig. 20-12. — Intégration d'un transistor et d'une diode Schottky en parallèle sur la jonction base-collecteur.

Grâce à cette nouvelle structure, une porte D.T.L. devient aussi rapide que la meilleure porte T.T.L. (5 ns); son courant d'entrée est de 250 μA et sa sortance passe à 25.

Sur ces bases, il a été commercialisé des mémoires adressables et des mémoires passives dont le temps d'accès est de l'ordre de 50 ns.

7. L'INTÉGRATION DES RÉSISTANCES

Il existe plusieurs processus d'intégration de résistances, le plus classique consistant à réaliser les résistances en même temps que les bases des transistors n-p-n.

■ RÉSISTANCE DU TYPE « BASE »

Les résistances sont diffusées (*p*) dans un caisson *n* (zone du collecteur de telle sorte que les résistances soient effectivement bien isolées du caisson des transistors *n-p-n*). Ce caisson *n* est ramené au potentiel le plus positif (fig. 20-13). Toutes les résistances d'un même circuit peuvent donc être diffusées dans le même caisson, sans qu'il y ait interaction des unes sur les autres.

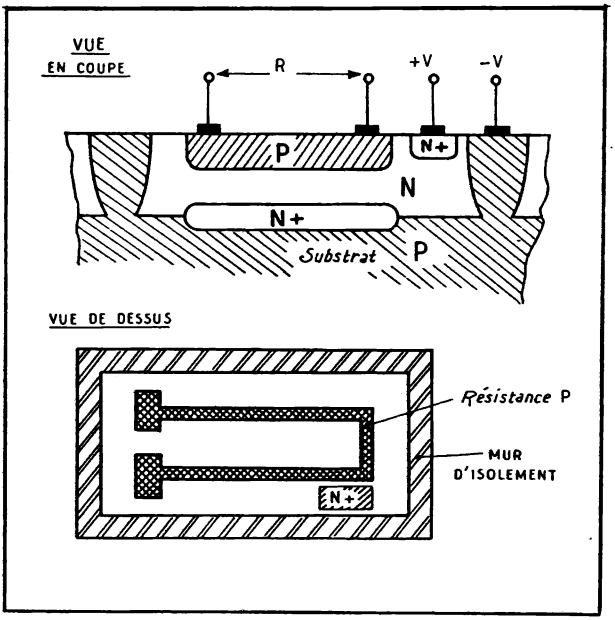


Fig. 20-13. — Intégration d'une résistance de type base.

La couche enterrée *n*+ permet de réduire la zone d'extension de la charge d'espace et donc d'accroître la tenue en tension de la jonction *n*-substrat qui est polarisée sous une tension inverse élevée, égale à (V +) + (V −).

■ VALEUR DES RÉSISTANCES

Elle dépend de la résistivité de la zone *p* et des dimensions de la résistance. En fait, la résistivité de la zone *p* n'est pas constante, puisque la concentration des impuretés diffusées diminue lorsqu'on s'éloigne de la surface du semiconducteur.

Les résistances, étant diffusées en même temps que les zones de base, ont la même profondeur que la jonction B-C. On détermine ainsi une résistivité moyenne qui donne une valeur que l'on appelle la *résistance par carré*. C'est la valeur d'une résistance dont la largeur égale la longueur et qui est constituée par la diffusion de résistivité déterminée. La R/□ d'une diffusion de base est comprise entre 100 et 200 Ω.

Par exemple, soit à réaliser une résistance de 3 kΩ, avec R/□ = 150 Ω; si on choisit une largeur de 10 μm, elle mesure 150 Ω pour 10 μm de longueur; pour 3 kΩ, il faut donc lui donner une longueur de 200 μm. Elle n'est pas rectiligne, mais présente une forme telle que la surface minimale de la pastille soit occupée (fig. 20-13).

La tolérance absolue sur la valeur nominale ne peut être meilleure que ± 20 %; par contre, toutes les résistances d'un même circuit sont diffusées en même temps et leur rapport ne dépend plus que des dimensions géométriques qui, elles, sont bien définies. Le rapport des valeurs des résistances d'un même circuit est généralement meilleur que 2 %.

Les valeurs qui peuvent être obtenues sans encombrement excessif sont comprises entre 30 Ω et 30 kΩ. Leur coefficient de température est positif, environ + 0,2 %/°C.

■ CAPACITÉ PARASITE

Les résistances sont isolées par un caisson *n* qui est porté au potentiel le plus positif du circuit. Entre chaque résistance et le potentiel le plus positif, il existe donc une diode d'isolement en inverse dont le courant peut être négligé, mais non la capacité parasite. Elle est distribuée tout le long de la résistance. Elle est fonction de la surface de la résistance, de la résistivité du caisson *n* et de la tension inverse aux bornes; sa valeur est d'environ 200 pF/mm^2. Soit pour une R/□ = 150 Ω et une largeur de piste de 10 μm, on a une capacité de 0,14 pF/kΩ; si la largeur de piste est de 7 μm, la capacité est de 0,07 pF/kΩ; on a donc intérêt à réduire autant que possible la largeur de la résistance. La qualité de la photogravure limite actuellement la largeur minimale de piste à 5 μm.

■ RÉSISTANCE DE TYPE « ÉMETTEUR »

Il est possible également de réaliser des résistances de type émetteur, pour les faibles valeurs. En effet, la zone émetteur dopée *n*+ a une R/□ de 3 à 5 Ω; on se limite aux résistances dont la valeur est inférieure à 100 Ω et qui occuperaient une surface trop importante dans la technologie « base ». Par contre, leur précision relative est moins bonne, leur tenue en tension est limitée à 6 V et leur capacité parasite est relativement plus importante.

■ RÉSISTANCE DU TYPE « BASE PINCÉE » *(pinch-off resistor)*

Il est possible de construire des résistances de valeur élevée et de faible encombrement en diminuant l'épaisseur de la couche *p* constitutive de la résistance. Cette diminution est obtenue en diffusant une couche *n*+ sur la zone *p* de la résistance, en même temps qu'on diffuse l'émetteur des transistors *n-p-n* (fig. 20-14).

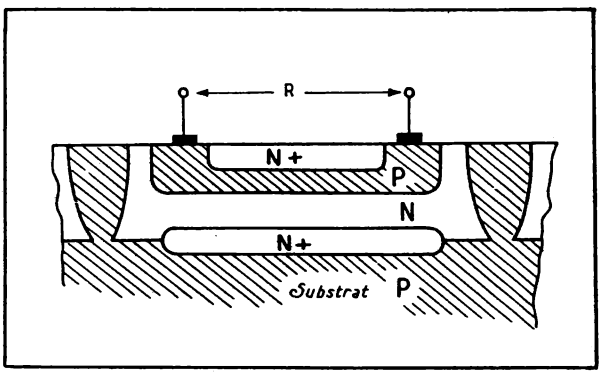


Fig. 20-14. — Résistance intégrée à base pincée.

On obtient une valeur R/□ comprise entre 3 et 10 kΩ. Cependant, ce type de résistance subit de nombreuses limitations :

— la zone $n+$ est reliée au caisson n, de ce fait la chute de tension aux bornes de la résistance doit être inférieure à 6 V;
— cette résistance n'est pas linéaire en fonction du courant par suite d'un « effet de champ » à jonction en canal p;
— elle a un coefficient de température fortement positif : + 0,6 %/°C;
— elle dépend de la profondeur de la diffusion $n+$ qui peut varier fortement d'une diffusion à l'autre, dans le rapport de 1 à 2;
— la capacité parasite « résistance-caisson » est élevée, par suite de la présence de deux jonctions inverses : p-n et p-$n+$, cette dernière à forte capacité.

Malgré ces restrictions, la résistance à base pincée peut être utilisée avec profit lorsque la valeur de la résistance entre 10 kΩ et 100 kΩ n'est pas critique.

▪ RÉSISTANCE DU TYPE « COLLECTEUR » *(bulk resistor)*

Lorsqu'on veut que la résistance soit d'une valeur élevée et que la chute de tension à ses bornes soit supérieure à 6 V, on peut utiliser la zone épitaxie n qui est la zone collecteur des transistors n-p-n, pincée par une diffusion p, obtenue en même temps que la base des transistors (fig. 20-15).

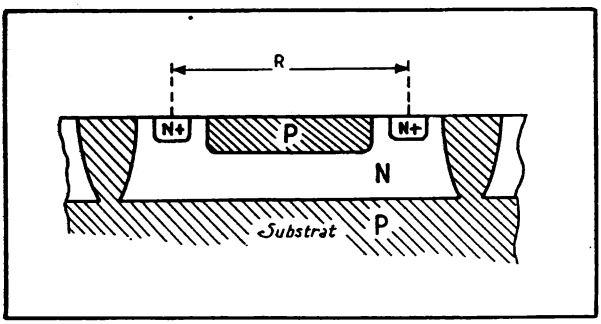


Fig. 20-15. — Résistance intégrée du type collecteur.

La zone de pincement a généralement une partie commune avec le mur d'isolement p; ainsi la jonction p-n est toujours bloquée, car le substrat est toujours au potentiel le plus négatif du circuit. La tension de claquage de cette jonction est élevée, 20 à 30 V, on peut donc admettre une chute de tension importante aux bornes des résistances comprises entre 20 kΩ et 300 kΩ.

Ce type de résistance présente également des défauts de non-reproductibilité, de dérive en température (+ 0,9 %/°C) et de non-linéarité, car il se rapproche beaucoup du fonctionnement des transistors à effet de champ à canal n.

8. L'INTÉGRATION DES CAPACITÉS

On a vu qu'on évite d'intégrer des capacités, mais cependant l'intégration est théoriquement possible pour des capacités de quelques picofarads. On peut réaliser une capacité M.O.S. en déposant une couche métallique sur un oxyde recouvrant une zone $n+$ à faible résistivité. Pour une épaisseur d'oxyde de 0,1 μm on obtient une capacité de 400 pF/mm^2, soit 4 pF pour un carré de 100 μm de côté. La valeur de la capacité dépend de l'épaisseur de la couche d'oxyde qui est plus

ou moins bien contrôlée; elle varie peu avec la tension appliquée. La tension maximale admissible est de 17 V pour 0,1 μm d'oxyde (fig. 20-16).

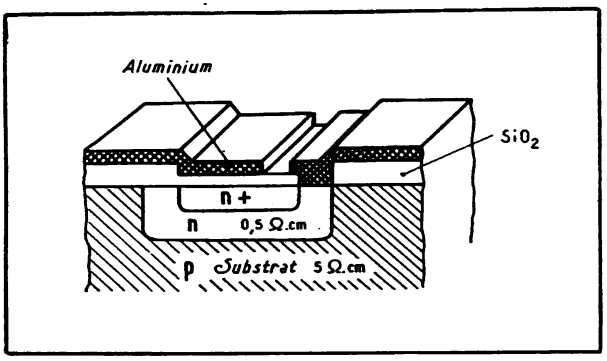


Fig. 20-16. — Capacité intégrée.

On peut également réaliser une capacité à l'aide d'une jonction polarisée en inverse. Sa valeur dépend de la tension inverse, des dimensions géométriques, des résistivités et des profils de diffusion. Les ordres de grandeurs sont :

— jonction E-B : 600 pF/mm^2, tension maximale 6 V;

— jonction C-B : 200 pF/mm^2, tension maximale inférieure à 6 V.

Dans ce dernier cas, la résistance série est assez élevée : 50 à 100 Ω.

■ EN RÉSUMÉ

La figure 20-17 monre la fabrication d'un circuit comprenant : une capacité d'entrée, un transistor *n-p-n* et son alimentation, ainsi que la sortie. On voit les connexions établies au moyen de l'aluminium déposé en surface de la pastille, sur la couche de protection en SiO_2.

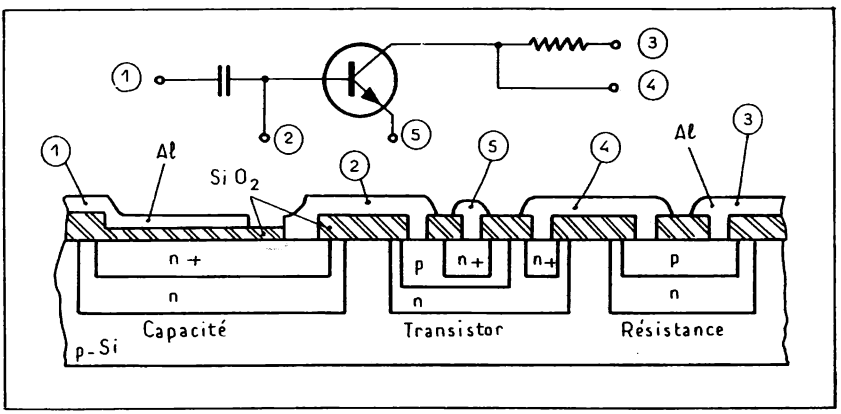


Fig. 20-17. — Intégration d'un étage d'amplification comprenant : un transistor *n-p-n*, un condensateur et une résistance.

La figure 20-18 donne en exemple un amplificateur opérationnel réalisé en technologie bipolaire. Il comprend : des transistors *n-p-n*, des diodes et des résistances.

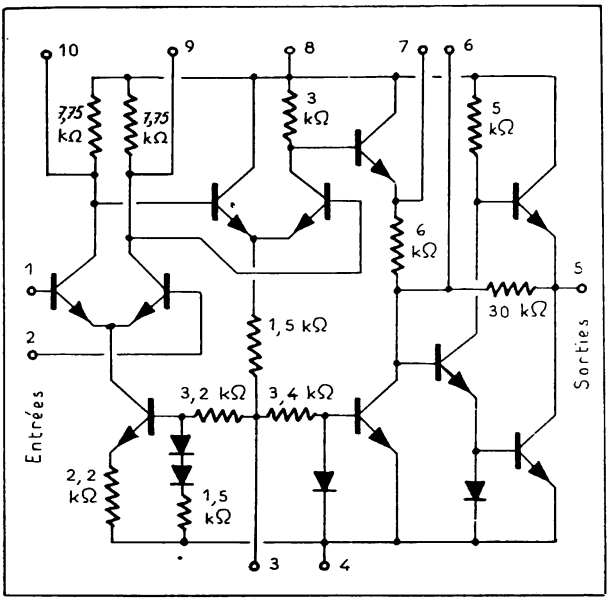


Fig. 20-18. — Amplificateur opérationnel réalisé en technologie bipolaire.

Les circuits intégrés en technologie bipolaire peuvent être analogiques ou digitaux. Les catalogues comprennent de très nombreux modèles destinés à des applications classiques, universelles, industrielles et grand public. Ils sont caractérisés par une bonne stabilité en fonction de la température et une large bande de fréquence.

9. LES CIRCUITS INTÉGRÉS I^2L

(Integrated Injection Logic)

La figure 20-19 *a* donne le schéma de deux portes G_1-G_2 à trois entrées chacune (C_1-C_2). Les courants de base des transistors multicollecteurs *n-p-n* proviennent des transistors d'injection *p-n-p*. On obtient ainsi un schéma sans résistances qui consomment de l'énergie et prennent de la place sur le cristal. La technologie de principe est schématisée en 20-19 *b*. Les transistors *n-p-n* fonctionnent en inverse, la couche enterrée *n+* constitue l'émetteur réuni à la masse. Les bords du caisson sont extérieurs à la figure.

La base des *p-n-p* d'injection est aussi l'émetteur des *n-p-n*, de même que le collecteur des *p-n-p* est la base des *n-p-n*. On utilise ainsi des transistors *n-p-n* inversés à multicollecteur autorisant des fonctions câblées à haute densité d'intégration.

Le niveau logique bas ne dépasse pas 20 mV, alors que le niveau logique haut (un V_{BE}) est de l'ordre de 0,4 à 0,8 V suivant le niveau de courant.

Les avantages de la logique I^2L sont les suivants :

• **Excellent facteur de mérite :** inférieur au picojoule grâce aux faibles valeurs de l'excursion logique et aux capacités de jonctions réduites par les petites dimensions réalisables.

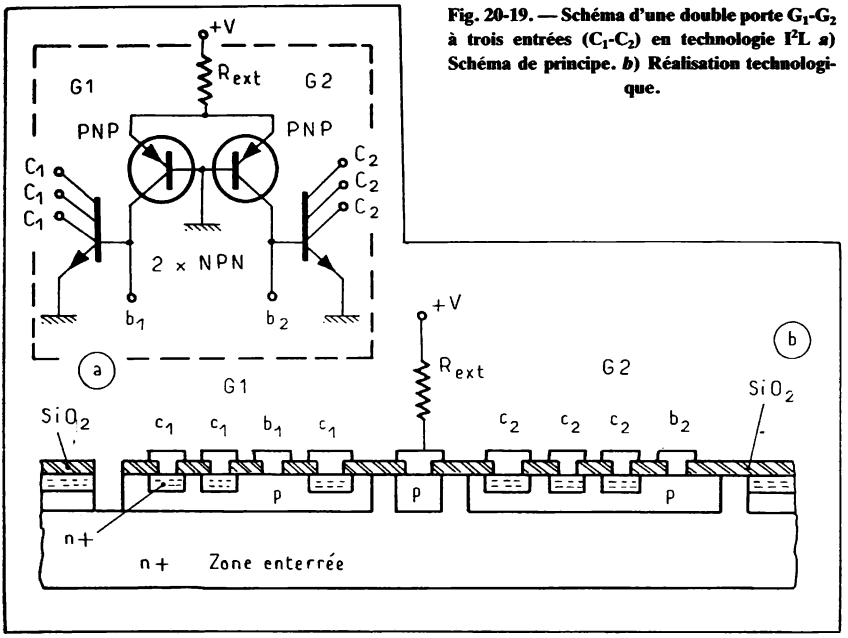


Fig. 20-19. — Schéma d'une double porte G_1-G_2 à trois entrées (C_1-C_2) en technologie I^2L *a*) Schéma de principe. *b*) Réalisation technologique.

• **Faible tension d'alimentation :** 1 à 12 V, l'I^2L fonctionne sans problème à 1,5 V.

• **Forte densité d'intégration :** 250 à 400 portes par mm^2, comparable à celle des circuits M.O.S.

• **Facilité de conception** à l'ordinateur, car les portes forment des réseaux réguliers et ce sans résistances.

• **Large gamme de courant d'alimentation :** on peut optimiser la consommation d'un circuit en fixant le courant d'injection à la valeur minimale pour obtenir la vitesse requise entre 10 nA et 100 μA (puissance : 1 à 10 μW/porte).

• **Combinaison avec d'autres logiques :** la I^2L étant réalisable avec les procédés bipolaires conventionnels, il est aisé de faire des combinaisons avec les autres logiques bipolaires, en particulier TTL et ECL. On peut aussi obtenir des combinaisons logique-analogique sur le même cristal.

• **Gamme de température :** semblable à celle des autres circuits bipolaires, jusqu'à la gamme militaire : − 55 °C à + 125 °C.

• **Sortance interne :** 4 à 6.

• **Temps de propagation :** entre 20 ns et 50 ns en fonction de la sortance. La diminution des dimensions et de l'épaisseur de l'épitaxie doit conduire à des temps de propagation de l'ordre de 5 à 10 ns par couche logique et à des densités de l'ordre de 400 portes/mm^2. Les applications de la logique I^2L sont très variées et touchent à tous les domaines de l'électronique : traitement de données, télécommunications, instrumentation et contrôle, audio et vidéo, biens de consommation, automobile, etc.

Citons en exemple trois réalisations *R.T.C.* :

• **Circuit de téléphonie pour poste à clavier à fréquences vocales :** Lorsqu'un des 16 boutons du clavier d'appel est actionné le circuit envoie dans la ligne deux signaux sinusoïdaux de fréquence convenable. Le circuit intégré analogique/numérique groupe les fonctions : oscillateur local, régulateur de tension, logique de commande, convertisseur et amplificateur audio; il fonctionne sous 3 V et quelques milliampères. La partie I^2L du circuit a une densité de 165 portes/mm^2, la surface du cristal est de 7 mm^2.

• **Diviseur de fréquence pour orgue électronique :** il est destiné à générer 10 octaves de 12 notes en partant d'un oscillateur unique de 9 MHz. Il comprend 12 diviseurs par $\sqrt[12]{2}$ en cascade, puis des diviseurs par 2. Le cristal a une surface de 2 mm^2 et une densité de 200 portes/mm^2.

• **Processeur parallèle 8 bits :** il combine la logique I^2L et la T.T.L. Schottky et comprend : un opérateur logique sur 8 bits, un opérateur arithmétique sur 8 bits, un circuit de retenue anticipée, un registre d'entrée et un registre de sortie de 8 bits, un registre de commande et de stockage, une logique de contrôle, deux multiplicateurs et une logique de test. Ce circuit peut effectuer 11 opérations logiques et 8 opérations arithmétiques. Le temps d'opération maximal est de 1,2 μs. La surface du cristal est de 16 mm^2 avec une densité de 100 portes/mm^2 pour la partie I^2L.

10. LES CIRCUITS INTÉGRÉS T.T.L. SCHOTTKY BASSE PUISSANCE

On sait qu'une diode Schottky est constituée par une jonction métal-silicium qui élimine rapidement les porteurs minoritaires lors de la commutation et qui, de ce fait, améliore la réponse impulsionnelle du circuit.

Dans ce type de circuit intégré, la base et le collecteur des transistors sont réunis par une diode Schottky montée en inverse (fig. 20-20).

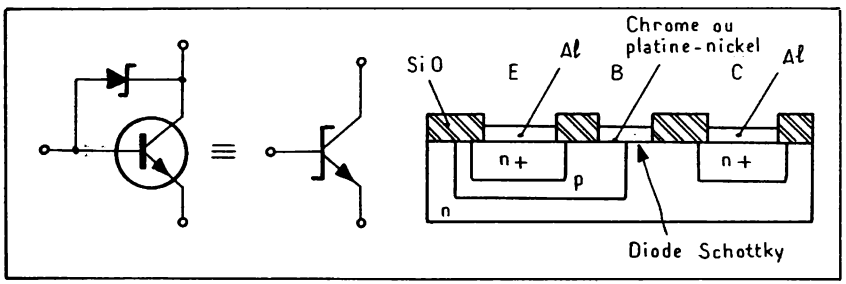


Fig. 20-20. — Une diode Schottky est montée en inverse entre la base et le collecteur du transistor; graphisme et technologie correspondant.

La figure 20-21 donne le schéma de base de la porte T.T.L. Schottky basse puissance (Série SFC400LS *Thomson-C.S.F.*). Les transistors T_1, T_3, T_4, T_5, T_7 sont du type Schottky. En éliminant les temps de désaturation à la commutation, ces transistors permettent d'améliorer le temps de réponse.

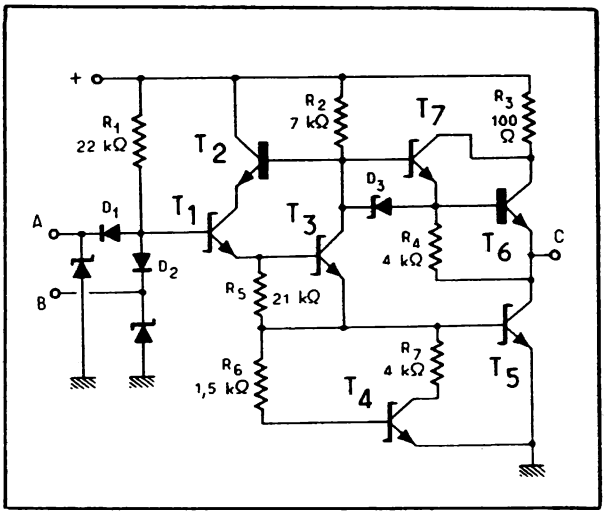


Fig. 20-21. — Schéma de base de la porte T.T.L. Schottky basse puissance série SFC400LS *(Thomson-C.S.F.).*

Par suite de la présence de la diode Schottky qui dérive vers le collecteur une partie du courant de base, la tension V_{OL} (état logique « O ») d'un circuit LS est supérieure à celle d'un circuit en technologie normale dopé à l'or.

On obtient les caractéristiques principales suivantes :

— Niveau d'entrée haut : 2 V. Niveau d'entrée bas : 0,8 V.
— Tension de sortie haute : 2,7 V. Tension de sortie basse : 0,4 V.
— Courant d'entrée haut : 20 μA. Courant d'entrée bas : − 0,36 mA.
— Temps de propagation : 10 à 15 ns. Facteur de mérite : 20 pj.
— Courant de sortie : − 30 à − 70 mA en court-circuit.
— Tension d'alimentation : 5 V, sous 0,8 à 1,6 mA.
— Sortance : état bas ou état haut : 20.

Applications : toutes celles des circuits T.T.L., mais avec une consommation cinq fois moindre (2,5 mW/porte) grâce à des résistances de valeur élevée obtenues par implantation ionique. L'encombrement sur la pastille est réduit. Des mémoires RAM et PROM sont également réalisées au moyen de cette technologie.

11. LES CIRCUITS INTÉGRÉS EN LOGIQUE E.C.L.

(Emitter Coupled Logic)

Cette logique a été plusieurs fois modifiée depuis l'origine et elle est très répandue. Elle ne comprend que des transistors *n-p-n* et des résistances en technologie classique, de plus en plus miniaturisés.

La figure 20-22 donne le schéma d'une porte à deux entrées. On dispose en sortie de deux signaux complémentaires. L'alimentation est souvent obtenue avec une tension négative.

L'E.C.L. d'origine a été améliorée sous le nom de ECL10K, la version L.S.I. actuelle est l'ECL100K.

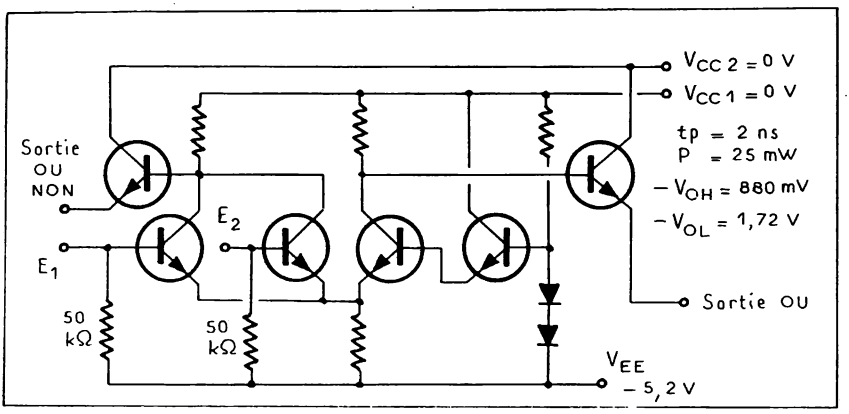


Fig. 20-22. – Schéma de principe d'une porte à deux entrées en E.C.L. (Emitter Coupled Logic).

Leurs caractéristiques comparées sont les suivantes :

	Vitesse d'une porte	Consommation par porte	Facteur de qualité
ECL10K	2 ns	25 mW	50 pJ
ECL100K	0,7 ns	6,25 mW	4,4 pJ

Sa rapidité extrême provient du fait que les transistors ne sont pas saturés.

Parallèlement la surface d'une porte sur la pastille est passée de 25 000 μm^2 à 2 500 μm^2.

Tous les circuits logiques et les mémoires RAM et PROM sont réalisables en E.C.L.

R.T.C. fabrique les ECL100K en technologie *SUBILO*.

■ COMPARAISON ENTRE LES TECHNOLOGIES BIPOLAIRES

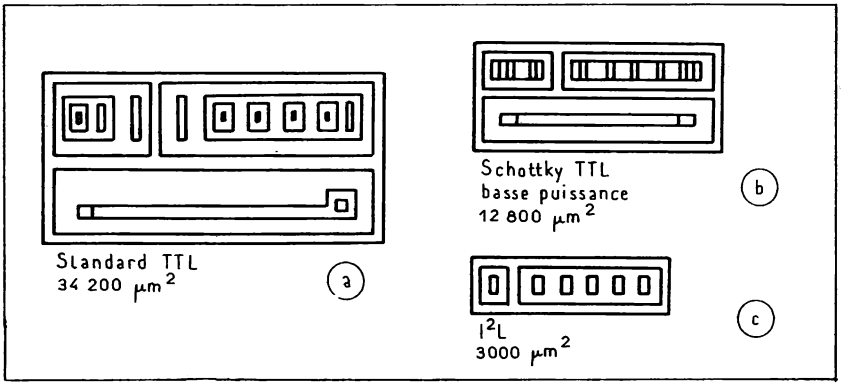


Fig. 20-23. — Comparaison des surfaces de silicium nécessaires pour intégrer une porte à quatre entrées : *a*) en bipolaire T.T.L. classique; *b*) en Schottky basse puissance T.T.L.; *c*) en I^2L.

La figure 20-23 donne la surface nécessaire pour intégrer une porte à quatre entrées, selon la technologie utilisée :

a) en bipolaire classique T.T.L., surface 34 200 μm^2,
b) en T.T.L. Schottky LS basse puissance, surface 12 800 μm^2,
c) en I^2L, surface 3 000 μm^2.

On a vu qu'en ECL100K la surface nécessaire est de l'ordre de 2 500 μm^2.

12. LES CIRCUITS INTÉGRÉS A ISOLEMENT PAR SiO_2, OU PAR SILICIUM POLYCRISTALLIN EN TECHNOLOGIE BIPOLAIRE

Pour isoler les composants entre eux, on utilise des caissons dont les « murs » occupent jusqu'à 30 % de la surface du silicium. Pour accroître la densité d'intégration et l'isolement entre les composants divers procédés ont été mis au point. L'isolement est le plus souvent assuré, soit par une zone de SiO_2, soit par une zone de silicium polycristallin. On relève plusieurs variantes. Il est inté-

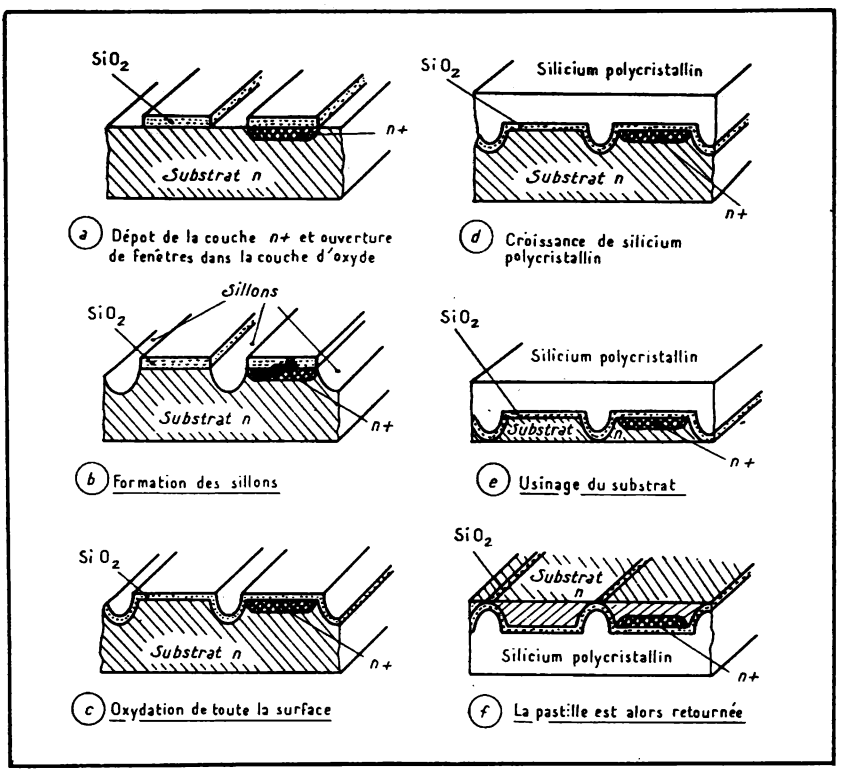

SiO2
n+
Substrat n
a Dépot de la couche n+ et ouverture de fenêtres dans la couche d'oxyde
Sillons
b Formation des sillons
c Oxydation de toute la surface
Silicium polycristallin
d Croissance de silicium polycristallin
e Usinage du substrat
f La pastille est alors retournée

Fig. 20-24. — Technologie d'isolement des caissons par une couche d'oxyde SiO_2.

ressant de signaler que ces technologies suppriment la sensibilité des composants aux radiations, ce qui est important pour les applications militaires et spatiales.

En effet, en milieu radioactif, les rayonnements induisent dans les jonctions inverses d'isolement un courant photo-électrique qui dégrade les caractéristiques de l'élément.

• **Isolement par couche d'oxyde SiO_2 et de silicium polycristallin**

La fabrication se déroule de la façon suivante (fig. 20-24). La pastille de silicium dopée *n* est diffusée aux endroits voulus pour produire la couche enterrée *n*+; la surface est oxydée. Des fenêtres sont ouvertes aux emplacements des parois des caissons (*a*); le silicium est attaqué pour dégager des sillons (*b*) dont la surface est également oxydée (*c*). Une épaisse couche de silicium est déposée sur la pastille et bien sûr dans les sillons. Cette couche ne peut être monocristalline comme les couches épitaxiales, car d'une part ce silicium n'est en contact qu'avec l'oxyde et d'autre part son épaisseur relative est trop importante (*d*). La face inférieure de la pastille est rodée, jusqu'à affleurement du dos des sillons d'oxyde (*e*); la pastille est retournée et elle se prête au traitement classique de fabrication des circuits intégrés (*f*). Chaque caisson contient suffisamment de silicium monocristallin pour recevoir les différentes diffusions et former un élément du circuit intégré total.

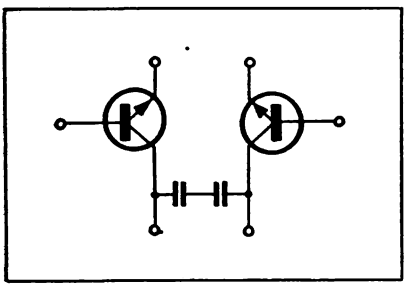


Fig. 20-25. — Capacités parasites reliant deux transistors dans des caissons d'oxyde voisins.

A ce moment, deux transistors dans des caissons voisins ne sont plus reliés ensemble par des diodes en inverse, mais par des capacités de très faible valeur (fig. 20-25).

• **Isolement par des « puits » remplis d'oxyde SiO_2**

De nombreux procédés de ce type existent, citons entre autres :

le *Ilo ou Subilo de R.T.C.* et

— l'*Isoplanar de Fairchild.*

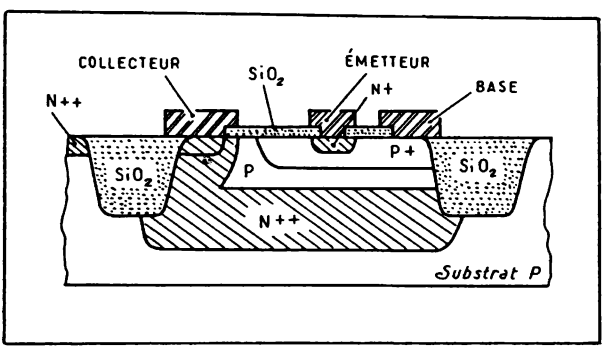


Fig. 20-26. — Isolement intercomposants par des « puits » de SiO_2 procédé *SUBILO* de *R.T.C.*

La figure 20-26 représente un tel transistor bipolaire selon le procédé *Subilo* de *R.T.C.* La surface normale occupée sur la pastille par un transistor planar est de 3 000 μm^2 avec une fréquence de transition de l'ordre de 1,5 GHz. Un transistor Subilo occupe 700 μm^2, soit 4 fois moins et la fréquence de transition atteint 4,5 GHz, soit 3 fois plus. On peut ainsi obtenir des circuits intégrés ultra-rapides et de haute densité d'intégration.

La pastille de silicium est dopée *p;* on procède à un dopage $n++$ pour la couche enterrée classique, puis on dépose une couche épitaxiale *p*. On ouvre deux fenêtres et on attaque à l'acide le silicium sur une profondeur suffisante pour atteindre la couche enterrée $n++$; ces « puits » sont remplis de SiO_2 qui forment l'isolement. Ensuite on diffuse la base $p+$, l'émetteur $n+$ et la sortie collecteur $n+$ à une profondeur suffisante pour atteindre la couche enterrée. Enfin, on métallise l'emplacement des sorties : collecteurs, émetteur, base. La surface du silicium est toujours protégée par une couche de SiO_2.

Grâce à ce procédé on réalise des circuits intégrés logiques et de mémoires ultra-rapides, vers 10 ns.

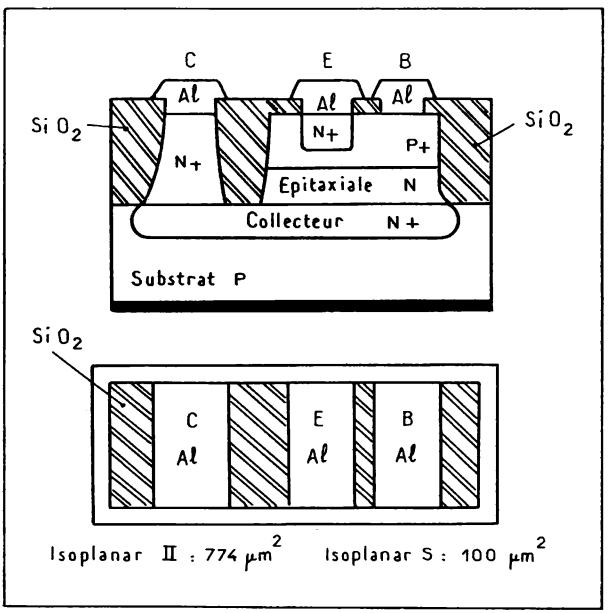


Fig. 20-27. — Technologie Isoplanar *Fairchild.*

La figure 20-27 montre la technologie *Isoplanar* de *Fairchild*. La couche enterrée $n+$ sert de collecteur. Une couche épitaxiale *n* recouvre toute la pastille. Trois puits profonds sont creusés par attaque chimique; ils sont remplis de SiO_2, ainsi que la surface de la pastille. La diffusion de base $p+$ est effectuée entre deux puits de SiO_2. Une diffusion profonde $n+$, dans la couche épitaxiale *n*, rejoint la couche enterrée $n+$ et forme le collecteur et sa sortie. La diffusion émetteur $n+$ est disposée dans la zone de base d'une façon classique. La figure 20-27 montre également la surface de la pastille. On remarque les trois métallisations de sortie collecteur, émetteur et base, ainsi que les zones de SiO_2.

L'*Esoplanar II* occupe une surface de 774 μm^2 avec une géométrie de 4 μm. L'*Isoplanar S* en cours d'étude doit être réalisé avec des lignes de 1 μm, espacées de 2 μm; à ce moment la surface d'un élément bipolaire est de 100 μm^2. Une mémoire 64 K réalisée en *Isoplanar S* nécessitera une surface de silicium de 6,5 mm^2, ce qui est la surface actuelle d'une mémoire 1 KRAM. Le temps d'ac-

cès d'une telle mémoire 1 KRAM est de 10 ns, la 4 K peut descendre à 20 ns et la 64 K devrait pouvoir atteindre 30 ns. Ce qui donne un facteur de mérite ou de qualité de l'ordre de 0,1 pJ.

• **Isolement par du silicium polycristallin**

Une autre technologie destinée à éliminer les caissons d'isolement diffusés dans la couche épitaxiale est proposée par *Harris Semiconducteur* qui l'a dénommée Poly-planar. La figure 20-28 montre le processus de fabrication. Le transistor classique *n-p-n* est fabriqué, sans les caissons diffusés (*a*); on ouvre alors autour de lui un sillon profond dans le silicium par attaque chimique (*b*), puis on fait croître une couche de SiO_2 qui constitue le diélectrique d'isolement (*c*). Mais, il ne serait pas possible de faire passer les connexions sur le fossé abrupt que constitue ce sillon; il faut donc le combler. On dépose sur tout le circuit du silicium polycristallin à haute résistivité (*d*) et on arase le circuit, afin qu'il soit bien plat (*e*). Les connexions sont ensuite réalisées comme d'habitude.

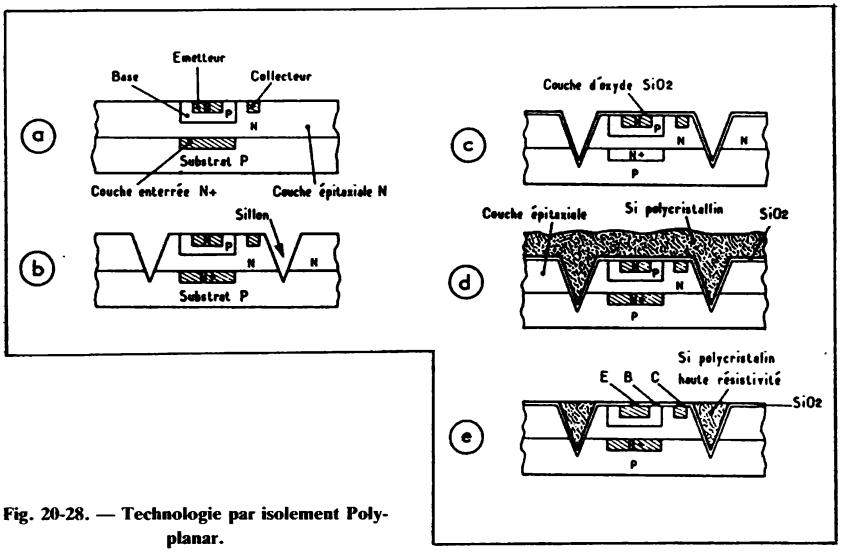


Fig. 20-28. — Technologie par isolement Poly-planar.

Ainsi, la qualité de l'isolement est nettement améliorée entre les transistors voisins et une polarisation en inverse avec le caisson n'est plus nécessaire.

■ CIRCUITS INTÉGRÉS LINÉAIRES FONCTIONNANT A 200 °C

La technologie d'isolement *Poly-planar d'Harris Semiconducteur* a permis de sortir des circuits intégrés linéaires dont les caractéristiques sont garanties à 200 °C pendant une durée comprise entre 100 et 1 000 heures. Le fonctionnement des circuits semiconducteurs à haute température est caractérisé par des fuites au sein de tous les transistors qui obligent à concevoir des montages spéciaux à fort taux de contre-réaction. Cependant malgré ces précautions, les gains s'écroulent, des transistors parasites se créent et les valeurs des composants connaissent des dérives non maîtrisables. Grâce aux technologies dans lesquelles l'isolement intercomposants n'est pas assuré par des jonctions, mais par des couches d'oxyde on peut s'affranchir des fuites et repousser les limites de fonctionnement à haute température.

Ce fabricant prépare une série ne comportant que des transistors bipolaires isolés et dont les caractéristiques seront définies à 300 °C pendant 100 heures. Ces circuits sont destinés à équiper les appareils pour les têtes de forage pour la recherche pétrolière, les systèmes de conversion d'énergie géothermique, les réacteurs nucléaires, les installations électroniques associés aux moteurs d'avion, à l'industrie automobile, etc.

13. LES CIRCUITS INTÉGRÉS DE PUISSANCE OU A HAUTE TENSION

Il ne faut pas croire que les circuits intégrés bipolaires ne peuvent être qu'ultra-miniaturisés, consommant peu, sous une tension de quelques volts.

Devant l'ampleur des marchés qui s'ouvrent devant ces circuits intégrés, ils se sont diversifiés pour pouvoir y répondre.

C'est ainsi que sont sortis toute une gamme de circuits intégrés de puissance destinée à des applications spécifiques; amplification et balayage en télévision, amplification basse fréquence, amplificateur de sécurité en milieu industriel. Par exemple le TDA 2005 *SGS-Atés* fournit 20 W modulés efficaces à un haut-parleur de 4 Ω. Les dimensions des composants sur la pastille sont plus importantes ainsi que les isolements, mais il n'existe pas de modifications de la technologie bipolaire classique. Les innovations proviennent du boîtier chargé de transmettre les calories à un refroidisseur externe, ainsi que du schéma. C'est pourquoi *SGS-Atés* introduit la technique numérique du type classe D dans ses amplificateurs, afin de réduire les pertes calorifiques à évacuer.

Les applications nécessitant des tensions élevées ont donné lieu à la mise au point d'une autre famille de circuits intégrés. *SGS-Atés* et *Thomson-C.S.F.* atteignent des valeurs de 100 V_{CEO} et 120 à 150 V_{CBO} pour des transistors *n-p-n* et *p-n-p*.

Ainsi, il a été possible de sortir des circuits intégrés pour des applications particulières telles que :

— régulateur pour l'automobile 12 V qui doit supporter 120 V crête, 90 V en inverse et 30 V en direct; son intensité nominale est de 0,5 A,
— amplificateurs opérationnels industriels alimentés sous ± 50 V,
— circuits téléphoniques supportant 80 V_{eff} et 120 V crête de la sonnerie de la ligne d'abonné,
— quadruple darlington de puissance pour la commande des moteurs pas à pas quatre phases,
— commande de vannes, etc.

Pour la fabrication de ces circuits, les couches épitaxiales sont plus épaisses et les diffusions de base plus profondes. Les couches d'oxyde présentent des épaisseurs inhabituelles pour éviter la formation de M.O.S. parasites. Il est indispensable de faire appel à l'implantation ionique pour créer des murs d'isolement suffisamment profonds et précis dans leurs dimensions. Les distances entre les métallisations sous tension sont augmentées et les sorties sont prévues en conséquence.

14. LES CIRCUITS INTÉGRÉS A LA DEMANDE

Depuis fort longtemps certains fabricants se sont spécialisés dans ce type de circuits intégrés. Citons en particulier le *Monochip* de *Sintra*.

Sur une pastille de silicium on intègre un certain nombre de transistors *n-p-n*

à faible courant, des transistors *n-p-n* à fort courant, des transistors *p-n-p*, des diodes Schottky et des résistances de valeurs échelonnées entre 200 Ω et 100 kΩ. Il ne reste plus qu'à établir le masque des connexions entre ces éléments.

Les inconvénients de cette formule sont les suivants :
— surface de silicium importante, pas de L.S.I.,
— limites du système qui ne peut résoudre tous les problèmes,
— rigidité des points d'intersection,
— risque d'erreurs,
— câblage important du masque des connexions limitant la vitesse et la fréquence maximale.

Une méthode plus moderne consiste à diffuser des circuits spécialisés dans une technologie particulière.

Ainsi, on dispose chez *Siemens* :
— *d'un circuit en technologie I^2L* prévu pour être câblé en T.T.L.-L.S.I.; il comprend environ 1 500 portes ayant une vitesse de 15 ns, soit 6 MHz, une seule alimentation : + 5 V, et une puissance de 15 μW par porte. Surface de la pastille : 30 mm^2,
— *d'un circuit en technologie E.C.L.* prévu pour être câblé en T.T.L.-L.S.I.; il comprend 1 000 portes rapides avec une vitesse de 1 ns, soit 70 MHz, et une seule alimentation : + 5 V. Surface de la pastille : 36 mm^2,
— *d'un circuit en technologie E.C.L.* prévu pour être câblé en E.C.L. 100 k-L.S.I.; il comprend environ 1 000 portes avec une vitesse de 0,5 ns, soit 160 MHz et une seule alimentation : − 4,5 V. Surface de la pastille : 36 mm^2.

L'industriel étudie avec le fabricant les interconnexions sur deux couches nécessaires pour réaliser le circuit logique désiré. Une telle formule n'est intéressante que pour les applications des circuits logiques.

Ces pastilles peuvent être encapsulées soit dans le boîtier classique à 40 sorties, soit dans un boîtier carré à 64 sorties.

La troisième solution proposée par *Thomson-C.S.F.* est consacrée également à la fabrication de circuits logiques.

L'ordinateur possède en mémoire des arrangements de circuits T.T.L.-L.S. au pas de 10 μm. Cette grille de 10 μm permet des connexions aisées par des lignes verticales et horizontales sur deux niveaux. Les connexions font office de diodes Schottky caractérisant les circuits T.T.L.-L.S.

La demande du client est entrée dans l'ordinateur qui, grâce à la bibliothèque de circuits en mémoire au pas standard, établit :
— l'analyse du circuit,
— la simulation logique,
— le dessin symbolique,
— le dessin d'exécution des masques nécessaires,
— l'essai du circuit,
— la liste des éléments,
— une vérification des courants et des tensions.

De cette façon, le fabricant produit un circuit étudié à la demande dans des délais courts et avec un prix raisonnable pour des quantités limitées, d'environ 10 000 pièces.

C'est ainsi que cinq circuits T.T.L.-L.S. de 8 à 17 mm^2 de surface de pastille ont été étudiés entre 2 et 8 semaines. Un circuit de 27 mm^2 avec 180 cellules élémentaires a été produit en 4 mois.

La densité d'intégration est comprise entre 70 et 120 portes par mm^2, avec un facteur de mérite de 3 pJ.

Ces circuits à la demande sont intéressants dans les systèmes rapides à grande densité d'intégration où le temps de développement et de mise au point doit être le plus court possible; par exemple en télécommunications, en informatique, en instrumentation ou autour d'un microprocesseur pour des applications particulières.

■ CIRCUITS PROGRAMMABLES

On peut classer dans cette catégorie les circuits programmables par fusible nickel-chrome; ce sont les F.P.L.A. (Field Programmable Logic Array), c'est-à-dire des circuits bipolaires complètement terminés qui peuvent être programmés, une fois pour toutes, en lançant un courant qui fait fondre des fusibles en nickel-chrome déposés en certains endroits du câblage d'aluminium.

Ceux de *Signétics* sont réalisés en technologie T.T.L.-L.S. Le 82 S 100 comprend 16 variables d'entrée et 8 fonctions de sortie; le 82 S 102 permet le décodage simple de 9 fonctions de 16 variables programmables en ET, OU, NON ET, NON OU. Le 82 S 104 organisé comme le 82 S 100 comprend en outre 6 registres d'état et 8 registres de sortie, soit au choix de 2^{22} termes de transition dans la matrice ET.

15. LES ESSAIS ET LA FINITION DES CIRCUITS INTÉGRÉS

Ces opérations dérivent de celles employées pour les transistors et adaptées pour les circuits intégrés.

■ ESSAIS PRÉLIMINAIRES

La plaquette terminée est soumise à l'essai de chaque circuit au moyen de pointes fines qui se posent sur les plots de sortie. Les circuits les plus complexes ont jusqu'à 64 sorties. Il faut un ordinateur puissant pour procéder rapidement à un test significatif. Les circuits défectueux sont marqués par une goutte d'encre. Plus le circuit est important et plus le nombre de refus sur une plaquette augmente. Parfois seulement 20 % des circuits sont corrects. Ce faible rendement se situe surtout pour les nouveaux modèles en début de fabrication. Dès que le processus de fabrication est bien rodé, le rendement augmente et le prix unitaire baisse. Afin de réduire les rebuts certains circuits comportent plus de composants qu'il n'est nécessaire, câblés de telle façon qu'ils puissent prendre la place des défectueux.

■ DÉCOUPE ET FIXATION DANS LE BOÎTIER

La plaquette est découpée, comme pour les transistors, au moyen d'une pointe de diamant, ou par un rayon laser. Les pastilles ne sont pas détachées; la plaquette est placée dans une machine qui, avec une pipette à aspiration, va prendre une pastille et va la poser sur le support.

La figure 20-29 montre bien cette opération. Les broches de sortie d'un boîtier DIL aboutissent près d'une plaquette centrale qui reçoit le circuit. L'ensemble de ces connexions forme une bande rigide grâce aux différents courts-circuits qui seront découpés par la suite.

Le circuit, dont la face arrière est dorée, est soudé à une température relativement basse sur la plaquette également dorée.

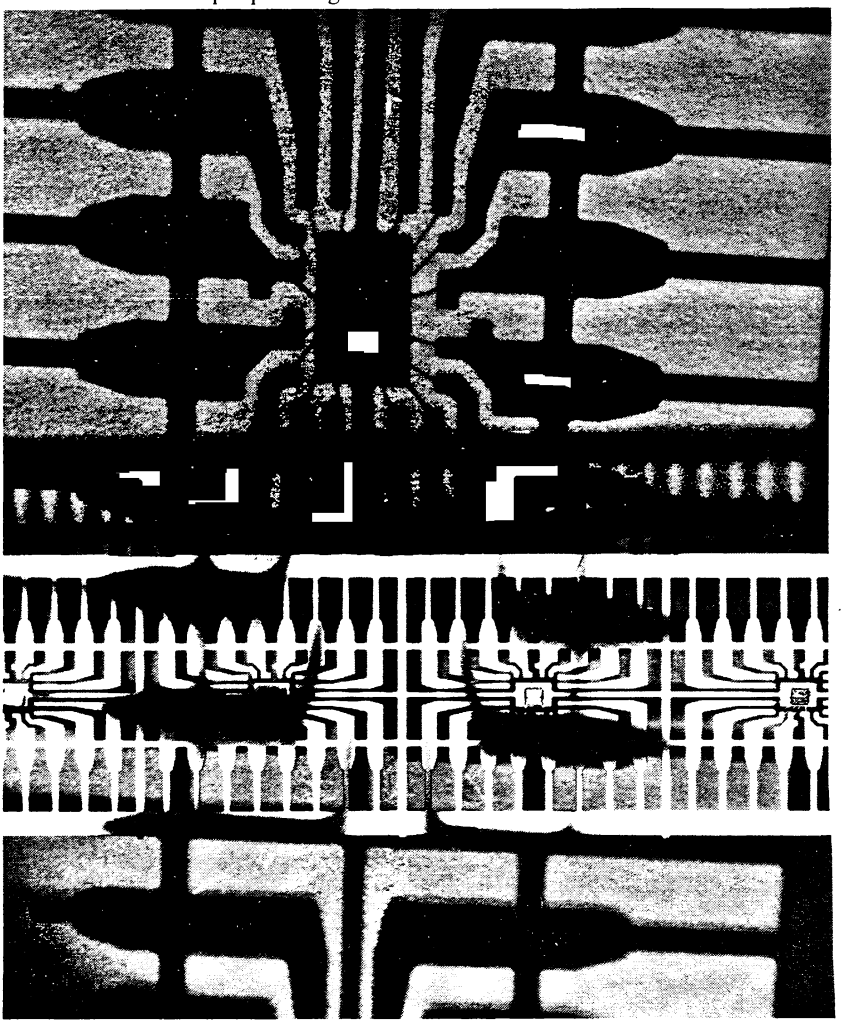


Fig. 20-29. — Détail de la fixation de la pastille sur l'embase du boîtier et pose des fils d'or (photo *Siemens*).

La bande passe ensuite dans la « machine à coudre »... c'est le terme familier qui est donné à la machine à positionner et à souder les fils d'or ou d'aluminium sur le plot métallisé du circuit et sur le contact correspondant à la broche de sortie. L'ombre de la photographie (fig. 20-29) montre bien les fils et les contacts. On sait que cette machine est programmée et qu'elle effectue cette opération automatiquement à une vitesse remarquable.

■ TECHNOLOGIE « BEAM LEAD » OU MICROPOUTRES

Cette technologie est utilisée pour la fabrication des circuits intégrés (ou des transistors) qui doivent être soudés directement dans des circuits hybrides, c'est-à-dire sans boîtiers.

La pastille de silicium contenant les circuits intégrés terminés est passivée au nitrure de silicium Si_3N_4 sur la couche habituelle de SiO_2. On dégage les sorties que l'on renforce par une pulvérisation de platine pour obtenir au four à vide du siliciure de platine qui forme un excellent contact ohmique.

Puis, on fait croître des micropoutres de sortie sur ces contacts. Leur souplesse facilite le positionnement du circuit sur la plaquette de base du circuit hybride et leur soudure sur les connexions prévues.

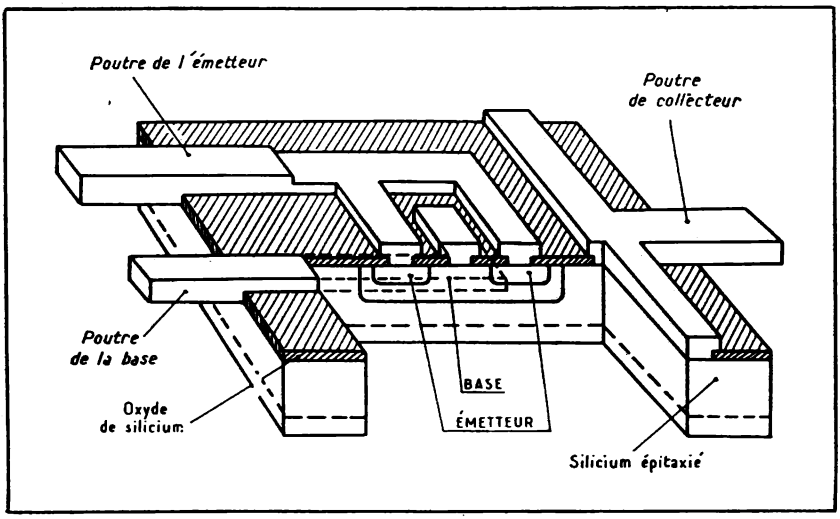


Fig. 20-30. — Structure d'un transistor à sorties par micropoutres.

L'aspect d'un transistor à sorties par micropoutres est donné sur la figure 20-30. La fabrication s'effectue de la façon suivante (fig. 20-31) :

— on dépose sur toute la surface de la plaquette une couche de platine par projection cathodique; elle est portée à 750-800 °C pour que le platine donne avec le silicium un composé qui forme les contacts ohmiques;
— le platine, peu adhérent sur la silice, est retiré par voie chimique;
— on dépose à nouveau une couche de titane, puis une couche de platine sur toute la plaquette;
— on réalise les zones d'interconnexion, au moyen d'une couche d'or attaquée par photogravure. Les régions devant former les poutres de raccordement avec l'extérieur sont renforcées par un nouveau dépôt d'or localisé; on obtient des sections de l'ordre de 25 × 25 μm;
— on enlève le platine et le titane recouvrant la surface de la plaquette, soit par bombardement ionique, soit par attaque chimique;
— on découpe la plaquette en dispositifs élémentaires par voie chimique à partir de la face arrière;
— on peut, alors, contrôler le circuit complet avant son montage définitif, sans boîtier, sur le réseau réalisé sur le support isolant d'un circuit hybride à couche épaisse ou à couche mince.

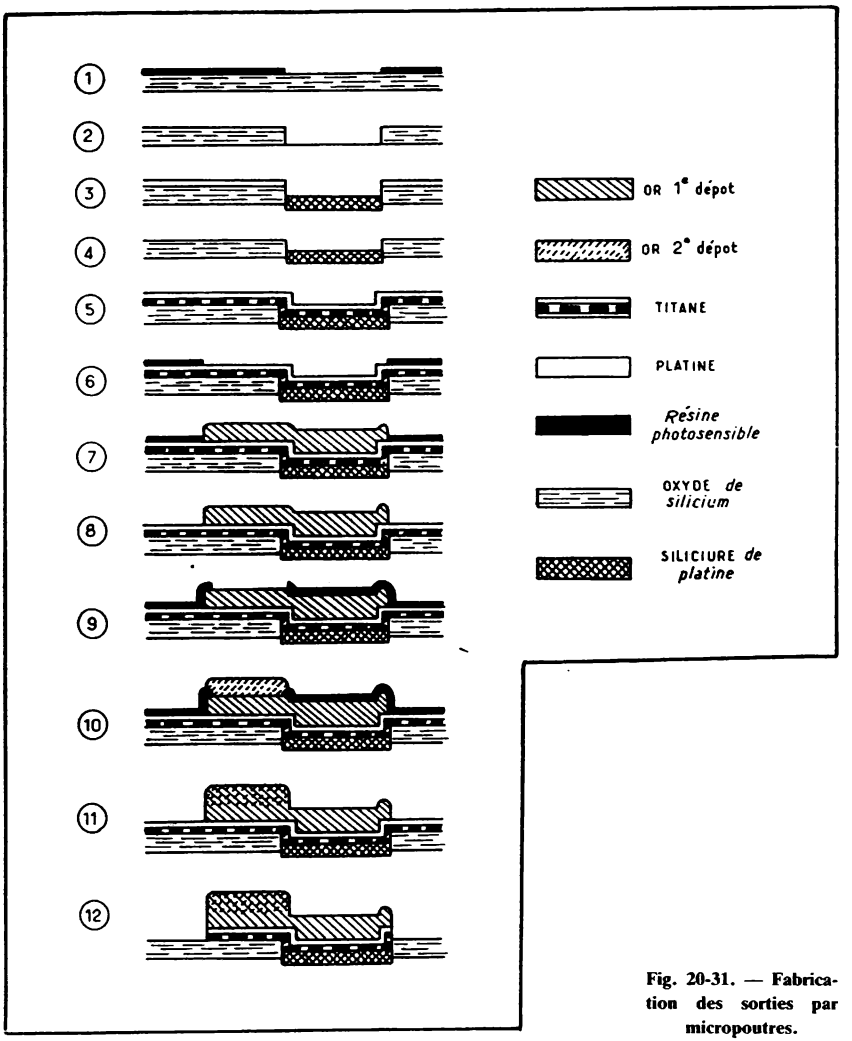


Fig. 20-31. — Fabrication des sorties par micropoutres.

La soudure est effectuée par un outil de forme appropriée et qui vient souder à la fois toutes les sorties sur le circuit.

Un tel circuit parfaitement hermétique et soudé d'une façon simple procure une excellente fiabilité.

■ MONTAGE SUR FILM SOUPLE

Le *LEP* a étudié un circuit souple double face sur film polyimide, dans lequel l'interface est obtenue par trous métallisés.

L'ensemble des opérations de perçage, de métallisation, de gravure est effectué par des procédés de masquage classiques. Le pas des conducteurs est de 150 μm et les trous métallisés ont un diamètre de 60 μm.

On peut envisager l'interconnexion de plusieurs pastilles nues de circuits intégrés et réaliser des modules à très haute densité d'implantation, sous une faible épaisseur. Par exemple les multiples cartes de crédit en étude peuvent être réalisées de cette façon.

▪ BOÎTIERS POUR CIRCUITS INTÉGRÉS

Le choix du boîtier dépend de plusieurs facteurs :
— nombre de connexions nécessaires,
— encombrement maximal admissible,
— dissipation;
— type d'utilisation et température de stockage.

La gamme de température dite *civile* ou *industrielle* s'étend de 0 à + 70 °C avec $T_{j\ max}$ = 100 °C, le boîtier peut alors être en plastique. Par contre la gamme dite *militaire* va de − 55 °C à + 125 °C avec $T_{j\ max}$ = 150 °C, le boîtier doit être en céramique.

Il existe maintenant une gamme dite « intermédiaire » qui admet la plage − 25 °C à + 85 °C T_{jm} = 125 °C, le boîtier doit être bien étudié, soit en plastique spécial (CERDIP), soit en céramique.

Certains petits circuits intégrés sont présentés en boîtiers métalliques de transistors; d'autres de puissance sont munis d'une pièce métallique de refroidissement devant être fixée sur une masse métallique convenable.

— La puissance admissible est :

$$P\ (W) \leqslant \frac{T_{J\ max} - T_{a\ max}\ °(C)}{R_{th\ J-a}\ (°C/W)}$$

il est donc utile de connaître la résistance thermique jonction-ambiance de chacun des boîtiers ($R_{th\ j-a}$).

Cette indication est donnée sur la notice de chacun des modèles de circuits intégrés.

Il est difficile de donner une liste complète de tous les boîtiers existant. On distingue les principales séries suivantes :
— Boîtiers DIL plastique série « civile » entre 8 et 42 broches,
— Boîtiers Cerdip plastique série « intermédiaire » entre 14 et 24 broches,
— Boîtiers miniatures pour circuits hybrides, 8-14 et 16 broches,
— Boîtiers DIL céramique série « militaire » entre 14 et 42 broches, boîtier carré 64 broches,
— Boîtiers métalliques de transistors entre 3 et 10 broches,
— Boîtiers plastiques de transistors à 3 broches.

Les boîtiers pour circuits intégrés de puissance doivent être prévus pour écouler les calories de la pastille et ne pas présenter une résistance thermique importante.

La figure 20-32 montre la réalisation du boîtier *S.G.S.-Ates* qui dissipe 3 W avec une $R_{th\ j-a}$ de 35 °C/W. La pastille de silicium est soudée sur une plaque de cuivre de 0,4 mm d'épaisseur reliée aux huit broches formant un côté des sorties du boîtier DIL 16.

Ces huit broches doivent être soudées sur une plaque formant refroidisseur. Les huit autres broches sont suffisantes pour assurer les connexions électriques. Lorsque la puissance dissipée par les circuits augmente il y a lieu de prévoir des boîtiers munis de plaques de cuivre à souder ou à visser sur un refroidisseur convenable.

La figure 20-33 montre deux variantes *S.G.S.-Ates*. Le boîtier de gauche est le Multiwatt 11 broches à monter verticalement contre le refroidisseur. Il équipe, entre autres, le circuit amplificateur B.F. de 20 W_{eff}. Le boîtier de droite DIP se monte horizontalement; la plaque de cuivre, sur laquelle est fixée la pastille, doit

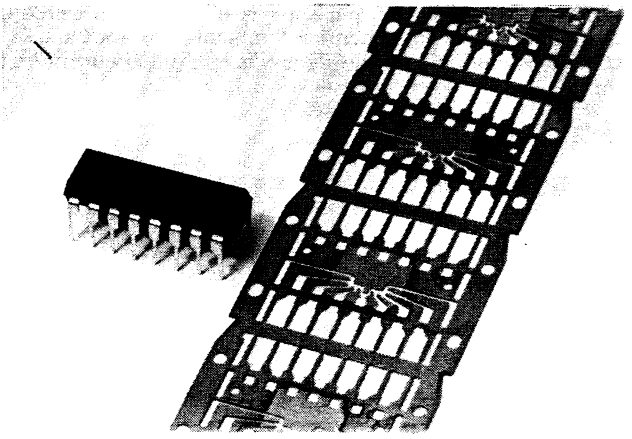


Fig. 20-32. — Détail de la conception du boîtier pour circuits de puissance en présentation extérieure classique DIL 16 *(photo S.G.S.-Ates).*

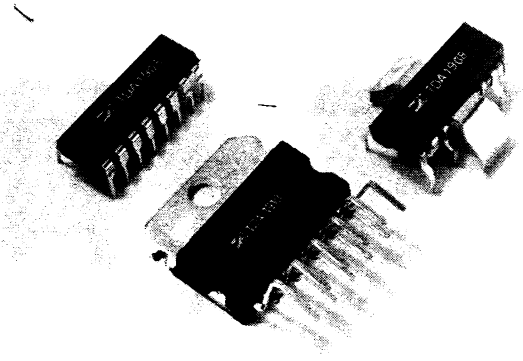


Fig. 20-33. — Deux boîtiers pour circuits de puissance à monter sur un refroidisseur approprié *(photo S.G.S.-Ates).*

être soudée sur un refroidisseur disposé de part et d'autre du boîtier. Le circuit indiqué TDA 1908 est un amplificateur B.F. de 8 W_{eff}.

Les pièces métalliques des boîtiers de puissance doivent toujours être reliées au potentiel le plus négatif du schéma.

- **Boîtier spécial *I.B.M.***

A titre de curiosité nous décrivons le dernier procédé d'assemblage des circuits mémoire, mis au point par *I.B.M.*

Ce boîtier métallique contient un circuit hybride de 9 × 9 cm, comportant 33 couches dont 16 conductrices et 1 800 broches d'interconnexions. A la surface du circuit hybride sont fixés de 100 à 118 circuits intégrés groupant 45 000 circuits logiques, soit l'équivalent d'un ordinateur entier. Les interconnexions sont réalisées en fil de molybdène; il en existe 6 000 répartis dans les 16 couches conductrices.

Le boîtier se ferme au moyen d'un couvercle métallique étanche. Ce couvercle contient des pistons appliqués sur les pastilles par des ressorts pour assurer la dissipation thermique. L'intérieur du boîtier est rempli d'hélium et le couvercle est refroidi par une circulation d'eau. Il s'agit là d'une technologie tout à fait remarquable.

CHAPITRE XXI

LES CIRCUITS INTÉGRÉS A EFFET DE CHAMP

1. LA TECHNOLOGIE DES TRANSISTORS M.O.S. CLASSIQUES

La technologie, les caractéristiques et les applications des transistors M.O.S. ont été étudiées en détail au cours du chapitre XVII, nous n'y reviendrons pas. L'étude de ce chapitre porte sur les applications des M.O.S. dans les circuits intégrés en logique et en mémoire.

Lorsqu'un circuit intégré ne comporte que des M.O.S. le fabricant est libre de choisir la technologie la plus adaptée; par contre lorsque le circuit comprend des transistors bipolaires et des M.O.S., il faut procéder à un certain nombre de compromis, afin que la suite des opérations puisse convenir aux deux types de transistors.

C'est ainsi que pour les bipolaires le substrat et en silicium *p* orientation [1.1.1.]; les M.O.S. sur la même pastille seront plus faciles à construire en canal *p*, à tension de seuil élevée (2,5 à 4 V), nécessitant une alimentation de drain importante (− 12 à − 27 V).

Par contre, un circuit M.O.S. est fabriqué sur un substrat dopé *n* orientation [1.0.0.]. Les charges stockées sont moins importantes, les M.O.S. canal *n* sont plus rapides et la tension de seuil plus faible (0,8 à 2 V). Ce ce fait la tension de drain peut être de + 5 V qui est devenue une tension standard pour de nombreux types de circuits intégrés logiques.

Le nombre de variantes de circuits M.O.S. est très important et de nouvelles sont annoncées presque chaque mois. Cependant il est possible de les classer dans quelques grandes catégories que nous allons étudier.

■ M.O.S. CANAL *p* A GRILLE ALUMINIUM

C'est le premier type de M.O.S. qui a été intégré; il fonctionne en enrichissant (fig. 21.1). Il était fabriqué avec des transistors bipolaires et selon la même succession des opérations. De par l'orientation du silicium [1.1.1.] il est à tension de seuil élevée, donc à tension de drain également importante.

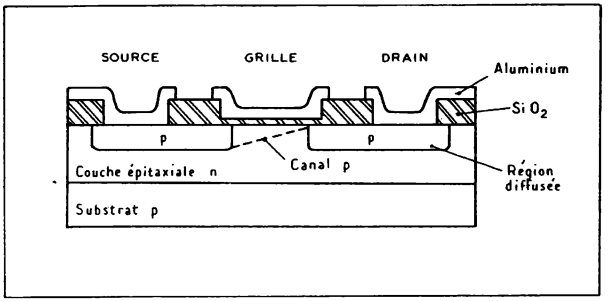


Fig. 21-1. — Le M.O.S. canal *p* à grille aluminium.

Il est fabriqué dans la couche épitaxiale *n*. Les zones de source et de drain sont diffusées en même temps que les bases des bipolaires. Une opération de masquage supplémentaire est nécessaire pour éliminer la couche épaisse de SiO_2 (1μm) et déposer au-dessus du canal une couche mince d'oxyde de 0,1 μm. La grille est déposée en même temps que les connexions de sortie des électrodes.

Le procédé de fabrication est simple, le caisson est inutile car il ne peut y avoir d'interférence entre les M.O.S. tant que la jonction substrat (*p*)-couche épitaxiale (*n*) est polarisée en inverse.

En logique, il présente une bonne immunité au bruit. Par contre, il nécessite deux tensions importantes : − 12 et − 27 V, sa vitesse de commutation est lente : 100 ns/porte, sa consommation est relativement importante : 0,5 mW/porte et sa compatibilité avec les circuits TTL est difficile.

■ M.O.S. CANAL *p* A GRILLE SILICIUM

Ce modèle est plus évolué. Après la diffusion des zones *p* de source et de drain dans la couche épitaxiale *n*, on procède à l'élaboration de la grille. Une opération de photogravure permet d'éliminer le SiO_2 entre la source et le drain, puis de reformer la couche mince d'oxyde de grille. On continue l'opération en déposant du silicium qui non en contact avec la plaquette ne peut être monocristallin, c'est la grille en silicium polycristallin à faible résistivité. L'opération se termine en déposant du SiO_2 sur la grille pour retrouver le niveau de l'oxyde épais qui recouvre le reste de la plaquette. La sortie de la grille s'effectue vers l'arrière du M.O.S. (fig. 21-2). Comme ces opérations ont été faites pendant que le même masque de photorésist était sur la plaquette, la grille est autoalignée avec le canal, ce qui supprime les capacités parasites grille avec source et drain.

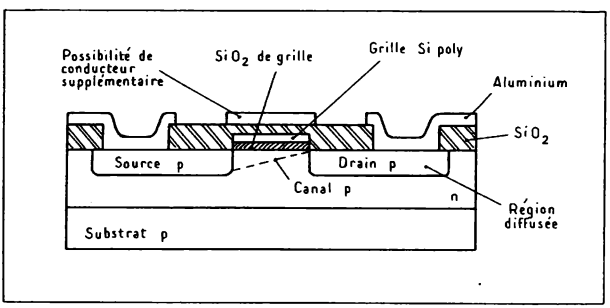


Fig. 21-2. — Le M.O.S. canal *p* à grille de silicium.

Sur cette surface de SiO_2, au-dessus de la grille, on peut disposer éventuellement des connexions du circuit.

C'est un M.O.S. canal *p* à enrichissement dont la tension de seuil dépend du cristal et de la fabrication, elle est inférieure. Toutes les comparaisons sont effectuées par rapport au M.O.S. canal *p* à grille aluminium.

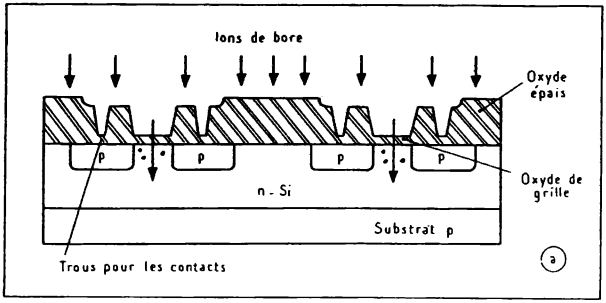
— **Avantages :** intégration plus poussée (+ 30 %), rapidité plus grande (70 ns/porte), dissipation plus faible (0,7).

— **Inconvénients :** fabrication plus complexe, immunité plus faible aux bruits.

— **Applications :** circuits de mémoire.

■ DOUBLE M.O.S. CANAL *p* A APPAUVRISSEMENT ET A ENRICHISSEMENT

Pour les circuits de commutation logique on a besoin de deux M.O.S. en série dont l'inverseur est à enrichissement et la charge à appauvrissement. Il est intéressant de fabriquer ces deux M.O.S en même temps et côte à côte. On gagne ainsi en surface et en vitesse de commutation. Après la diffusion des zones de source et de drain des deux M.O.S., on attaque chimiquement le SiO_2 à l'endroit des sorties et de la grille, puis on dépose une mince couche de SiO_2 (fig. 21-3 *a*).



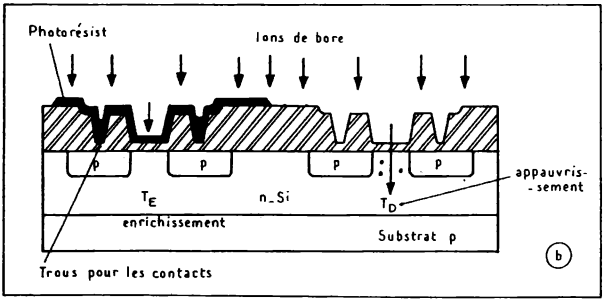


Fig. 21-3. — Les deux étapes de fabrication du double M.O.S. canal *p* à appauvrissement et à enrichissement, a) première implantation de bore, b) deuxième implantation de bore.

On procède à la première implantation d'ions de bore (p). La tension d'accélération de ces ions est insuffisante pour qu'ils traversent la couche épaisse d'oxyde. Cependant ils traversent la couche mince. On diminue ainsi la tension de seuil (de -4 V à $-1{,}5$ V) des deux M.O.S. Les ions qui passent à l'endroit des contacts ne font que renforcer en p^+ les diffusions de source et de drain.

On recouvre la moitié de la surface de la pastille avec un photorésist et on procède à une deuxième implantation d'ions de bore (fig. 21-3 *b*). Le photorésist est suffisamment épais pour arrêter les ions. Par contre, le canal du M.O.S. TD est dopé pour la seconde fois, il devient du type à appauvrissement. La finition est classique.

— **Avantages** (toujours par rapport au M.O.S. p, grille aluminium) consommation nettement plus basse (0,2), rapidité plus grande (50 ns/porte), intégration plus poussée (+ 30 %), compatible T.T.L., tension d'alimentation peu élevée et non critique.

— **Inconvénient :** fabrication plus complexe.

— **Applications :** circuits logiques, mémoires, microprocesseurs.

■ M.O.S. CANAL *n* A GRILLE ALUMINIUM

On sait que la mobilité des électrons est beaucoup plus rapide que celle des lacunes. Le silicium est du type [1.0.0.] à tension de seuil plus faible, son dopage *n* ne permet plus d'intégrer des transistors bipolaires dans le même circuit. Cependant le silicium *n* est sensible aux ions positifs parasites qui ont tendance à s'accumuler à l'interface oxyde-silicium. Cette charge provoque un décalage de la tension de seuil. Il faut donc prendre de grandes précautions en fabrication afin d'éviter cette contamination.

La fabrication est classique. Dans la couche épitaxiale p on diffuse les zones de source et de drain (n). Puis, on élimine le SiO_2 épais pour former la mince couche d'oxyde de grille. L'évaporation d'aluminium termine le processus.

C'est le modèle à appauvrissement qui est le plus courant (fig. 21-4).

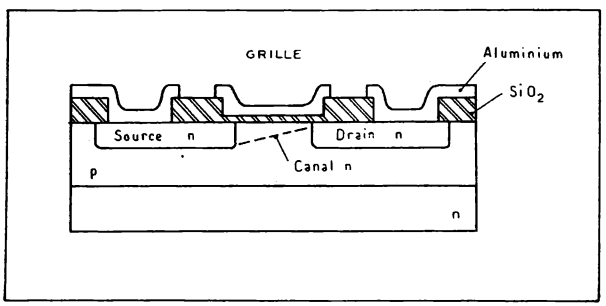


Fig. 21-4. — Le M.O.S. canal *n* à grille aluminium.

— **Avantages :** vitesse plus grande (30 ns/porte), l'intégration plus poussée (+ 30 %), une seule tension d'alimentation (+ 5 V) la même que celle de nombreux circuits logiques, compatible T.T.L., faible dissipation (0,2).

— **Inconvénient :** fabrication délicate.

— **Applications :** circuits rapides, mémoires, microprocesseurs.

▪ M.O.S. CANAL *n* A GRILLE SILICIUM

A l'inversion des polarités près la fabrication ressemble à celle du M.O.S. canal *p* à grille silicium (fig. 21-5). Le M.O.S. canal *n* est surtout fabriqué en version à appauvrissement.

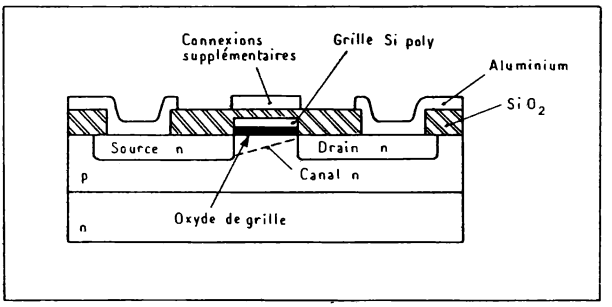


Fig. 21-5. — Le M.O.S. canal *n* à grille silicium.

— **Avantages :** très grande vitesse (20 ns/porte), intégration à grande échelle (+ 50 %), une seule tension d'alimentation (+ 5 V), faible dissipation (0,2), compatible T.T.L.

— **Inconvénient :** fabrication délicate.

— **Applications :** circuits rapides, mémoires, microprocesseurs.

▪ M.O.S. CANAL *p* PLANOX *(S.G.S ATES)*

De nombreuses variantes des modèles de base ont été proposées par les fabricants mondiaux pour augmenter la fiabilité des circuits. La surface assez tourmentée des M.O.S. oblige les connexions d'aluminium à la suivre en faisant des angles prononcés, d'où le risque de micro-fêlures. Plusieurs procédés ont été étudiés pour rendre la surface de la pastille plus plane; citons le *Planox S.G.S. Ates* et le *Locos de R.T.C.*

Le contrôle de l'épaisseur et de la qualité de la couche d'oxyde de grille est également importante. Le SiO_2 est parfois renforcé ou remplacé par du nitrure de silicium. La figure 21-6 montre la fabrication du *MOS Planox.*

Elle se déroule de la façon suivante :

— la pastille est recouverte par un dépôt de nitrure de silicium (Si_3N_4);
— ce dépôt est éliminé à l'endroit où l'on devra faire croître du SiO_2 épais;
— par une oxydation thermique on absorbe une quantité de silicium suffisante pour que la surface recouverte de Si_3N_4 apparaisse relativement surélevée;
— par une seconde oxydation, on fait croître une couche de SiO_2 épaisse de 1,5 μm, afin d'éviter les inversions de surface;
— le nitrure de silicium est attaqué, afin de permettre les diffusions $p+$ de la source et du drain;
— le Si_3N_4 est éliminé complètement de la pastille et remplacé par une couche mince de SiO_2 de 0,12 μm, afin d'obtenir une tension de seuil peu élevée;
— Enfin, l'ouverture des contacts et des métallisations à l'aluminium sont effectuées suivant les techniques conventionnelles.

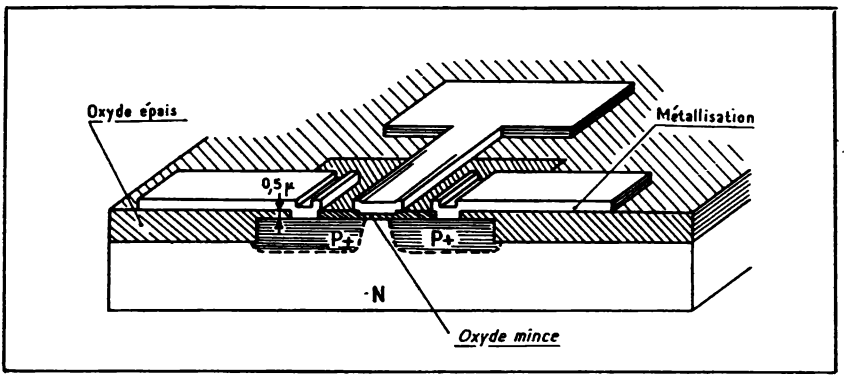


Fig. 21-6. — Fabrication d'un M.O.S. selon le procédé *Planox (S.G.S. Ates).*

Le *Locos* creuse la couche épitaxiale de façon à faire affleurer la couche de SiO_2 épaisse. On retrouve ce type de fabrication avec le *Loc mos* complémentaire qui est étudié au cours du paragraphe suivant.

Le H.M.O.S. d'Intel pour « M.O.S. à hautes performances » est un C.M.O.S. dans lequel toutes les dimensions ont été réduites en technologie V.L.S.I. Les performances d'un MOS dépendent beaucoup de la longueur du canal. Ainsi, le canal classique de 10 μm de longueur a été ramené à 4 μm aujourd'hui et à 2 μm prochainement. Les autres dimensions ont connu les réductions selon une même échelle. Dans ces conditions, le temps de commutation atteint 1 ns et le facteur de qualité est de 1 pj par porte.

2. LES TRANSISTORS M.O.S. COMPLÉMENTAIRES C.M.O.S.

Un C.M.O.S consiste à construire côte à côte sur un substrat *n* deux transistors, un M.O.S. canal *p* à appauvrissement et un M.O.S. canal *n* à enrichissement. On obtient ainsi un inverseur très intéressant (fig. 21-7 *a*). Lorsque la tension d'entrée V_E est égale à V_{ss} (état haut), le M.O.S. *n* est conducteur et le *p* est bloqué; la sortie est à la masse (état bas). Lorsque la tension d'entrée est à la masse (état bas), le M.O.S. *n* est bloqué et le *p* est conducteur; la sortie est à la tension V_{ss} (état haut).

Ces deux transistors n'étant pas simultanément conducteurs, le circuit ne consomme théoriquement rien. Cependant il faut tenir compte d'un très faible courant de fuite et de la charge et de la décharge des capacités parasites. Ce courant augmente avec la fréquence.

La figure 21-7*b* donne un exemple de fabrication. Le substrat de silicium [1.0.0.] est dopé *n*. Une diffusion profonde *p* réserve l'endroit où sera fabriqué le M.O.S. *n*. Dans cette zone *p* on diffuse les zones de source et de drain *n*+, ainsi qu'une zone *n*+ d'isolement de part et d'autre des diffusions de source et de drain *n*+. Une troisième opération permet la diffusion de la source et du drain *p*+. De la même façon deux zones d'isolement *p*+ sont créées de part et d'autre de la source et du drain. Il faut maintenant enlever le SiO_2 épais et déposer le SiO_2 mince à l'endroit des canaux *n* et *p*.

Après ouverture des fenêtres correspondant aux zones de source et de drain,

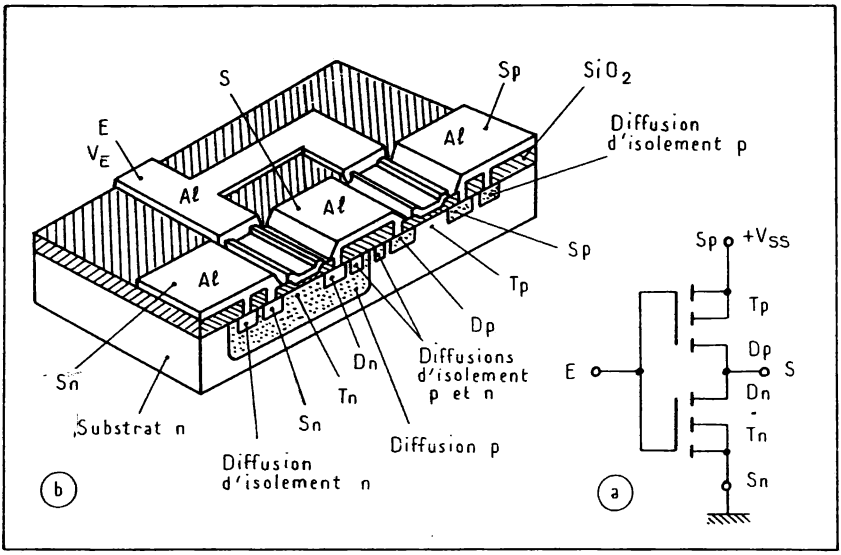


Fig. 21-7. — Le transistor M.O.S. complémentaire C.M.O.S.
Sp = source transistor *p*; Tp = transistor p; Dp = drain transistor *p*; Tn = transistor n; Dn = drain transistor *n*; E = entrée; Sn = source transistor *n*; S = sortie.

mais aussi aux zones des diffusions d'isolement, on peut déposer l'aluminium formant les connexions. Les diffusions d'isolement servent à limiter les courants de fuite dans le circuit; elles n'existent pas dans toutes les fabrications.

— **Avantages :**
  — Consommation très réduite aux fréquences basses : 0,01 mW/porte à à 1kHz; elle augmente avec la fréquence à cause des capacités parasites.
  — Vitesse de commutation élevée : 20 ns/porte.
  — Immunité au bruit élevée.
  — T.T.L. compatible.
  — Tension d'alimentation non critique entre : 3 V et 16 V.

— **Inconvénients :**
  — Fabrication complexe.
  — Intégrité peu poussée.

— **Applications :**
  — Circuits L.S.I. pour calculatrices, montres, microprocesseurs. Circuits M.S.I. standards et pour appareils alimentés sur pile.

▪ TRANSISTOR M.O.S. COMPLÉMENTAIRE L.O.C.M.O.S. (R.T.C.)

Cette technologie reprend le principe du Locos pour obtenir une surface de la pastille de silicium la plus plate possible, afin d'éviter les microfélures des connexions d'aluminium. La fabrication se déroule selon le processus de la figure 21-8.

Le substrat de silicium *n* est recouvert d'une mince couche de nitrure de silicium. Celle-ci est enlevée de façon à permettre une attaque profonde du silicium

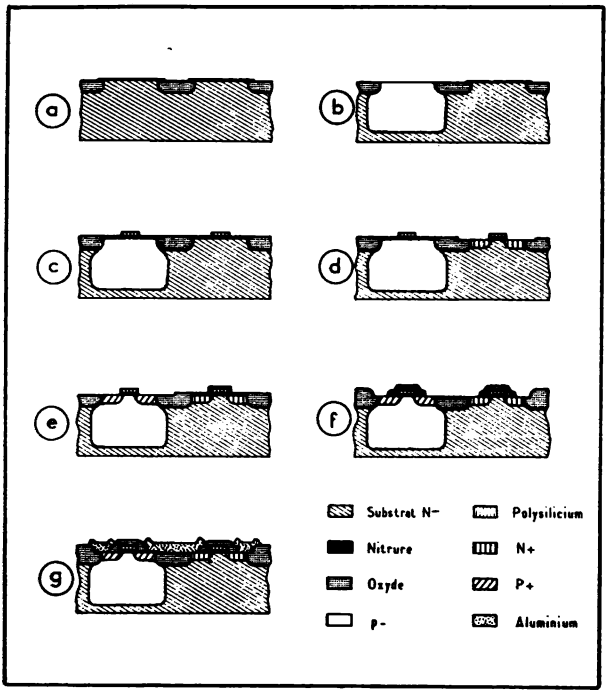


Fig. 21-8. — Détail de la fabrication du *L.O.C.M.O.S.* de *R.T.C.*

aux endroits où doit être faite l'oxydation enterrée (Locos). Cette phase d'oxydation thermique donne naissance à une couche épaisse de 1,8 μm (*a*). A l'endroit du futur M.O.S. canal *n*, le nitrure de silicium est ôté et le caisson profond *p* est diffusé (*b*). Tout le reste de silicium est rodé et une mince couche de SiO_2 est déposée sur toute la surface de la pastille qui est plane.

Du silicium polycristallin est déposé sur toute la surface, puis dopé *n* au phosphore. Il est enlevé en dehors des zones de grille et d'interconnexions (*c*).

Les fenêtres sont ouvertes pour diffuser les zones de drain et de source en *n*+ des M.O.S. à canal *n*, puis on fait croître une mince couche d'oxyde (*d*).

D'autres fenêtres sont ouvertes pour diffuser le drain et la source en p+ des M.O.S. à canal *p*; une couche d'oxyde protège la plaquette (*e*)

Les zones de contact sont dégagées (*f*) et le réseau d'interconnexion est défini (*g*).

Grâce à ce procédé la surface de silicium nécessaire est plus réduite que par le procédé classique; l'oxyde épais réduit les capacités parasites et augmente la vitesse du dispositif. Les diffusions d'isolement peuvent être éliminées. La surface relativement plane de la pastille améliore la fiabilité des interconnexions.

Toutes les caractéristiques sont identiques à celle du C.M.O.S. classique.

■ M.O.S. COMPLÉMENTAIRE A GRILLE DE SILICIUM

Il s'agit d'une variante proposée par *Motorola* pour l'horlogerie. Grâce, d'une part à l'orientation [1.0.0.] du substrat *p* et à la grille de silicium polycristallin dopé *n*+, on obtient une tension de seuil si faible (vers 0,8 V) que le circuit intégré peut être alimenté sous 1,5 V.

A part ce détail la fabrication est classique. Les caractéristiques sont du même ordre.

Il existe encore d'autres variantes cherchant à augmenter le taux d'intégration; mais toutes se rattachent aux différents procédés décrits. Citons, entre autres, les C.M.O.S. *S.A.J.I.* (self aligned junction Isolation) de *Matra-Harris* dont la surface d'intégration est passée en quelques années de 54 μm^2 à 10 μm^2.

3. LES TRANSISTORS M.O.S. SUR SAPHIR S.O.S.

Les circuits intégrés normaux sont fabriqués sur un substrat de silicium monocristallin, sur lequel on dépose une couche épitaxiale avant de diffuser les composants. Le substrat en silicium doit être polarisé de telle façon que la jonction avec la couche épitaxiale soit polarisée en inverse, ce qui constitue parfois une sujetion. Il subsiste un courant de fuite, des capacités et des composants parasites indésirables. Dans cette technologie on remplace le silicium par un substrat isolant. Il faut que ce substrat possède une cristallographie voisine de celle de silicium, afin de pouvoir faire croître dessus une couche monocristalline épitaxiale.

On choisit, soit le saphir, variété bleue du corindon (oxyde d'aluminium) voisin du diamant du point de vue cristallographique, soit le spinelle qui est un aluminate naturel du magnésium.

C'est pourquoi cette technologie porte le nom de S.O.S. (silicium on Sapphire). Ces corps sont d'excellents isolants, mais d'un prix très élevé par rapport au silicium. L'adhérence du silicium sur le saphir doit être maîtrisée. Les petits blocs de silicium imposent aux connexions d'aluminium des « marches d'escalier » propices aux ruptures et nécessitant des précautions, ou des solutions appropriées. Un autre point important consiste en la haute immunité aux radiations, ce qui est intéressant pour les applications militaires et dans les centrales nucléaires. En effet, une irradiation ionise le substrat, augmente les courants de fuite et peut aller jusqu'à inverser son dopage.

▪ FABRICATION D'UN TRANSISTOR S.O.S.

Les étapes de la fabrication sont données sur la figure 21-9. On fait croître une mince couche épitaxiale de silicium *n* de 1 μm sur le saphir, puis on la recouvre d'oxyde (*a*). Par photogravure, on élimine une partie du silicium (*b*), il n'en subsiste que des îlots sur le substrat (*c*). Une seconde couche d'oxyde est déposée sur la pastille (*d*). Par photogravure classique on fabrique ensuite les transistors M.O.S. Le dopage *p* s'effectue avec du bore, cette couche est recouverte d'oxyde. Enfin, on forme la grille et les sorties de drain et de source grâce à des connexions d'aluminium (*e*).

L'épaisseur de la couche d'oxyde sous la grille est de 100 à 150 nm. On a, ainsi, un M.O.S. canal *p*. Pour les modèles canal *n* on inverse le dopage; la couche épitaxiale est dopée *p* au bore, la couche déposée ensuite est dopée *n* au phosphore.

▪ FABRICATION D'UN S.O.S. COMPLÉMENTAIRE

La technologie S.O.S. est très intéressante également en version complémentaire.

Sur le substrat en saphir, on dépose une couche épitaxiale de silicium dopée *p*. On recouvre de SiO_2 les zones à conserver; les autres sont éliminées par atta-

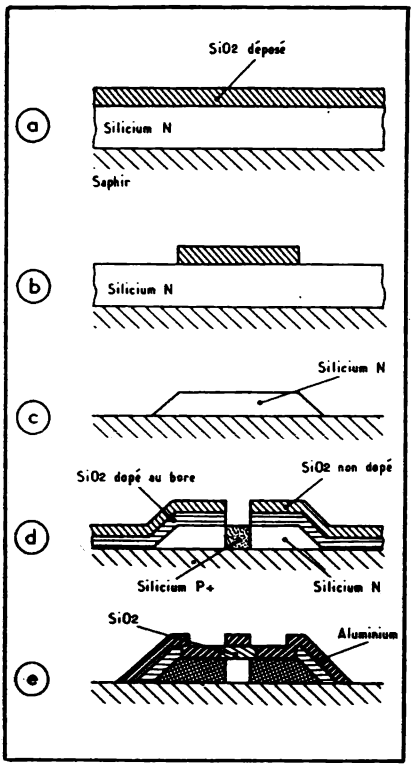


Fig. 21-9. — Fabrication théorique d'un S.O.S.

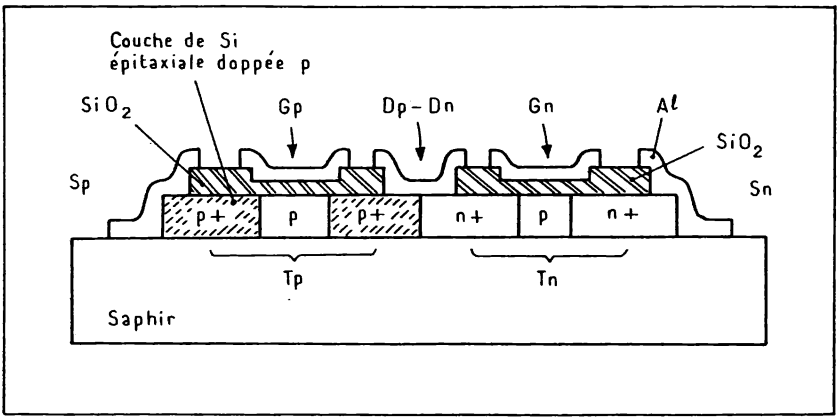


Fig. 21-10. — Principe de la fabrication d'un circuit S.O.S. complémentaire.
Tp : S.O.S. canal *p* (appauvrissement); Tn : S.O.S. canal *n* (enrichissement); Sp : source canal *p*; Gp : grille canal *p*; Dp : drain canal *p*; Sn : source canal *n*; Gn : grille canal *n*; Dn : drain canal *n*;

que chimique. On forme ainsi des îlots de silicium *p*. Par masquage, on dope en *p*+ les zones de source Sp et de drain Dp du S.O.S. canal *p*. De la même façon on dope en *n*+ les zones de source Sn et de drain Dn du S.O.S. canal *n*. La mince couche de SiO_2 est formée à l'emplacement des grilles. La métallisation à l'aluminium constitue les connexions. Il y a lieu de remarquer que les sorties de sources sont effectuées par le bord et par l'épaisseur du silicium; les sorties de drain sont constituées par une métallisation unique à cheval sur les zones n^+ et p^+. De cette façon, une seule fenêtre est à ouvrir par dispositif.

On voit l'aspect tourmenté de l'aluminium en contact avec les sources et les risques de microfêlures.

Le S.O.S. $p^+.p.p^+$ est à appauvrissement; le S.O.S. $n^+.p.n^+$ est à enrichissement. Ce qui est inhabituel c'est la constitution du canal *p* qui est généralement : p.n.p. Or ce qui compte c'est la différence de dopage entre le canal et la source/drain. En simplifiant, on peut dire que l'on crée un canal *p*+ dans une zone *p*, ce qui est équivalent. De cette façon, on simplifie la fabrication puisque la couche épitaxiale est unique pour tout le dispositif. Le fonctionnement de l'inverseur est identique à celui d'un C.M.O.S. classique (fig. 21-7).

— **Avantages :**
- — commutation très rapide : 1à 5 ns/porte (vitesse : 8-10 MHz);
- — très faible consommation dynamique : 5 à 200 μW/porte;
- — très haute intégration possible : avec une définition de 4 μm, un circuit de 36 mm^2 contient 50 000 S.O.S. complémentaires;
- — fabrication nécessitant peu de phases successives;
- — haute immunité aux radiations et aux bruits.

— **Inconvénients :**
- — le prix du substrat est quatre fois celui du silicium;
- — le substrat est plus difficile à travailler que le silicium;
- — l'accrochage de la couche épitaxiale sur le substrat est délicat.

— **Applications :**

Calculatrices, mémoires, microprocesseurs, circuits pour équipements fonctionnant sur pile.

▪ VARIANTES DE FABRICATION D'UN S.O.S. COMPLÉMENTAIRE

— *Siemens* propose une implantation ionique à la place des diffusions classiques. Avec une grille en silicium on obtient un auto-alignement de la grille du canal, réduisant les capacités de la grille avec la source et le drain. On augmente ainsi la vitesse de commutation qui atteint celle de l'E.C.L. réputée comme la plus rapide aujourd'hui.

— *Hewlett-Packard* a mis au point la technologie *LOSOS* (Local Oxidation of Silicon on Sapphire). Ce procédé consiste à remplir de SiO_2 l'espace compris entre les îlots formant chaque M.O.S. Ainsi le circuit intégré a une surface supérieure de la pastille presque plane, évitant les variations de niveau des connexions en aluminium et les microfêlures correspondantes.

Avec une définition prochaine de 2 μm, chaque circuit intégré de 36 mm^2 pourra comporter 100 000 transistors; la vitesse pourra atteindre 0,5 ns, soit 400 MHz.

— *Thomson-E.F.C.I.S.* fabrique des circuits intégrés C.M.O.S./S.O.S. à grille silicium en place de la grille aluminium classique. On gagne ainsi en fréquence (15 MHz) et en vitesse (5ns).

4. LES CIRCUITS INTÉGRÉS EN TECHNOLOGIE F.E.T.

Ce sont des transistors à effet de champ à jonction (J. F.E.T.) qui ont été étudiés au cours du chapitre XVII §1.

Une tension positive appliquée à la grille d'un J. F.E.T. à canal *n* le rend conducteur, une tension négative le bloque. C'est l'inverse pour un dispositif à canal *p*; et ce à condition de prendre des précautions d'isolement. On peut donc envisager de constituer, ainsi, une bascule. Or le F.E.T. exige des tensions de commande importantes (− 20 à + 10 V) qui posent des problèmes d'interface avec les circuits logiques. C'est pourquoi ils ne sont pratiquement pas employés pour cet usage.

On ne rencontre des J. F.E.T. que dans les circuits intégrés linéaires, où ils sont appréciés, en entrée, pour leurs impédance très élevée. Dans de tels circuits il faut incorporer à la fois des J. F.E.T. et des transistors bipolaires cc qui pose certaines difficultés.

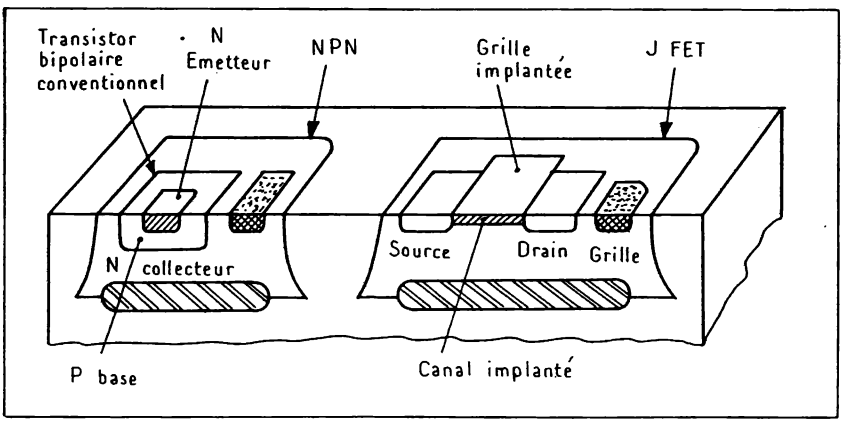


Fig. 21-11. — Le Bi-Fet combinant un transistor bipolaire et un J. F.E.T.

B.I.-F.E.T. de National Semiconductor a résulu le problème (fig. 21-11). Sur le substrat en silicium *p* on voit côte à côte le transistor bipolaire en technologie classique, sur caisson d'isolement; puis le caisson du J. F.E.T. La succession des opérations de fabrication du bipolaire convient à celle du J. F.E.T. On réalise : la couche enterrée *n*+, la couche épitaxiale *n*, les murs des caissons d'isolement *p*, la diffusion de la base *p*, la diffusion de l'émetteur et de la sortie collecteur bipolaire *n*+, avec la diffusion de la source, du drain et de la sortie grille *n*+, enfin, l'implantation ionique de la grille à la surface de la pastille *n*+. Sur la figure, l'oxydation de la surface et les contacts de sortie en aluminium ne sont pas représentés pour plus de clarté.

On obtient ainsi des J. F.E.T. rapides, avec une impédance d'entrée élevée, une bande de fréquence étendue, une admission de tension alternative jusqu'à 10 V crête sans distorsion.

On les rencontre dans les amplificateurs basse fréquence, les amplificateurs linéaires, les filtres actifs, les circuits d'instrumentation.

A titre d'exemple l'amplificateur opérationnel à J. F.E.T. d'entrée L.M.10 présente les caractéristiques suivantes : tension de décalage 100 μV, courant de polarisation 25 pA, courant de décalage 0,5 pA.

5. LES CIRCUITS A EFFETS DE CHAMP A L'ARSÉNIURE DE GALLIUM

L'emploi de l'arséniure de gallium ne se développe pas seulement pour fabriquer des transistors hyperfréquence ou des composants optoélectroniques, mais également pour produire des circuits intégrés.

On sait que sa mobilité des électrons est six fois supérieure à celle du silicium et que son courant maximal intrinsèque lui, est deux fois supérieur. En outre, l'arséniure de gallium est naturellement presque isolant. Les composants sont ainsi réalisés en surface grâce à une couche épitaxiale dopée. Ils se présentent, en fait, comme des circuits S.O.S. avec des composants sous forme d'îlots sur la surface, tous isolés entre eux. Il n'est plus nécessaire de prévoir des caissons ou des jonctions polarisées en inverse, d'où une simplification des circuits.

▪ CIRCUITS LOGIQUES

Deux technologies sont proposées :

• **la Schottky diode F.E.T. logic : S.D.F.L.** est une variante à faible consommation (0,5 à 2 mW/porte) et très rapide (70 à 120 ps/porte), elle nécessite deux tensions d'alimentation (+ 2V et − 1,5 V). Elle est délicate à mettre en œuvre du fait de sa faible tolérance sur la tension de seuil négative. Elle fait appel à des transistors à appauvrissement dans lesquels le courant passe au repos. Ils sont réalisés par implantation ionique (fig. 21-12).

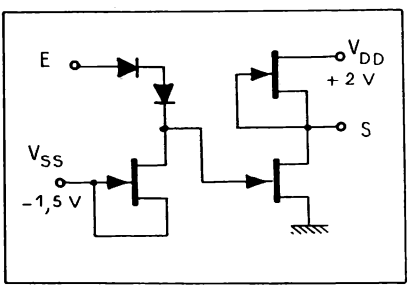


Fig. 21-12. — Schéma de principe de la technologie S.D.F.L.

Thomson C.S.F. a annoncé la sortie d'une bascule D fonctionnant à 1,3 GHz et consommant 1 à 2 mW/porte. Elle atteint une intégration de 400 portes/mm^2.

• **la Direct Coupled F.E.T. Logic : D.C.F.L.** Elle fait appel à des transistors à enrichissement dans lesquels le courant ne passe pas au repos. Elle ne nécessite qu'une seule tension d'alimentation (+ 1,2 V), consomme très peu (10 μW à 1 mW/porte) et son schéma est simple (fig. 21-13).

Elle se prête bien aux plus hauts niveaux d'intégration jusqu'à 1000 portes/mm^2. Par contre, sa rapidité est nettement plus faible, de l'ordre de 100 à

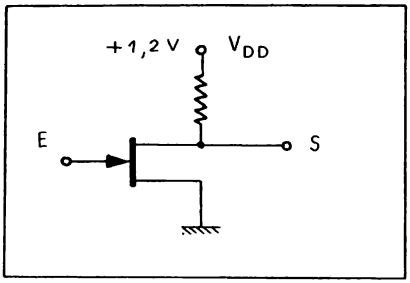


Fig. 21-13. — Schéma de principe de la technologie D.C.F.L.

500 ps/porte. Elle est en outre délicate à intégrer du fait de sa très faible tolérance sur la tension de seuil. Enfin, la fonction de base ne peut être qu'une fonction N.O.R. assez peu souple à combiner en logique.

La D.C.F.L. a été améliorée pour la rendre plus facile à intégrer d'une part et plus souple d'emploi d'autre part. Cette nouvelle technologie : « Low Pinch off Voltage F.E.T. logic » *L.P.F.L.* fait appel à des transistors à enrichissement, mais le blocage est moins franc, ce qui conduit à une plus grande rapidité et également à une plus grande consommation. Elle permet d'envisager des circuits jusqu'à 2000 portes/mm^2, avec une rapidité de 100 à 150 ps/porte et une consommation de 0,5 à 2 mW/porte. Elle ne demande qu'une seule tension d'alimentation de 2,5 V.

▪ CIRCUITS LINÉAIRES

• *Siemens* commercialise un amplificateur couvrant la plage de 0,04 à 1GHz qui est destiné à des applications militaires, professionnelles et aux récepteurs de satellites. Il comprend deux étages d'amplification au moyen de deux F.E.T. ou de quatre F.E.T. selon la charge. Le rapport bruit de fond sur tension de sortie est de 4,5 dB seulement pour 112 dBμV, son grain est de 20 dB, impédances d'entrée et de sortie : 75 Ω, alimentation : 5 V sous 300 mA.

Les transistors sont réalisés par implantation ionique et les métallisations sont en or.

Les prix actuels de ces circuits intégrés sont très élevés.

6. LES CIRCUITS INTÉGRÉS A TRANSFERT DE CHARGE (B.B.D.-C.C.D.)

Il semble que les B.B.D. : Bucket Brigade Device (chaîne à seaux) aient complètement disparu, tandis que les C.C.D. : Charge Coupled Device (transfert de charge) se développent lentement. On a surtout réalisé des filtres digitaux, des lignes à retard et des matrices pour caméras de prise de vue en télévision industrielle ou militaire. Les mémoires ne se sont pas imposées, par suite du développement des NMOS et, aussi, l'apparition des mémoires à bulles.

En simplifiant, on peut assimiler les éléments à transfert de charge à une ligne capacitive dont tous les condensateurs sont réunis par des interrupteurs (fig. 21-14). En fermant I_1, on charge C_1 au niveau de la tension d'entrée; puis si on ouvre I_1 et on ferme I_2, on transfère la charge de C_1 à C_2 et ainsi de suite. Chaque condensateur constitue donc un point de mémoire.

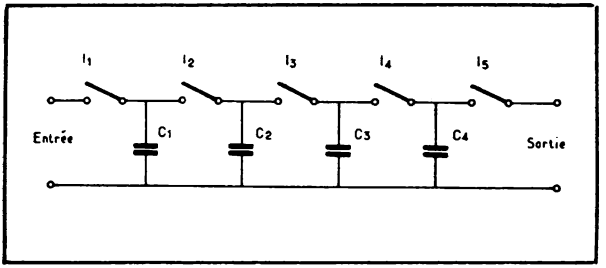


Fig. 21-14. — Principe d'une chaîne à transfert de charge.

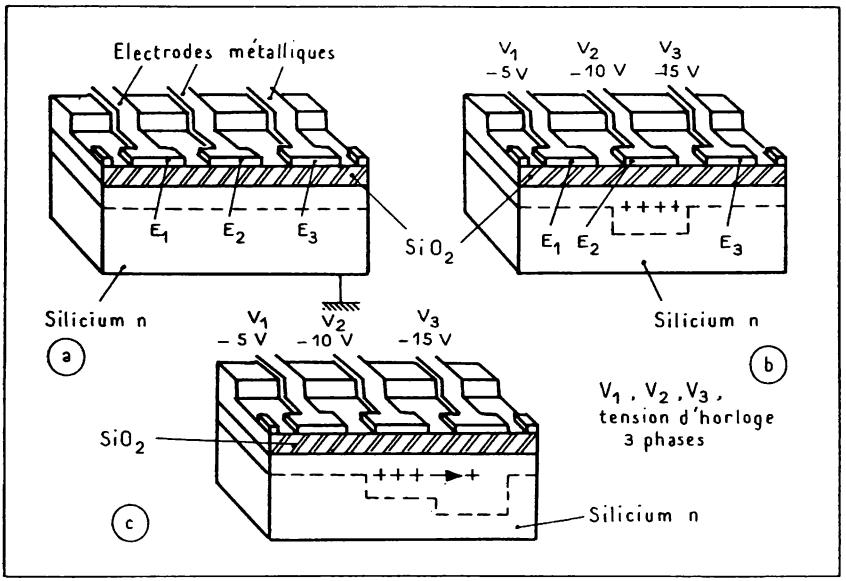


Fig. 21-15. — Structure type et fonctionnement d'un C.C.D. avec horloge trois phases.

La figure 21-15 représente la transposition de ce principe sur une pastille de silicium en version C.C.D. Sur un substrat de silicium *n* on dépose une couche de SiO_2, sur laquelle on vaporise de petites électrodes d'aluminium et leurs connexions. Il n'y a aucune diffusion à réaliser et aucune jonction. La fabrication est très simple et chaque élément occupe très peu de place sur la pastille, on peut donc obtenir un nombre important d'éléments sur chaque pastille (*a*).

Le fonctionnement est le suivant : si E_1 et E_3 sont au potentiel -5 V par rapport au silicium et si E_2 est à -10 V, les charges positives vont s'accumuler sous cette électrode (*b*). Puis, si on porte E_3 à -15 V, la charge positive sous E_2 va être transférée sous E_3 (*c*). Cependant la durée du stockage est limitée par la création des paires électron-trou par effet thermique. On pense atteindre une durée d'une seconde. La vitesse de transfert des charges atteint plusieurs mégahertz.

Le signal d'entrée est relié aux bornes de E_1. Une horloge applique aux électrodes une séquence de trois tensions : -5 V, -10 V, -15 V qui se déplace de l'entrée vers la sortie. Ainsi, les charges se déplacent sous les électodes pas à pas,

à chaque impulsion de l'horloge, jusqu'à la fin de la chaîne. Ce procédé est équivalent à l'avancement des bits d'information dans un régistre à décalage.

Les pertes des charges sont compensées après un certain nombre de pas par un amplificateur M.O.S.

Afin d'augmenter le taux d'intégration on a développé des circuits à deux phases, au lieu de trois (−5 V et −10 V) et certains ont reçu des électrodes en silicium.

Ces mémoires sont volatiles, les informations disparaissent dès la coupure de l'alimentation.

Les charges peuvent être électriques ou lumineuses par leurs photons. C'est ainsi qu'on réalise les matrices pour caméras de télévision.

La fréquence d'horloge de 10 MHz à l'origine a été portée à 20 MHz, puis à 50 MHz. La dimension des électrodes est de l'ordre de 10 μm; ce peut être un photo-élément sensible. On a produit des matrices de 480 × 380 éléments pour le N.T.S.C. américain et des matrices 1024 × 1024 éléments pour l'astronomie.

En mémoire on peut atteindre 2 kbits/mm^2.

Inconvénients : seulement en opérations dynamiques, non compatibles T.T.L.

On pourrait éventuellement rendre les C.C.D. non volatiles par addition d'une couche de Si_3N_4 entre le $Si0_2$ et l'électrode en aluminium. Cette couche conserverait les charges pendant un certain temps.

7. LES MÉMOIRES A BULLES MAGNÉTIQUES

■ PRINCIPE

Quand un champ magnétique continu d'intensité convenable est appliqué perpendiculairement à un film mince ferromagnétique déposé sur un support monocristallin de grenat de gadolinium gallium (G.G.G.) des domaines magnétiques cylindriques apparaissent dans son épaisseur. Ces domaines sont appelés bulles magnétiques. Celles-ci sont douées d'une certaine mobilité. Selon le principe de l'énergie minimale, elles se déplacent pour suivre les valeurs minimales de champ (creux de champ), avec une vitesse liée au gradient de champ.

C'est la présence (1) ou l'absence (0) de bulles qui définit l'information binaire. La propagation est assurée par des motifs en permalloy (Fe.Ni). Leur aimantation crée des lignes de fuite qui vont diminuer localement le champ magnétique à l'une des extrémités du motif et l'augmenter à l'autre; la bulle se place au creux du champ magnétique (fig. 21-16 *a*). Selon l'orientation du champ tournant par rapport aux motifs, les valeurs minimales de champ se trouveront à des endroits différents et la bulle se déplacera d'un pas de motif en un tour de champ tournant.

L'écriture comprend l'opération de génération et de transfert. Pour générer une bulle, une impulsion de courant est envoyée dans un conducteur en forme d'épingle chevauchant un motif de permalloy, créant ainsi un champ local en opposition avec le champ de polarisation (fig. 21-16 *b*).

Le champ résultant permet l'apparition spontanée de domaine en bande. La géométrie des conducteurs est telle que ce domaine en bande se limite à une bulle qui est prise en charge par le champ tournant et se déplace le long des motifs de propagation.

Le transfert des bulles d'un régistre vers un autre registre s'effectue d'une façon analogue. L'impulsion dans le conducteur crée un champ qui s'oppose à la propagation de la bulle dans la direction initiale et qui la favorise vers l'autre registre (fig. 21-16 *c*).

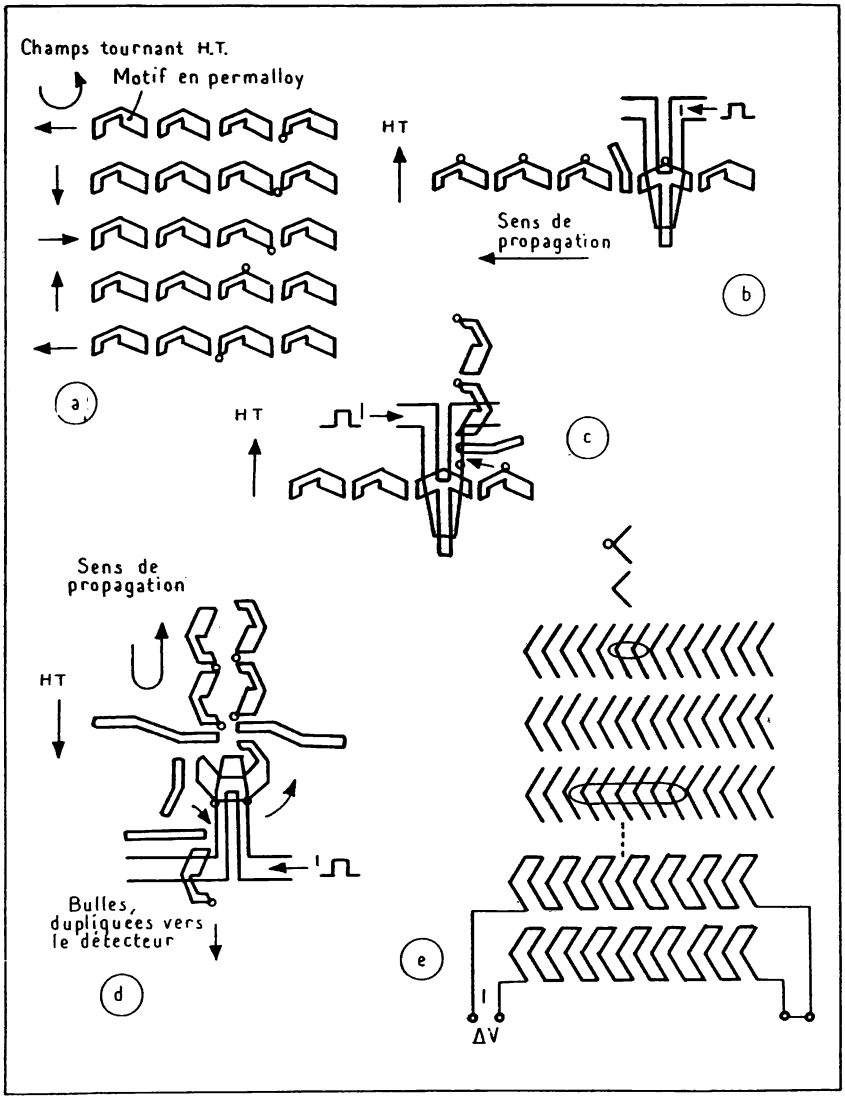


Fig. 21-16. — Principe et fonctionnement d'une mémoire à bulles.

La lecture comprend l'opération de duplication et de détection. La bulle est allongée le long du motif; l'impulsion de courant crée un champ local s'ajoutant au champ de polarisation qui divise la bulle en deux parties. L'une d'entre elles continue le long du registre initial, tandis que l'autre est prise en charge par le registre de lecture (fig. 21-16 *d*).

Le détecteur est réalisé à l'aide de motifs ayant la forme de chevrons symétriques. Ces motifs, également en permalloy, ont des propriétés magnéto-résistives. Les premières lignes de chevrons servent à étendre la bulle. Sur l'une des lignes

de chevrons, les motifs sont connectés entre eux pour former une résistance. Une autre ligne identique mais isolée du détecteur permet de réaliser une détection différentielle pour éliminer l'effet du champ tournant (fig. 21-16 *e*).

L'effacement est obtenu en augmentant la valeur du champ continu au-delà de la valeur permise pour le stockage. Il peut être réalisé bit par bit ou globalement pour l'ensemble du module.

La conservation des informations est assurée par un aimant permanent qui maintient le champ magnétique continu perpendiculairement au film de G.G.G. Cette mémoire est non volatile lors de l'arrêt de l'appareil.

■ RÉALISATION

• **Support :** sur un substrat d'alumine on dépose une plaquette de $Gd_3 Ga_5 O_{12}$ dit G.G.G. monocristal amagnétique de structure grenat d'une épaisseur de 5 μm.

La plaquette est recouverte par épitaxie en phase liquide d'un film de grenat magnétique qui a la propriété de donner des bulles jusqu'à 2 μm (et peut être moins), selon la proportion des différents constituants (fig. 21-17).

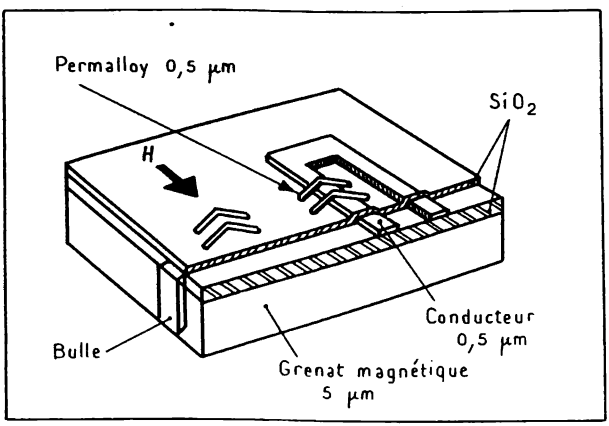


Fig. 21-17. — Détail de la pastille de mémoire à bulles.

Une couche de SiO_2 (0,5 μm) recouvre toute la plaquette.

• **Circuit mémoire :** Deux niveaux de circuits actifs nécessitent chacun une opération de photogravure :

— *Premier masque :* il permet d'obtenir le dessin des conducteurs en Au ou en Al.Cu de 0,5 μm d'épaisseur qui assurent le contrôle de l'écriture, le transfert entre registres, l'effacement et la lecture. Un film de SiO_2 de 0,5 μm recouvre à nouveau la plaquette.

— *Second masque :* il donne le dessin du niveau magnétique en permalloy qui définit la position des bulles dans les registres, assure la propagation et la détection. L'épaisseur des motifs de permalloy est de 0,5 μm. Une passivation de SiO_2 recouvre la plaquette.

• **Champ tournant :** la pastille mémoire est placée à l'intérieur de deux bobines perpendiculaires qui créent le champ magnétique tournant nécessaire au déplacement des bulles.

• **Champ continu :** il est obtenu par un aimant permanent placé dans le boîtier métallique qui sert de blindage.

■ MÉMOIRE M.B.S. 2256 *(SAGEM)*

• **Caractéristiques :**
Capacité utile : 256 kbits
Diamètre des bulles : $\leqslant 3\ \mu m$
Taille de la pastille : $< 8 \times 8$ mm
Fréquence de transfert : 100-200 kHz
Temps d'accès moyen : < 7 ms
Consommation : < 1 W
Efficacité du blindage : > 20 œ
Température de fonctionnement : 0 à + 70 °C.
Boîtier : D.I.L. 18 broches : $3 \times 3 \times 1$ cm.

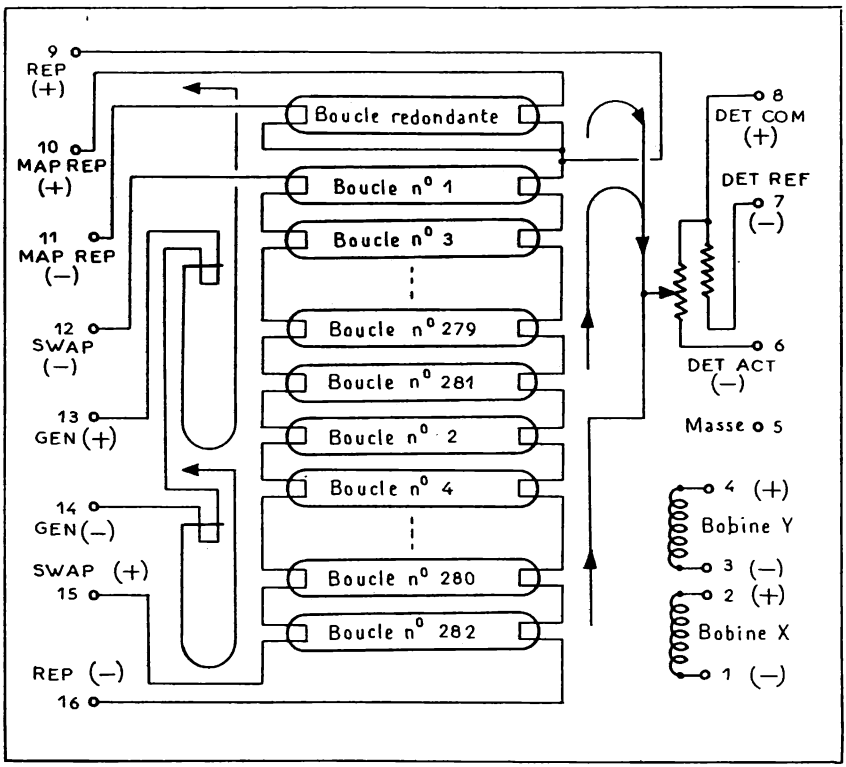


Fig. 21-18. — Schéma théorique de la mémoire à bulles 256 kbits M.B.S. 2256 (*Sagem*).

• **Fonctionnement :**
La figure 21-18 donne le schéma interne de la mémoire. Elle est organisée en 256 registres en forme de boucles de 1024 bits. Sur la figure on remarque 282 boucles. Lors des essais, ces boucles en réserve peuvent remplacer les boucles défectueuses qui sont mises hors service. Un registre supplémentaire est destiné à la

mémorisation des informations concernant les boucles utilisées, ainsi que les références d'adressage. L'opération d'écriture se traduit par l'envoi d'impulsions de courant séquentielles sur la porte de génération (G.E.N.) et par l'envoi d'une impulsion de transfert d'écriture (S.W.A.P.) lorsque l'information est correctement positionnée sur le registre d'entrée. Cette impulsion provoque l'effacement de la position mémoire, puis l'écriture de la nouvelle information.

L'opération de lecture se traduit par l'envoi d'une impulsion de courant sur la porte de duplication (R.E.P.) quand l'information est correctement positionnée sur cette porte. La lecture est non destructive puisque les bulles ont été dédoublées, une pour la lecture, la seconde retourne à sa place en mémoire. Ensuite, l'information est transférée en série, sur le registre de sortie, vers le détecteur (D.E.T.).

• **Circuits d'intendance**

Il faut quatre circuits intégrés autour du boîtier de mémoire à bulles pour assurer son fonctionnement; ce sont :

— le contrôleur de M.B.M. conçu pour commander jusqu'à huit boîtiers en parallèle;
— le générateur de fonction;
— le circuit de champ tournant;
— l'amplificateur de lecture.

• **Applications**

— *Systèmes petits et moyens :* extension de mémoire centrale de mini-ordinateurs et des mémoires périphériques de systèmes bâtis autour de microprocesseurs; remplacement des disques souples et des disques à tête fixe. Pour ces applications un temps d'accès jusqu'à 10 ms convient.

— *Grands systèmes :* introduction de mémoires auxiliaires destinées à faciliter les échanges entre la mémoire centrale très rapide et la mémoire de masse à disques plus lente.

Les bulles ayant un temps d'accès de l'ordre de quelques millisecondes et une capacité pouvant atteindre plusieurs mégabits non volatiles conviennent fort bien.

8. LES MÉMOIRES R.A.M. STATIQUES

R.A.M. signifie « random access memory » ou mémoire à accès aléatoire. Cela veut dire que l'on peut atteindre directement n'importe quel point de la mémoire à volonté, grâce son adresse.

Une R.A.M. est une mémoire vive où l'on peut inscrire, lire ou effacer les informations autant de fois qu'on le désire.

Une R.A.M. statique peut être réalisée en technologie bipolaire ou en technologie M.O.S.; elle recourt à la bascule élémentaire par point mémoire, ou bit.

La figure 21-19 donne le schéma d'une bascule en M.O.S.; elle comprend 6 transistors et 2 résistances. Dans certains schémas les M.O.S. de charge T_2 et T_5 sont remplacés par des résistances. La charge de mémoire est maintenue, soit dans T_3, soit dans T_4. Les mémoires réalisées en M.O.S. représentent plus de 80 % des R.A.M. cataloguées.

Ces mémoires sont volatiles, c'est-à-dire que l'information disparaît lorsque l'alimentation est coupée.

Les technologies M.O.S. sont caractérisées, par rapport aux bipolaires :

— par une densité relative plus grande;
— par une vitesse moins importante.

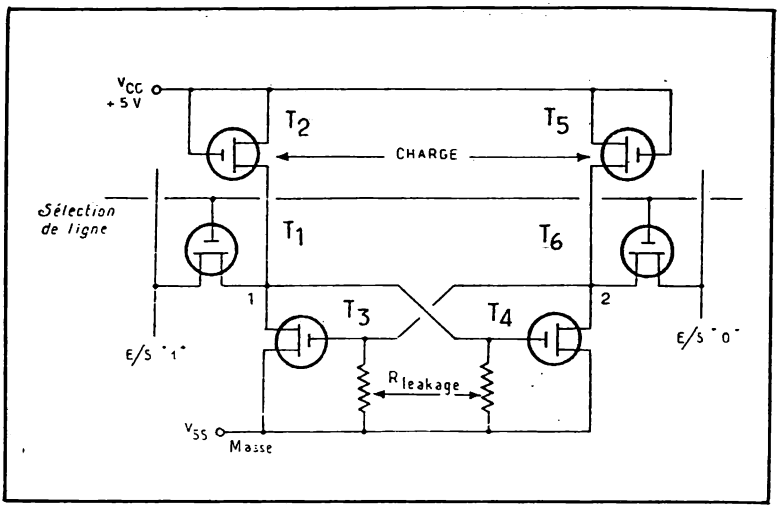


Fig. 21-19. — Bascule de base d'une R.A.M. statique.

Une porte E.C.L. atteint une vitesse de basculement de 0,5 ns. Cependant cette classification devient moins marquée, car les technologies E.C.L. I^2L donnent des surfaces de bascule de plus en plus petites et vont rejoindre les M.O.S. D'autre part les M.O.S. par leurs technologies N.M.O.S - H.M.O.S. - C.M.O.S.- L.O.C.M.O.S. et maintenant V.M.O.S. deviennent de plus en plus rapides.

Avantages des R.A.M. statiques par rapport aux R.A.M. dynamiques

— plus faciles à mettre en œuvre,
— une seule tension d'alimentation : +5 V pour les M.O.S. et les T.T.L. Schottky, −4,5 V pour les E.C.L.,
— moins sensibles aux bruits,
— pas de rafraîchissement, car l'information se présente comme un courant traversant un transistor polarisé. De ce fait elles posent moins de problèmes de mise en œuvre au niveau de la chronologie des divers signaux,
— vitesse élevée; exemple 1 k × 1 en E.C.L. : 13 ns, en *n* M.O.S. 4 k : 55 ns.

Inconvénients des R.A.M. statiques par rapport aux R.A.M. dynamiques

— plus de surface de silicium par point mémoire, elles sont moins denses et plus coûteuses;
— elles consomment plus; exemple : 4 k × 1 : 550 mW et 1 k × 1 = 525 mW en technologie M.O.S., contre 380 mW en 4 k dynamique en M.O.S. également et 275 mW en 64 k.

Circuits auxiliaires

— Sur la pastille d'une R.A.M. statique, l'ensemble des cellules de stockage de l'information n'occupe que 60 % de la surface totale, le reste est réservé aux circuits d'adressage, de décodage et d'amplification de lecture. Ces circuits auxiliaires peuvent fonctionner, soit de façon statique, soit de façon dynamique.

La puissance consommée est constante dans les mémoires entièrement statiques où tous les circuits fonctionnent en permanence.

Elle est réduite au repos où seules les cellules de stockage sont alimentées et plus importantes lors des opérations d'écriture ou de lecture.

Le signal de sélection est beaucoup plus simple pour commander les mémoires entièrement statiques.

Le temps d'accès et le temps de cycle sont égaux dans les mémoires entièrement statiques; ils sont inégaux dans les mémoires semi-statiques.

Utilisations

Le marché des R.A.M. statiques est moins important que celui des R.A.M. dynamiques. Cependant elles permettent une économie de circuits intégrés périphériques au niveau de l'élaboration d'un système. C'est pourquoi elles sont préférées dans les systèmes de moyenne ou de de faible capacité dans lesquels une relativement faible quantité de mémoires est exigée; par exemple dans les petits périphériques et dans les microprocesseurs.

Modèles catalogués

Leur nombre est assez important et il en sort de nouveaux tous les ans. Leur capacité augmente régulièrement grâce aux améliorations apportées à leur technologie.

En E.C.L. on atteint 1 024 bits : en 1024 × 1 ou 256 × 4; en T.T.L. Schottky on va jusqu'à 2 048 bits en 256 × 8.

En M.O.S. on rencontre 4096 bits en 1024 × 4 et 4096 × 1.

Il n'est pas possible de donner quelques caractéristiques détaillées, car elles sont trop différentes selon les origines.

9. LES MÉMOIRES R.A.M. DYNAMIQUES

Dans les mémoires R.A.M. dynamiques les éléments d'information sont stockés dans la capacité grille-substrat du transistor M.O.S. On l'appelle la capacité de structure. Après la charge de cette capacité, le M.O.S. est bloqué; elle conserve sa charge qui s'élimine cependant petit à petit via le courant de fuite source-drain. La constante de temps est suffisamment importante pour qu'une fréquence de travail comprise entre 10 kHz et quelques mégahertz n'introduise aucune perte d'information.

La figure 21-20 montre l'évolution de la cellule mémoire. Une bascule dynamique à quatre M.O.S. s'est transformée en cellule à trois M.O.S. et maintenant à 1 MOS.

Si on désire conserver l'information stockée, il est nécessaire de recharger ces condensateurs; c'est le *rafraîchissement.* Il est assuré par toute une circuiterie autour des cellules de stockage qui envoie une nouvelle charge toutes les 2 ms environ. Lorsqu'une ligne est lue, la sortie de l'amplificateur de lecture est réappliquée à l'entrée d'écriture et simultanément une commande est envoyées à la sélection d'écriture. Il y a donc régénération automatique de l'information mémorisée.

La taille d'une cellule mémoire, a donc diminué en fonction de l'évolution du schéma de 1400 μm^2 à moins de 400 μm^2 en passant du M.O.S. canal *p* à trois transistors jusqu'au M.O.S. canal *n* à 1 transistor et à double couche de silicium polycristallin.

La figure 21-21 montre le gain en surface de la cellule à 1 transistor à simple couche polycristalline et à double niveau. Ainsi les mémoires dynamiques ont une densité plus élevée que celle des mémoires statiques et leur capacité atteint maintenant 64 k bits.

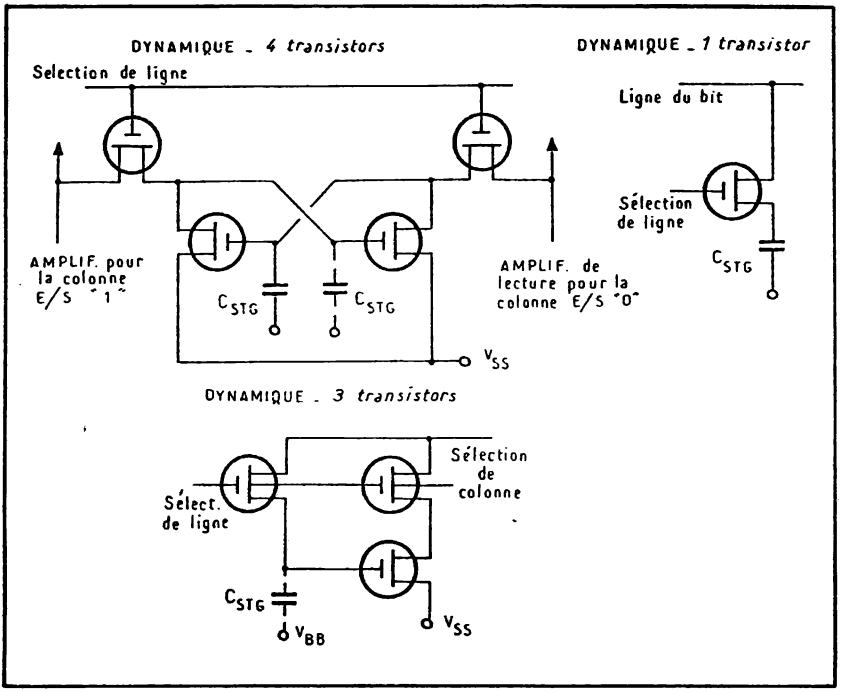


Fig. 21-20. — Évolution des structures des cellules mémoires dynamiques. La charge est stockée dans les consensateurs C_{STG}.

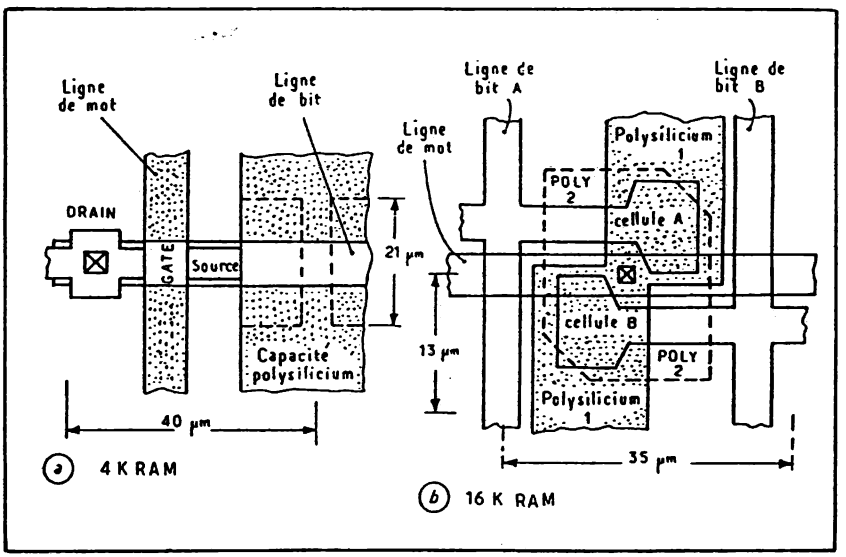


Fig. 21-21. — Cellule mémoire M.O.S. à 1 transistor et simple couche de silicium polycristallin (*a*) et à double couche (*b*).

Caractéristiques :

— alimentation : certains modèles nécessitent trois tensions : + 12 V, ± 5 V; les derniers modèles ne demandent qu'une tension : + 5 V;
— organisation : 16 kbits × 1 et 64 ou 65 kbits × 1 selon les auteurs; en réalité 16 k = 16 384 et 64 k = 65 536 pour les derniers modèles;
— temps d'accès : entre 150 et 300 ns;
— puissance : pour la 64 k : 275 mW en fonctionnement et 30 mW en attente;
— rafraîchissement : 128 cycles de 2 ms.

Ces modèles sont les plus nombreux sur le marché et ils sont utilisés par tous les fabricants d'ordinateurs.

On peut toujours rendre une R.A.M. non volatile en plaçant un petit accumulateur étanche soudé sur la ligne alimentation. Il est chargé lorsque l'appareil fonctionne et il conserve la mémoire R.A.M. en action pendant plusieurs mois, à l'arrêt.

10. LES MÉMOIRES R.O.M.

Une mémoire R.O.M. « read only memory », mémoire à lecture seule est une mémoire morte dans laquelle l'information est enregistrée une fois pour toutes au cours de sa fabrication. Elle ne peut qu'être lue et ne peut en aucun cas être modifiée. Elle sert à conserver les données de la programmation fixe d'un appareil, à générer des caractères alpha-numériques sur un afficheur, à la conversion des codes, etc.

Puisqu'on n'a plus besoin d'écriture leur structure est simplifiée et le point mémoire n'a plus qu'un seul transistor.

Pour mémoriser l'information on agit sur l'épaisseur de la couche d'oxyde. Pour un 0 on laisse une couche de SiO_2 épaisse (1 μm) pour un 1 on prévoit une couche mince (0,1 μm), sous la métallisation de la grille. La tension de seuil étant proportionnelle à l'épaisseur de l'oxyde, on a un courant de drain pour un 1 et pas de courant pour un 0 en alimentant la mémoire avec une tension moyenne non critique.

La programmation des cellules mémoire est effectuée au moyen d'un seul masque en fin de fabrication. Ce masque est réalisé à la demande de l'utilisateur, très simplement par l'ordinateur ayant en mémoire ce circuit.

La pastille comprend, outre les points mémoire, les adresses des informations en x et en y et les amplificateurs de sortie.

Afin que le prix de la R.O.M. ne soit pas trop élevée, il est indispensable que l'utilisateur en commande plus de 1000 à fabriquer en une seule fois.

A peu près toutes les technologies sont employées.

Caractéristiques :

— *Technologie M.O.S.* prise en exemple :

C.M.O.S. - Loc M.O.S. :	16 k : 2048 × 8, temps d'accès : 450 ns.	
Canal N, grille Si :	32 k : 4096 × 8, temps d'accès : 500 ns.	
	64 k : 8192 × 8, temps d'accès : 450 ns.	
	Tension d'alimentation : + 5 V.	

Une 64 k représente 150 000 M.O.S. sur une pastille de 25 mm^2 avec des motifs de 2 μm.

★

11. LES MÉMOIRES PROM, EPROM, EAROM, EEPROM, EEROM...

■ **La mémoire PROM** est une mémoire morte programmable par l'utilisateur électriquement. La souplesse de programmation permet de travailler avec des petites séries et même unitairement quant au programme.

• **Programmation par fusible**

Les interconnexions normales en aluminium sont réduites en largeur sur une fraction de leur parcours en série sur une électrode d'un transistor; c'est le point fusible.

— s'il est intact, le transistor est en service et on dispose d'un O par exemple,

— s'il est coupé, le transistor est hors service et on obtient l'information inverse, un 1 dans cet exemple.

La destruction du fusible est assurée par une rampe de courant de quelques dizaines de mA. L'aluminium fond à 650 °C et ne peut endommager le silicium.

On utilise aussi comme fusible le nickel-chrome et le silicium polycristallin.

• **Programmation par destruction de jonction**

Cette méthode n'a plus l'air d'être beaucoup employée.

Ces mémoires sont réalisables en bipolaire et en M.O.S.

Caractéristiques :

— *en T.T.L. Schottky* avec alimentation + 5 V.
modèles catalogués de 256 K (32 × 8), 1 024 k (256 × 4), 2 048 k (512 × 4), 4 096 k (512 × 8 ou 1 024 × 4), 8 192 k (2 048 × 4) et 16 384 k (2 048 × 8);
temps d'accès : 50 à 100 ns, consommation : 325 à 500 mW.

— *en E.C.L.* avec alimentation : − 5,2 V.
modèles catalogués : 256 k (32 × 8) et 1 024 k (256 × 4);
temps d'accès : 20 à 25 ns, consommation : 600 mW.

— *en C.M.O.S.* avec alimentation entre 5 V et 15 V.
modèle catalogué : 1 k (256 × 4), temps d'accès : 450 ns, consommation : 50 mW en fonctionnement, 0,5 mW au repos.

■ **La mémoire EPROM** est une mémoire morte programmable électriquement et effaçable aux rayons ultra-violets. Elles se reconnaissent au boîtier muni d'une fenêtre en quartz (fig. 21-22).

Les cellules mémoires font appel à la technologie *FAMOS* « floating gate avalanche injection M.O.S. », soit M.O.S. à injection par avalanche dans une grille flottante (fig. 21-23). Le M.O.S. comprend une grille flottante supplémentaire en silicium polycristallin qui n'est pas reliée au circuit extérieur. Elle est surmontée par la grille normale, également en silicium polycristallin. L'isolement est assuré par deux couches de SiO_2, plus une passivation de surface également en SiO_2.

Pour programmer cette cellule on porte la grille de commande à une tension fortement négative pour un M.O.S. canal *p* et à une tension fortement positive pour un M.O.S. canal *n*. Dans la figure 21-23 le M.O.S. canal *n* est polarisé par + V_G pour l'écriture du point mémoire. Grâce au champ électrique créé les lacunes sont repoussées vers le substrat et les électrons se massent en surface du silicium formant le canal *n*. Le champ électrique est suffisant pour faire passer les

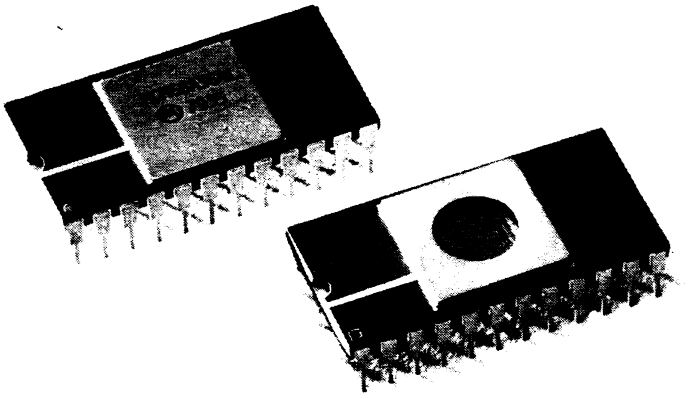


Fig. 21-22. — Boîtier avec fenêtre en quartz d'une EPROM 64 k *Motorola* effaçable par ultra-violet, comparé avec le boîtier d'une mémoire ROM 64 k.

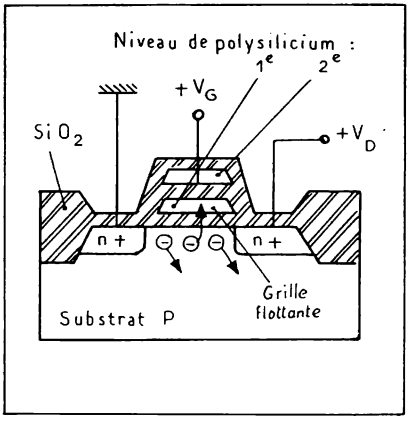


Fig. 21-23. — Principe de la cellule FAMOS-EPROM.

électrons au travers de la couche de SiO_2 mince par effet tunnel. Ils sont piégés dans la grille flottante.

Comme cette grille est parfaitement isolée, elle ne peut se décharger. On obtient une mémoire non volatile dont la charge est garantie 10 ans à 70 °C par certains fabricants.

La programmation consiste à appliquer une impulsion de quelques millisecondes de sens convenable en fonction de la polarité du canal pour provoquer l'avalanche et à adresser la mémoire point par point.

On obtient des cellules ayant ou n'ayant pas d'électrons captifs dans la grille flottante, ce qui modifie la tension de seuil du courant drain-source. Il devient permanent dans les cellules qui gardent ces charges électriques.

Pour effacer cette mémoire, il faut la débrancher du circuit et la placer à 2,5 cm d'un tube à ultraviolet spécial dont la longueur d'onde est de 2 537 Å

(253,7 nm). La durée est fonction de la puissance de la lampe et de la surface du circuit; il faut 12 à 15 Ws/cm^2. En pratique l'opération dure de 5 à 30 mn. L'effacement ne peut être sélectif et il affecte toute la mémoire. Le bombardement énergique de photons crée autant de paires-électrons-lacunes qui déchargent les grilles isolées.

Il faut ensuite reprogrammer la mémoire électriquement. La technologie M.O.S. est la seule qui puisse être employée.

Caractéristiques :

— 2 048 bits (256 × 8), alimentation : − 9 V et + 5 V, programmation : tension négative sur le drain − 47 V et tension négative sur les sorties à programmer − 47 V-V_{GG} = − 35 V, largeur de l'impulsion de programmation : 3 ms.

— 8 192 bits (1 024 × 8), alimentation : + 12 V et ± 5 V, temps d'accès 300 ns. Après chaque opération d'effacement tous les bits de la mémoire sont à l'état « 1 » (état haut). Les données sont introduites en programmant les « O » dans les positions désirées.

— 16 384 bits (2 048 × 8), alimentation : + 5 V, temps d'accès 350 ns. La tension de programmation est de + 25 V par une impulsion de 50 ms. Les adressés peuvent être programmées individuellement, séquentiellement ou par accès aléatoire. Puissance en mode actif : 132 mW. D'autres modèles atteignent 32 k et 64 k.

■ Les mémoires EAROM, EEPROM, EEROM

Ces diverses dénominations recouvrent des variantes de mémoires programmables et effaçables électriquement. C'est un avantage, car il n'est plus nécessaire de débrancher la mémoire du circuit pour l'effacer.

Ces circuits reposent sur la mémoire M.N.O.S. « Metal Nitride Oxyde Silicone ». C'est-à-dire que la zone de grille du silicium est recouverte par une mince couche de SiO_2, puis par une couche de Si_3N_4 et enfin par la grille en aluminium.

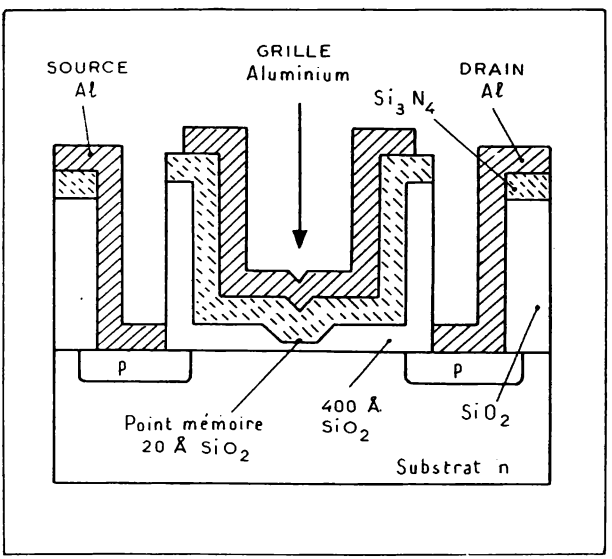


Fig. 21-24. — Cellule mémoire M.N.O.S. de General Instrument.

Plusieurs variantes ont vu le jour. Signalons le *Texas Instruments,* le DIFMOS *« Double Injection en grille flottante M.O.S. »,* le *Tri-gate General Instrument* et le *Flotox « Floating gate Tunnel Oxyde »* de *Intel.*

L'une des difficultés à vaincre pour réaliser de telles mémoires réside dans l'obtention de couches minces d'oxyde d'une qualité parfaite. En effet plus elle est mince et moins on a besoin d'une tension élevée pour obtenir l'effet tunnel d'écriture.

La cellule *M.N.O.S.* de *General Instrument* est donnée sur la figure 21-24. Il s'agit d'un M.O.S. canal *p.* La couche de SiO_2 a une épaisseur de 40 nm, sauf à un endroit, le point mémoire, où elle n'a seulement que 2 nm. Avec une impulsion d'écriture de − 30 V pendant 1 ms on obtient une charge suffisante de la couche de Si_3N_4 pour former un point mémoire. L'effacement nécessite une impulsion positive de 10 ms sur la grille. Le temps de lecture pour une mémoire 4 k (1 024 × 4) est de 950 ns.

En principe une cellule M.N.O.S. chargée est conductrice en permanence ou avec une tension de seuil très basse et la cellule non chargée est bloquée avec une tension de seuil élevée.

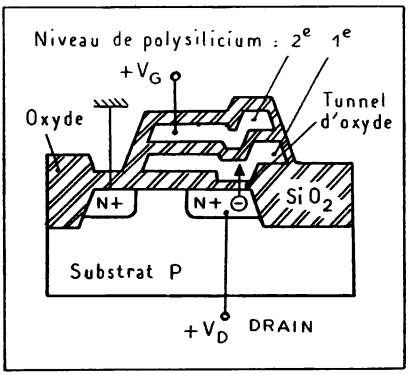


Fig. 21-25. — Cellule mémoire Flotox d'Intel.

Le point mémoire de *Intel « Flotox »* est donné sur la figure 21-25. Il est très semblable au schéma *« Famos »* car il ne comprend pas de couche de Si_3N_4, mais une grille flottante en silicium polycristallin et une grille normale. L'isolement est en SiO_2.

La couche d'oxyde est fortement amincie à l'endroit où les charges doivent la franchir par effet tunnel. La forme des grilles facilite la capture des électrons.

Il s'agit d'une cellule à canal *n.* Si on applique une tension + V_G à la grille supérieure et si la tension + V_D est nulle, la grille flottante est couplée capacitivement au potentiel positif. Les électrons sont attirés, via le tunnel d'oxyde, vers la grille flottante. A l'inverse, un potentiel positif appliqué au drain lorsque la grille est à la masse inverse le processus et la cellule est déchargée. *Intel* estime que le nombre de cycles effacement-réinscription se situe entre 10^4 et 10^6. Cette cellule est réalisée en technologie H.M.O.S.

Le fonctionnement de la cellule *Flotox* est décrit sur la figure 21-26. Deux transistors composent chaque cellule; celui du bas est l'élément mémoire, celui du haut le protège et pourvoit à l'adressage.

L'effacement est représenté en (*a*). Les lignes de sélection et de programme sont portés à + 20 V et les colonnes mises à la masse; de ce fait les électrons vont charger les grilles flottantes. Cet effacement peut se faire par octets, par blocs ou pour le circuit entier, selon sa conception et l'adressage.

L'écriture est donnée en (*b*). La ligne sélectionnée est portée à + 20 V, alors que la ligne de programme est à 0 V. Les colonnes sont portées à + 18 V ou à

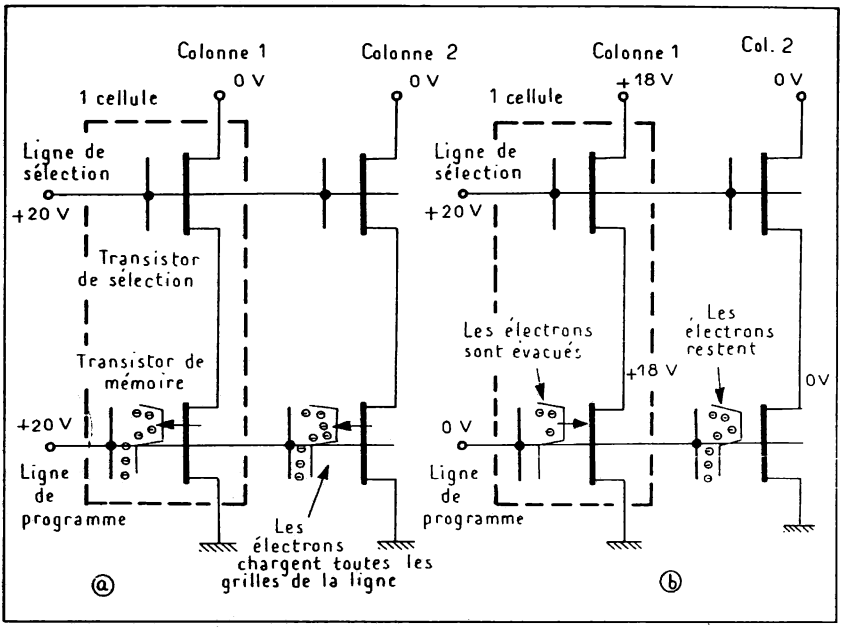


Fig. 21-26. — Cellule Flotox complète : *a*) en effacement; *b*) en écriture.

0 V selon la sélection effectuée. Sous + 18 V la grille flottante se décharge. La lecture se fait en rendant positives (+ 5 V) les lignes de sélection et de programme. Selon que la grille flottante est chargée ou non la cellule est conductrice ou bloquée.

Ce circuit ne nécessite que deux tensions positives 5 V et 20 V. La modification d'un seul octet demande 20 ms. L'effacement complet de la mémoire se fait en 10 ms.

Il y a peu de modèles commercialisés actuellement de ce type de mémoire. S'il se répand il pourrait devenir une mémoire RAM non volatile.

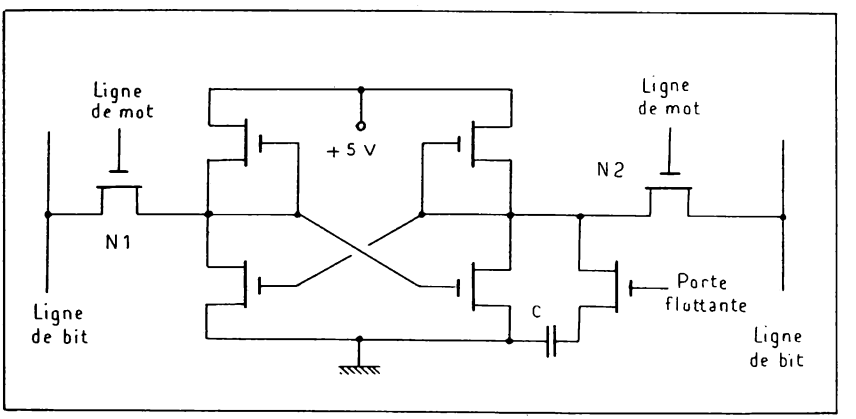


Fig. 21-27. — Cellule de base de la EEPROM de Xicor.

Ainsi *XICOR Inc.* vient de lancer une telle mémoire dont le schéma de principe est donné sur la figure 21-27. On reconnaît la bascule traditionnelle des mémoires vives avec ses charges actives. La grille flottante ainsi que le condensateur n'interviennent pas en fonctionnement normal. Lorsque la tension unique (+ 5 V) est appliquée la mémoire se comporte comme une RAM classique. Lorsque cette tension est coupée le contenu de la RAM est transféré dans la mémoire EEPROM constituée par la grille flottante en appliquant un niveau logique à l'entrée mémorisation. Le transistor M.O.S. placé en série avec le condensateur se trouve alors saturé ou bloqué. Dans le premier cas, au moment où la tension est réappliquée, du fait du condensateur, la tension de N_2 croît plus lentement qu'en N_1; la bascule se verrouille sur un niveau 0 en N_2 et un niveau 1 en N_1. Il se produit l'inverse lorsque le transistor est bloqué. C'est la capacité qui a permis la charge de la grille flottante. Elle oriente convenablement la bascule au moment de la remise en route de l'appareil. La mémoire est non volatile et n'a pas besoin de rafraîchissement.

Pour cette mémoire, une simple impulsion appliquée à la broche « rappel » suffit pour le transfert de l'EEPROM à la RAM en quelques millisecondes.

12. LES MICROPROCESSEURS

■ PRINCIPE DU MICROPROCESSEUR

Le microprocesseur ne constitue pas une technologie différente de celles qui ont été étudiées pour les circuits intégrés en général. C'est un assemblage de circuits exécutant les fonctions de l'unité centrale de traitement (CPU-central processing unit) d'un ordinateur. Ces circuits peuvent être réalisés en technologie M.O.S. ou en technologie bipolaire. La pastille intégrée d'un microprocesseur doit contenir :

— *Une unité arithmétique et logique ou ALU :* elle exécute toutes les opérations. Elle se compose d'un additionneur, d'un décaleur, d'un complémenteur et de portes logiques diverses.

— *Une unité de décodage des instructions et de commande d'exécution :* elle cadence l'exécution des instructions sous le pilotage d'une horloge externe, en mettant successivement en service les circuits utiles.

— *Des mémoires temporaires, les registres :* ils sont au nombre de trois :
  — le compteur ordinal qui stocke l'adresse de la prochaine instruction;
  — le registre d'instructions qui mémorise l'instruction en cours d'exécution;
  — l'accumulateur qui stocke des données et des résultats de façon provisoire.

— *Des bus :* ce sont des voies de liaison en parallèle.

Cette structure est la plus simple; en réalité elle est plus complexe, car il s'y ajoute surtout des registres et des piles d'adresses, souvent des circuits tampon, des entrées-sorties à mémoire à verrouillage, etc.

Chaque fabricant organise l'architecture du microprocesseur en fonction de la surface disponible sur le silicium grâce aux progrès de l'intégration L.S.I. et

V.L.S.I. Le nombre de fonctions intégrées sur une même pastille augmente chaque année. Plus il y en a, moins on a besoin de circuits périphériques et plus l'ensemble se simplifie.

Puisque l'unité centrale contient tous les circuits nécessaires, il faut pouvoir ne mettre en service que ceux dont on a besoin à un instant donné et bloquer les autres. Il faut également organiser la bonne circulation des informations et mettre en service les circuits d'accès correspondants. C'est le rôle dévolu au programme.

Chaque instruction du programme en langage machine et en binaire est décodée par les circuits qui gouvernent l'ensemble des organes du C.P.U.

■ TECHNOLOGIES UTILISÉES

Elles conditionnent la rapidité, la consommation et la facilité d'emploi. Le tableau ci-après donne pour chaque technologie, le temps mis pour effectuer une addition et la consommation totale de la pastille du microprocesseur. Il existe des modèles composés de plusieurs pastilles, la consommation est celle d'une pastille multiplié par leur nombre; ce n'est le cas que pour les technologies bipolaires qui n'ont pas atteint le degré d'intégration des M.O.S.

Technologie	Addition en :	Consommation typique par pastille
P.M.O.S.	10 μs	1 W
N.M.O.S.	2 μs	0,5 W
C.M.O.S.	4 μs	0,01 W
S.O.S.	2 μs	0,01 W
I^2L	2 μs	0,1 W
E.C.L.	0,1 μs	1 W
T.T.L.S. Schottky .	0,5 μs	0,8 W

La plus rapide est la E.C.L. (par exemple M.E.C.L. 10 800 Motorola), mais sa consommation est importante.

Les N.M.O.S. et C.M.O.S. sont les plus économes en consommation, ce qui est important pour les appareils autonomes, portables, aérospatiaux. Ils permettent une réduction du volume des alimentations et une plus grande compacité. Du reste, la très grande majorité des circuits nouvellement sortis sur le marché sont en technologie N.M.O.S. et ses dérivés.

La facilité d'emploi est meilleure avec les circuits à plus forte densité d'intégration; c'est-à-dire avec les N.M.O.S. Certains modèles comprennent même les mémoires RAM et ROM intégrées sur la même pastille.

■ LONGUEUR DU MOT

La longueur du mot traité s'échelonne entre 2 bits et 32 bits :

— *le 2 bits* en pastilles juxtaposables en bipolaire a pratiquement disparu;

— *le 4 bits* est adopté si on travaille en décimal codé binaire (B.C.D.), puisqu'un digit décimal est codé par un mot de 4 bits;

— *le 8 bits* est nécessaire pour les appareils adoptant le code ASCII alphanumérique à 64 possibilités; qui nécessite 8 bits pour transmettre ce code. Les nouveaux microprocesseurs sont organisés en mots de 8 bits, ils doivent convenir pour la grande moitié des applications;

— *le 12 bits* n'est pratiquement pas représenté, cependant il peut être intéressant dans l'industrie, où des conversions analogiques-numériques importantes sont à effectuer;

— *le 16 bits* est intéressant car il permet une simplification de la programmation dans les appareils destinés aux problèmes généraux de gestion et aux calculs scientifiques;

— *le 32 bits* apparaît sur quelques catalogues.

■ ARCHITECTURE DU MICROPROCESSEUR

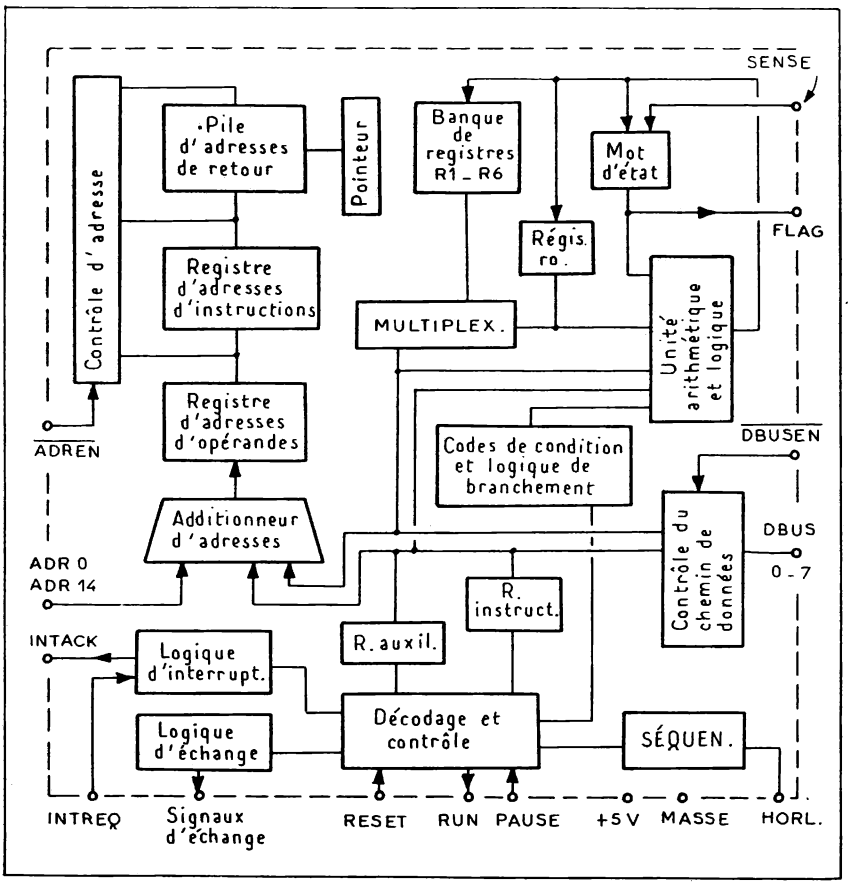


Fig. 21-28. — Architecture du microprocesseur 2650 *R.T.C.*

L'architecture c'est la constitution du microprocesseur, le nombre de ses registres, s'il dispose d'une pile d'adresses, d'un pointeur de pile. Ces détails interviennent sur la facilité d'emploi et de programmation. La longueur du programme en dépend, d'où la vitesse d'exécution. La vitesse apparente réelle d'un microprocesseur n'a que peu à voir avec la fréquence d'horloge adoptée et avec sa technologie. Elle est donnée par le nombre de cycles d'horloge nécessaires pour réaliser une opération. Si grâce à certains circuits intégrés supplémentaires l'opération est obtenue en un cycle d'horloge, au lieu de dix ou de vingt cycles, cette apparente complication est grandement rentable.

On rentre là dans le domaine du logiciel qui sort du cadre de cet ouvrage.

■ DIFFÉRENTS MODÈLES

Il ne peut être question de décrire tous les microprocesseurs catalogués, ni même d'en ressortir les grandes lignes étant donné la variété des fonctions intégrées sur la pastille.

Il faudrait tenir compte des circuits périphériques nécessaires pour leur emploi pratique. Les fabricants proposent pour leurs microprocesseurs des cartes pour le développement, pour les tests et la mise au point, pour l'enseignement, etc.

A titre d'exemple, nous ne décrirons sommairement que le microprocesseur M.O.S. de la famille 2650 *R.T.C.*

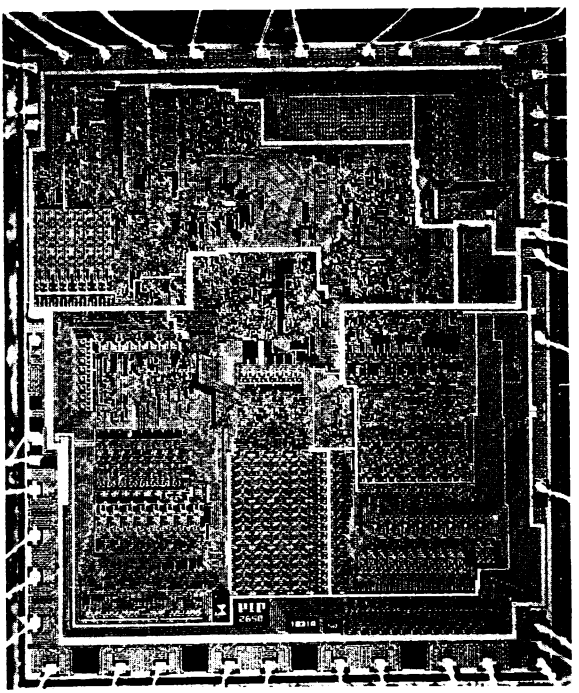


Fig. 21-29. — Photographie de la pastille du microprocesseur 2650 *R.T.C.* (surface 36 mm²).

L'architecture interne est donnée sur la figure 21-28 et la photographie de la pastille de 36 mm², sur la figure 21-29.

• **Caractéristiques du microprocesseur 2650**
- — microprocesseur 8 bits,
- — technologie M.O.S. canal *n*, grille silicium, seuil basse tension, double implantation ionique,
- — une seule alimentation : + 5 V,
- — faible consommation : 525 mW max,
- — horloge monophasée, compatible T.T.L.,
- — fréquence maximale : 1,25 à 2 MHz,
- — temps de cycle : 2,4 et 1,5 μs,
- — boîtier D1L standard 40 broches.

Interfaces
- — entrée et sortie compatible T.T.L.,
- — bus de sortie trois états facilitant l'accès direct mémoire,
- — interface mémoire et périphérique asynchrone,
- — possibilité d'entrée-sortie directe ou sur 8 bits parallèles.

Architecture
- — bus de données 8 bits, bidirectionnel, trois états,
- — bus d'adresse 3 états séparés,
- — adressage direct de 32 768 mots possibles,
- — structure interne 8 bits parallèles,
- — registres généraux de 8 bits, tous adressables,
- — pile d'adresses de retour interne de 8 niveaux,
- — les sous-programmes d'interruption peuvent être logés en un quelconque endroit de la mémoire,
- — additionneur séparé pour un calcul d'adresse rapide.

13. LES MICRO-ORDINATEURS

Un micro-ordinateur est composé :

— *d'un microprocesseur* qui effectue les opérations de calcul et de contrôle du processus; c'est l'unité centrale de traitement C.P.U.

— *d'un ensemble de circuits* conçus en fonction du programme spécifique de l'application. Comme dans de nombreuses applications on rencontre un certain nombre de circuits de base, il est normal de les intégrer sur une même pastille de silicium. Ce sont ces circuits intégrés qui sont appelés dans les catalogues des micro-ordinateurs. Ils comprennent généralement :

— *le programme* mis en mémoire *ROM* s'il est définitif, ou en mémoire EPROM s'il peut être modifié;
— *la mémoire active RAM* qui stocke provisoirement les informations et les résultats partiels de calcul. Si on désire stocker toutes les informations du programme en cours, il faut prévoir une mémoire de masse, telle que disquette, disque ou bande;
— *une horloge* si elle n'est pas comprise dans le microprocesseur; elle donne le rythme de la succession des opérations;
— *les circuits d'entrée/sortie* en provenance et vers les périphériques et le microprocesseur, via le *« Bus »*. C'est un groupe de conducteurs étudié pour le transfert des informations en parallèle;
— éventuellement d'une *logique additionnelle.* On obtient le schéma de la figure 21-30.

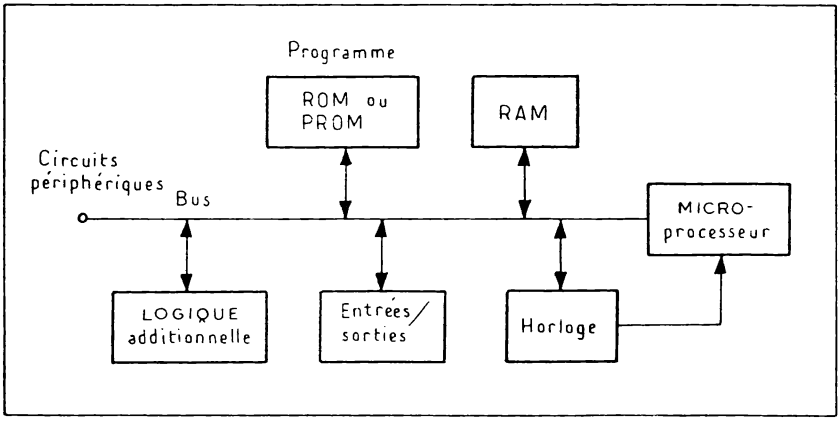
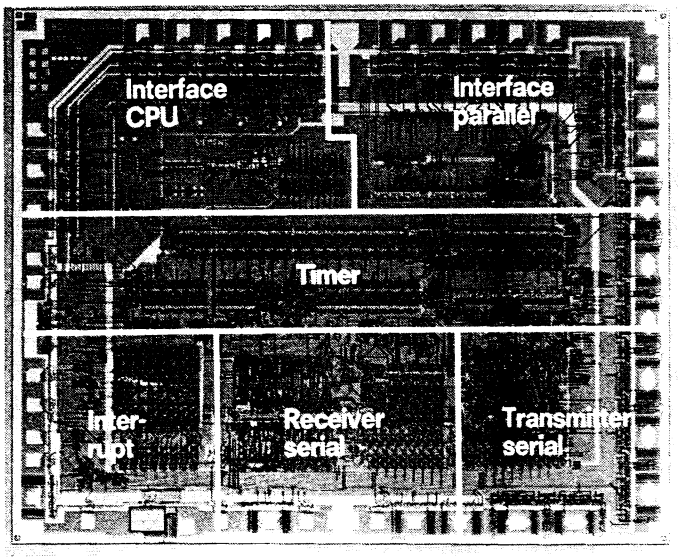


Fig. 21-30. — Composition schématique d'un micro-ordinateur.

Bien entendu les circuits micro-ordinateurs doivent être prévus en fonction du microprocesseur auxquels ils sont associés. En particulier la longueur du mot doit être la même. Ils sont en général organisés en mots de 8 bits. Ces circuits intégrés sont du type M.O.S. canal *n* à grille aluminium ou à grille silicium à haute intégration (L.S.I. et V.L.S.I.), une seule alimentation : + 5 V.

Pour réaliser une application le microprocesseur et le micro-ordinateur sont placés sur une carte qui groupe tous les périphériques nécessaires. Certaines cartes standard sont cataloguées prêtes à l'emploi, ce qui simplifie les études et la mise au point.



— *Différents modèles*

En parcourant les catalogues on trouve un certain nombre de circuits monolythiques micro-ordinateurs :

— pour traitement de signal analogique en temps réel, durée du cycle d'instruction : 400 ns;

— contenant : 1 processeur parallèle 8 bits, 1 mémoire de programme ROM 1 k octets, 1 mémoire de données RAM de 64 octets, 27 broches entrée/sortie, 1 horloge compteur 8 bits, durée du cycle d'instruction : 2,5 μs;

— contenant des circuits réduisant considérablement le nombre de circuits périphériques pour réaliser un micro-ordinateur. C'est par exemple le SAB 8256 *Siemens* dont la pastille est donnée sur la figure 21-31.

Il est appelé MUART (Microprocesseur Universal Asynchronous Receiver - Transmitter). On voit les différents circuits groupés sur la même pastille.

— *Applications*

Les applications des microprocesseurs et des micro-ordinateurs sont si étendues qu'il est impossible de les citer toutes. Bientôt on rencontrera ces circuits partout, aussi bien dans les matériels professionnels, militaires, spatiaux, industriels, commerciaux, bancaires que grand public.

CHAPITRE XXII

LES RÉSISTANCES NON LINÉAIRES A PROPRIÉTÉS SEMICONDUCTRICES

1. LES RÉSISTANCES A COEFFICIENT DE TEMPÉRATURE NÉGATIF (C.T.N.)

Ces thermistances sont constituées par des oxydes céramiques homogènes frittés à haute température. Elles se présentent sous la forme de disques ou de bâtonnets dont la masse se situe entre le milligramme et quelques grammes. Elles sont protégées par un vernis, un enrobage plastique ou par un tube de verre.

Alors que la résistance des métaux purs augmente avec la température de 0,4 %/°C environ, celle des C.T.N. décroit rapidement entre 3 et 5,5 %/°C à la température ambiante.

▪ Caractéristiques

La caractéristique de la résistance en fonction de la température d'une C.T.N. est donnée par la formule :

$$R = Ro \cdot e^{B\left(\frac{1}{T} - \frac{1}{To}\right)}$$

R est la valeur de la résistance de la C.T.N. à la température de fonctionnement désiré en °K
R_0 est la valeur de cette résistance à 300 °K (25 °C)
e base des logarithmes népériens ($e = 2{,}718$)
T température de fonctionnement en °K
T_0 =300 °K
B est l'indice de sensibilité thermique entre 2 000 et 5 000.

Le coefficient de température est :

$$\alpha = \frac{1}{R} \cdot \frac{\Delta R}{\Delta T} \text{ ou } \alpha = -\frac{B}{T^2}$$

La variation de la température ΔT due à l'échauffement de la C.T.N. est proportionnelle à sa dissipation :

$$\Delta T = \frac{P}{C}$$

P en mW lorsque C est la constante de dissipation thermique en mW/°C.

Le courant maximal admissible ne doit pas porter la C.T.N. à une température supérieure à 100 °C pour les disques et 300 °C pour les modèles sous boîtiers, ou en tubes de verre. Les catalogues donnent la valeur de la résistance R_0 à 300 °K (25 °C)), ainsi que celle de B. Les courbes de la figure 22-1 permettent d'obtenir la valeur de R à la température T (R.T.) dè fonctionnement.

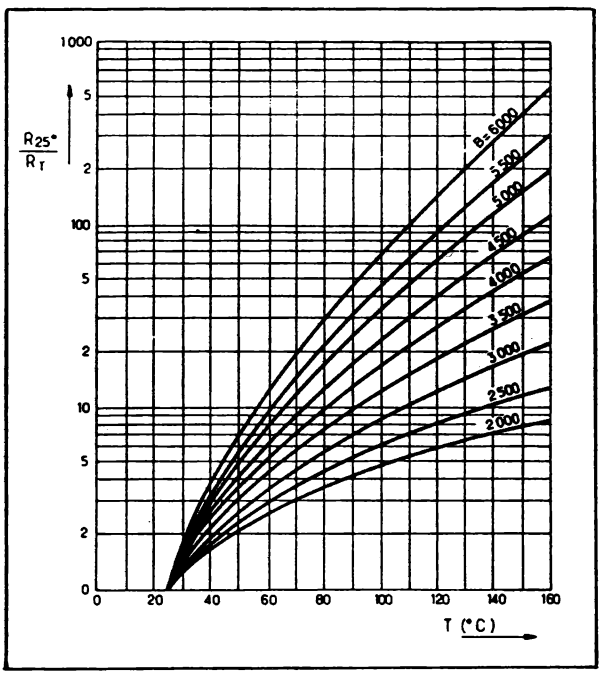


Fig. 22-1. — Calcul de la valeur R_T d'une C.T.N. à une température T °C, lorsque R_{25} et B sont connus.

La figure 22-2 donne la relation entre la *différence de potentiel* aux bornes d'une C.T.N. *et le courant* qui la traverse, lorsque ce dernier produit un échauffement de l'élément considéré. Cette représentation en double échelle logarithmique permet de réunir sur un même graphique les grandeurs suivantes : V, I, W et R. Cette caractéristique est relevée pour une température ambiante constante, en air calme et lorsque l'équilibre thermique est réalisé. Pour de très faibles courants l'échauffement est négligeable et la tension croît proportionnellement à l'intensité. Si le courant augmente, la température de l'échantillon dépasse celle de l'ambiance, provoquant ainsi une diminution de la résistance. La température correspondant à la tension maximale ne dépend que de la valeur de B du matériau et non de la résistance à cette température.

La *constante de dissipation* est :

$$W = C(T - T_0) = VI$$

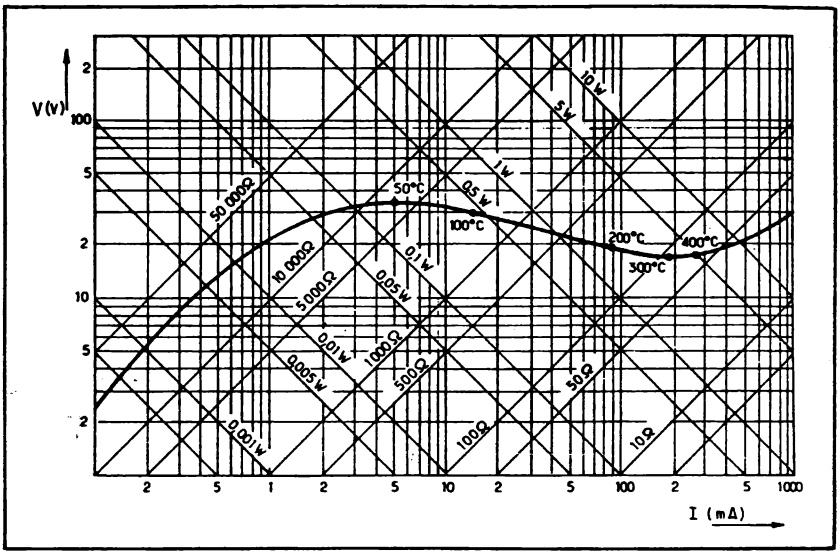


Fig. 22-2. — Caractéristique tension-courant d'une thermistance. C.T.N.

W est la puissance statique, T et T_0 sont les températures absolues de la thermistance et de l'ambiance; C est le coefficient de la dissipation thermique, c'est-à-dire la puissance nécessaire pour élever la température de la C.T.N. de 1 °C en air calme.

La *constante de temps thermique* est le temps nécessaire pour qu'une thermistance en air calme à la température t_1 et portée, par le passage du courant, à la température t_0, revienne, après interruption brusque du courant, à la température $t_1 + 0{,}368\ (t_0 - T_1)$. La figure 22-3 donne cette courbe pour deux échantillons miniatures. On voit que ce temps est de l'ordre de 10 s pour ces modèles; il peut atteindre 100 et même 200 s pour des types bâtonnets dont la masse est plus importante.

La *tolérance* sur la valeur nominale de résistance à 25 °C est de ± 20 %. Aux températures élevées cette tolérance peut être un peu plus large. Une tolérance plus serrée n'apporte pas un avantage appréciable lors du fonctionnement des circuits correspondants.

L'abaque de la figure 22-4 permet de calculer le comportement des thermistances pour une température ambiante supérieure à 25 °C, en fonction de B (°K) et du rapport R à 25 °C sur R_T.

Recommandation : Il ne faut jamais monter deux C.T.N. en parallèle pour obtenir une dissipation plus importante, un des éléments pouvant être surchargé et l'autre rester froid.

■ DIFFÉRENTS MODÈLES

• **Thermistances de compensation et de mesure.** — Elles sont soumises à des charges électriques faibles qui évitent pratiquement tout échauffement propre. La valeur de la résistance n'est donc fonction que de la température ambiante.

Elles servent à compenser les dérives en température des résistances à coefficient positif et à stabiliser les points de fonctionnement dans des circuits transis-

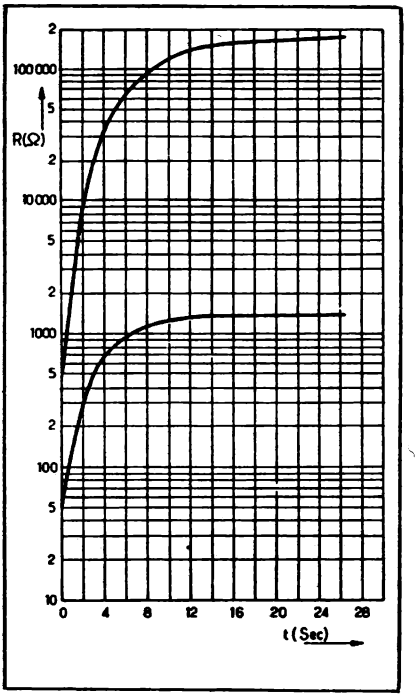


Fig. 22-3. — Courbes de refroidissement de 2 thermistances miniatures, en air calme.

torisés. Elles permettent, d'autre part, la mesure et la régulation de températures.

Pour la compensation de la dérive en température d'éléments à coefficient de température positif, on monte la thermistance en série avec l'élément; par exemple : les bobinages d'instruments de mesure ou de relais.

Lorsque la plage de température ne dépasse pas 25 °C, la thermistance seule est suffisante. Sa résistance est environ 10 % de celle de l'élément. Pour les variations de température plus importantes, il est conseillé de brancher en parallèle sur la thermistance, une résistance stable en température.

Des modèles ont été conçus pour la mesure ou la régulation de température, soit à l'air libre, soit dans un liquide. Leurs dimensions très réduites et leur coefficient de température dix fois supérieur à celui d'un thermomètre à résistance de platine sont deux facteurs très intéressants.

• **Thermistances de démarrage.** — Elles sont soumises à des charges électriques élevées et leur résistance diminue fortement par suite de leur échauffement propre. La rapidité de la diminution de résistance est d'autant plus grande que la charge est plus importante et que la masse de la thermistance est plus petite. Elles sont utilisées pour absorber des surcharges en courant qui se produisent lors du branchement d'un circuit de chauffage de tubes, de lampes à incandescence, de moteurs miniatures, etc.

Elles permettent aussi de réaliser des temporisations définies de l'attraction ou de la retombée de relais. On obtient des temps de réponse compris entre 0,1 et plusieurs secondes. La thermistance est branchée en série avec la bobine du relais, pour obtenir une temporisation à l'attraction. On la branche en parallèle avec la bobine pour une temporisation de la chute du relais.

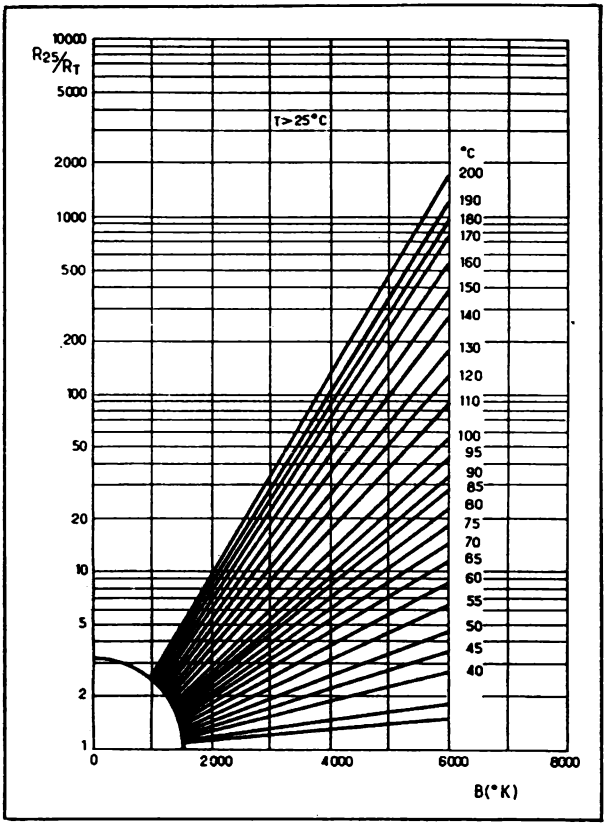


Fig. 22-4. — Caractéristiques générales des thermistances. C'est le rapport R_{25}/R_T en fonction de B pour différentes températures.

• **Thermistances de régulation.** — Elles sont traversées par un courant important et elles sont utilisées pour la stabilisation d'amplitude des amplificateurs. Elles peuvent également servir à la stabilisation de tensions faibles. Dans ce cas, on branche en série une résistance de charge qui absorbe les variations de tension avec la thermistance. Si la résistance en série a une valeur d'environ 1 % de la résistance R_{25} de la thermistance la somme des tensions aux bornes est stabilisée à 10 % près pour une variation de courant de 1 à 10. Les thermistances ont l'avantage, par rapport aux diodes zener, de ne pas donner naissance à des harmoniques et de permettre, ainsi, de réguler de larges bandes de fréquences. Ce n'est qu'en dessous de 20 Hz qu'apparaît une distorsion qui croît lorsque la fréquence diminue. Elle est provoquée par une légère variation de l'échauffement de la thermistance pendant une demi-période, ce qui entraîne une variation de sa résistance; c'est le facteur de distorsion thermique.

Pour la mesure du vide et pour les mesures de puissance à haute et très haute fréquence, on utilise des perles nues de thermistances de régulation.

• **Thermistances à chauffage indirect.** — Elles permettent de résoudre des problèmes de régulation dans des appareils électroniques, surtout lorsque le poste de commande est séparé de l'appareil. Elles sont utilisées comme régulatrices de niveau et en remplacement d'éléments régulateurs mécaniques. Combinées avec des relais sensibles, elles peuvent également provoquer des impulsions de commande. La commande de la thermistance à chauffage indirect n'est possi-

ble que si sa puissance de dissipation est inférieure à la puissance de chauffage.

Les différents types de thermistances sont présentés sous la forme de perles, de bâtonnets, de disques. Les perles miniatures sont souvent protégées par une ampoule de verre.

Les bâtonnets admettent une puissance maximale de plusieurs watts. Leur valeur ohmique à 25 °C peut atteindre 150 kΩ.

Les disques ont une dissipation maximale plus faible atteignant le watt, leur valeur ohmique à 25 °C ne dépasse pas 1 300 Ω pour 1 W et 150 kΩ pour 0,5 W.

Les perles miniatures n'admettent que quelques milliwatts, par contre leur valeur ohmique à 25 °C peut être élevée, jusqu'à 470 kΩ.

2. LES RÉSISTANCES A COEFFICIENT DE TEMPÉRATURE POSITIF (C.T.P.)

Ce type de thermistance est constitué par une céramique à base de titanate de baryum ($BaTiO_3$) non conducteur, dopée avec des impuretés telles du dioxyde de titane, du pentoxyde de niobium, etc. Le mélange est broyé, chauffé, pulvérisé, extrudé en forme de disques, et séché. Les disques sont ensuite frittés par chauffage dans une atmosphère oxydante, selon un rapport critique temps/température, afin de leur donner la valeur voulue de leur résistance à 25 °C, ainsi que la température du point de Curie désirée.

Les connexions sont soudées directement sur les deux faces des disques qui sont, enfin, protégés par un vernis.

■ CARACTÉRISTIQUES

• Point de Curie

Le titanate de baryum est un matériau ferro-électrique; il en résulte qu'une polarisation électrique se traduit par une hystérésis à la température ambiante et par une saturation sous des champs intenses. La constante diélectrique atteint une valeur maximale à proximité du point de Curie (115 °C – 120 °C), puis elle décroît (fig. 22-5). Cette courbe montre comment est obtenu le coefficient de température positif.

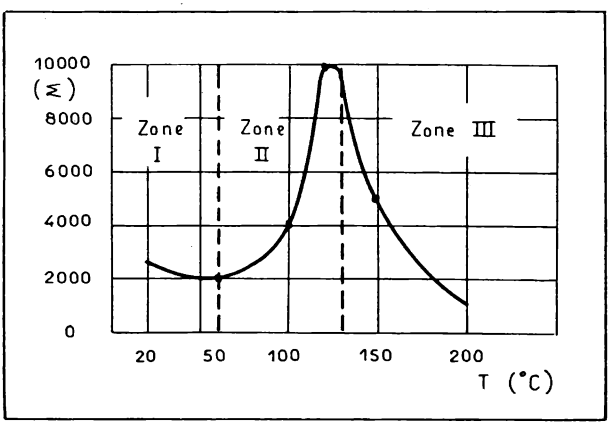


Fig. 22-5. — Constante diélectrique Σ du titanate de baryum en fonction de la température, pour une intensité du champ électrique appliqué de 10 V/cm.

Les impuretés de dopage rendent le mélange semiconducteur du type *n*, avec une résistivité de l'ordre de 30 Ω.cm à 25 °C.

La variation de la constante diélectrique entraîne celle de la résistance. Dans la zone I, le coefficient de température est légèrement négatif, cette zone est située en deçà du point de transformation cristalline. La zone II représente le passage du système cristallin tétragonal au système cubique à une température bien précise. Le coefficient de température est fortement positif, c'est la zone d'utilisation. Dans la zone III la structure cristalline cubique est stable, le coefficient de température redevient négatif; l'échauffement de la résistance devient cumulatif et entraîne sa destruction.

- **Courant maximal admissible**

Lorsqu'on connaît la dissipation de puissance D par degré et la caractéristique $R = f(T)$, il est aisé de déterminer le courant maximal I_m, à une température ambiante T_{amb}.

Par définition, le coefficient de dissipation est :

$$D = \frac{dP}{dT} \text{ en W/°C} \quad \text{ou} \quad P = RI^2$$

$$I_m = \sqrt{D \cdot \frac{(T_m - T_{amb})}{R_m}}$$

R_m = valeur de la résistance au point I maximal (I_m);
T_m = température maximale pour I_m et R_m.

La courbe I.V est tracée pour une température ambiante donnée. Les échelles sont logarithmiques.

La figure 22-6 donne en exemple la courbe pour un modèle R.T.C. Il existe une tension limite à ne pas dépasser, sous peine de claquage de la résistance.

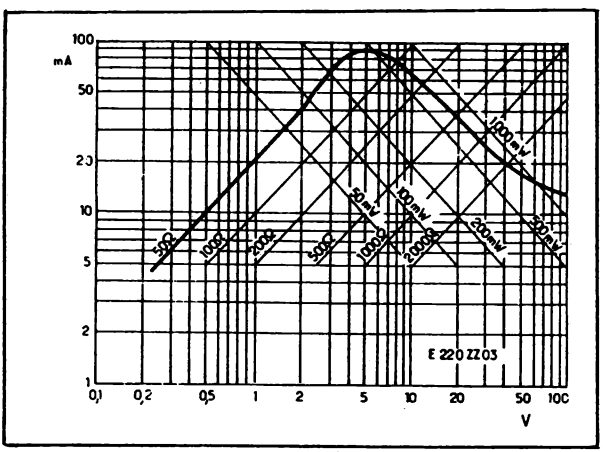


Fig. 22-6. — Courbe de l'intensité en fonction de la tension, de la puissance et de la valeur nominale pour une C.T.P. de *R.T.C.*

La température ambiante influe directement sur la courbe dans le sens d'une diminution de la conductance.

- **Point de fonctionnement**

Lorsqu'une C.T.P. est branchée en série dans un circuit de résistance R_s, aux bornes d'une tension U, elle détermine une intensité I qui ne l'échauffe que très

peu. La résistance de la C.T.P. doit être très petite devant R_s. Lorsqu'une surcharge se produit, l'intensité augmente, la C.T.P. s'échauffe, atteint son point de Curie et brusquement sa résistance augmente très rapidement. La résistance de la C.T.P. devient, beaucoup plus grande que celle de R_s et l'intensité est réduite (fig. 22.7).

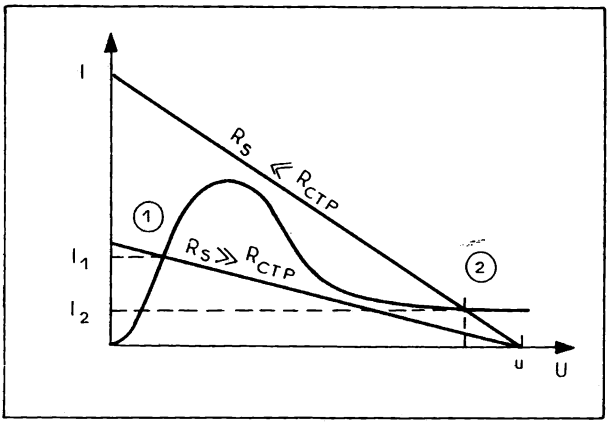


Fig. 22-7. — Fonctionnement d'un circuit comportant une C.T.P. en série avec l'utilisation R_s ① en fonctionnement normal; ② lors d'une surcharge.

Lorsque la surcharge est éliminée la C.T.P. se refroîdit, sa résistance diminue et le circuit reprend son fonctionnement normal.

Cette thermistance C.T.P. procure une protection efficace et automatique de tout circuit électrique.

▪ MODÈLES CATALOGUÉS

Sur les catalogues on donne les valeurs suivantes (fig. 22-8)

R_T : résistance minimale à dissipation nulle,

R_m : résistance minimale à la température correspondante T_m,

T_b : température de basculement pour une résistance de basculement R_b telle que $R_b = 2\ R_m$;

T_M : température maximale d'utilisation donnant une valeur maximale R_M.

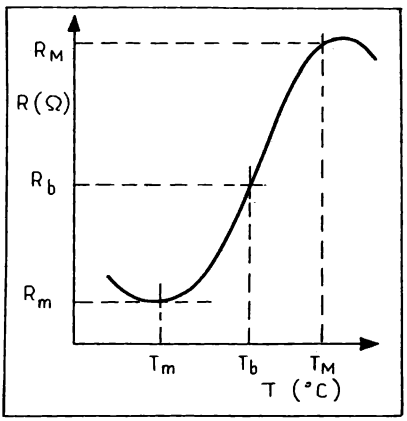


Fig. 22-8. — Paramètres catalogués pour les C.T.P.

— **Recommandation :** il ne faut jamais montrer deux C.T.P. en série pour obtenir, soit une tension maximale plus élevée, soit une dissipation plus importante, sous peine de destruction.

— **Disques :** 0 à 120 Ω . T_b : 75 à 105 °C. V_{max} : 50 à 250 V.
pour limitation de courant : 1 à 1 500 Ω – 0,4 à 6 A.
pour désaimantation de tubes-images couleur : V_{max} : 245 V. Icrête 5A.
pour protection de moteurs : 30 à 250 Ω. T_b : 70 à 130 °C.
pour régulation du courant téléphonique : 115 Ω. T_b : 97 °C.
pour protection des lignes téléphoniques : 60 à 100 Ω. T_b : 110 °C.

■ UTILISATIONS

Quelques exemples :
Circuit limiteur de courant. Contrôle de chauffage. Protection de moteur. Circuit de démarrage moteur. Contrôle de niveau de liquide. Détection de circulation d'air. Suppression d'étincelles. Relais à déclenchement retardé. Détection de surchauffe dans les boîtes d'essieu des locomotives à grande vitesse. Autorégulation du courant en téléphonie (combiné S63). Démagnétisation des tubes de télévision en couleur. Protection de la bobine mobile des haut-parleurs de puissance. Capteurs de température.

3. LES RÉSISTANCES VARIABLES AVEC LA TENSION : VARISTORS (V.D.R.)

■ CARACTÉRISTIQUES

Les V.D.R. sont des résistances variables dont la valeur décroît lorsque la tension augmente; leur caractéristique U/I est symétrique.

Cette variation de résistance, fonction de la tension est déterminée par un exposant non linéaire α, selon la formule :

$$I = K.U^{\alpha}$$

I : courant dans le varistor – U : tension aux bornes.
K : constante dépendant de la géométrie du varistor.
α : exposant non linéaire dont la valeur est voisine de 5 pour les varistors au carbure de silicium et de l'ordre de 30 pour les V.D.R. à l'oxyde de zinc. On obtient, ainsi, une pente de réponse voisine de celle des diodes zener. La figure 22-9 donne les caractéristiques U/I théoriques, pour les résistances linéaires $\alpha = 1$, les varistors au carbure de silicium $\alpha = 5$, les éléments doubles au sélénium $\alpha = 10$, les varistors à l'oxyde de zinc $\alpha = 30$ et les diodes zener $\alpha = 40$.

La résistance du varistor est :

on en déduit la puissance dans le varistor :

$$P = UI = KU^{\alpha + 1}$$

La caractéristique tension-courant peut s'exprimer également par l'équation :

$$U = CI^{\beta}$$

C = valeur de la tension aux bornes pour I = 1A.
β = pente de la droite
en coordonnées logarithmique. l'expression de la courbe devient :

$$\log U = \log C + \beta \log I.$$

La densité de courant dans une V.D.R. à l'oxyde de zinc dépend de ses dimensions; elle atteint 3 000 A/cm^2. Cette valeur est très supérieure aux densités de courant obtenues avec les autres types de varistances et avec les diodes zener. Plus la caractéristique U/I tend vers une droite horizontale (fig. 22-9), plus la protection des circuits contre les surcharges est complètement assurée. Toute surtension aux bornes de la ligne n'entraîne qu'une très faible augmentation de l'intensité dans l'utilisation, donc de la tension; un écrêtage s'est produit.

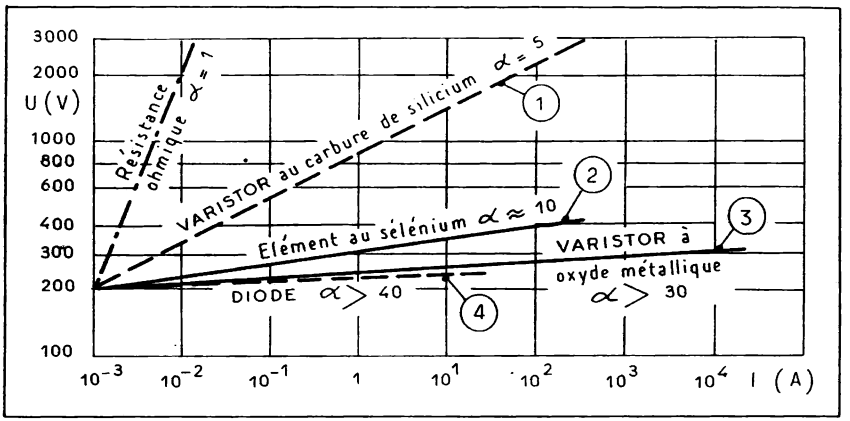


Fig. 22-9. — Caractéristiques théoriques U/I des résistances linéaires, des V.D.R. : au carbure de silicium ①, au sélénium ②, à l'oxyde de zinc ③, et des diodes zener ④.

Soit par exemple, le circuit de la figure 22-10; un appareil est alimenté sous 200 V, la résistance série de la ligne est de 10 Ω, la V.D.R. est branchée en parallèle sur l'entrée de l'appareil à protéger. La foudre sur la ligne crée une surtension de 10 000 V. Les courbes montrent qu'avec un varistor à carbure de silicium la limitation de la surtension est de 25 %, soit 2 700 V, tension dangereuse pour l'appareil. Avec un varistor à l'oxyde de zinc la surtension est écrêtée à 3 % de sa valeur initiale, soit 480 V, tension pouvant être supportée par l'appareil.

C'est pourquoi les V.D.R. à l'oxyde de zinc ont pratiquement supplanté ceux au carbure de silicium.

▪ TECHNOLOGIE

La figure 22-11 montre la coupe théorique d'un varistor à l'oxyde de zinc. Les sorties sont soudées sur les électrodes fixées sur le disque d'oxyde de zinc, additionné d'autres oxydes métalliques, frittés à haute température. La dimension des grains de cette céramique est définie afin d'obtenir le meilleur compromis entre le niveau d'amorçage et l'épaisseur du disque. Les grains de 100 μm sont réservés pour les varistors dont la tension de service est comprise entre 14 et

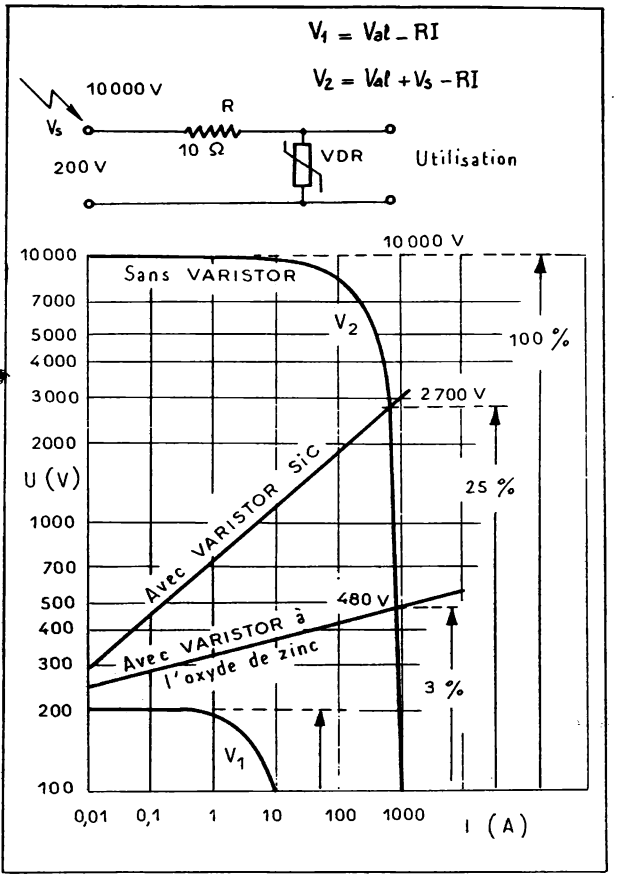


Fig. 22-10. — Exemple de fonctionnement d'un varistor : — tension d'alimentation : 200 V — résistance série : 10 Ω — surtension : 10 000 V — surtension aux bornes de l'utilisation: sans varistor : 10 000 V — avec varistor SiC : 2 700 V — avec varistor à l'oxyde de zinc : 480 V.

40 V. Ceux dont la tension est comprise entre 50 et 300 V sont fabriqués avec des céramiques dont les grains ont environ 30 μm. Pour les tensions entre 385 et 10 000 V les grains de 20 μm sont employés, ce qui permet en même temps une réduction de l'épaisseur de la céramique.

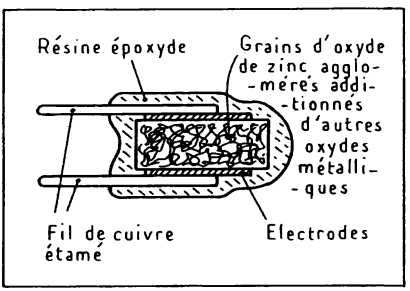

Résine époxyde
Grains d'oxyde de zinc agglo-mérés addi-tionnés d'autres oxydes métalli-ques
Fil de cuivre étamé
Electrodes

Fig. 22-11. — Principe de construction d'un V.D.R. à l'oxyde de zinc.

▪ DIFFÉRENTS MODÈLES

Caractéristiques	Disques	Boîtiers plastique	Boîtiers métallique
diamètre du disque	5 à 20 mm	25-32 mm	25 à 40 mm
onde de choc : jusqu'à	6,5 kA	25 kA	40 kA
tension de service	16 à 2 000 V	185 à 1 000 V	110 à 2 000 V
énergie absorbée : jusqu'à	500 J	1 700 J	5 000 J
coefficient de température	$< -0{,}5.10^{-3}$/°C	$< -0{,}5.10^{-3}$/°C	$< -0{,}5.10^{-3}$/°C
temps de réponse	< 25 ns	< 25 ns	< 26 ns
tolérance	± 10 %	± 10 %	± 10 %
plage de température	− 40+ 85 °C	− 40 + 85 °C	− 40 + 85 °C

▪ UTILISATIONS

La quasi-totalité des problèmes de protection peuvent être résolus par les varistors :

— Stabilisation d'une tension.
— Ecrêtage d'une tension à une valeur fixe.
— Absorption d'énergie commutée.
— Ecrêtage d'une tension de choc (foudre).

On protège ainsi :

— les appareils électroniques : semiconducteurs et composants,
— les contacteurs et commutateurs contre les brûlures,
— les transformateurs,
— les lignes et les appareils de télécommunications ou de transport d'énergie.

4. LES RÉSISTANCES VARIABLES AVEC LE CHAMP MAGNÉTIQUE MAGNÉTORÉSISTANCES, M.D.R.

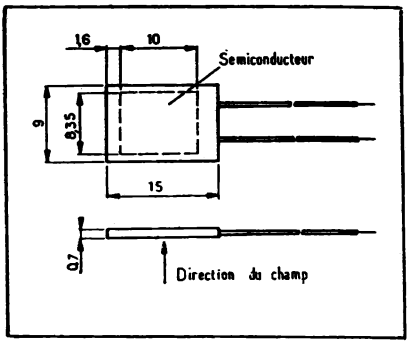
Ce sont des sondes en antimoniure d'indium dont la résistance augmente en fonction du champ magnétique, quel qu'en soit le sens. Pour toute valeur de ce champ magnétique, il y a proportionnalité entre le courant et la tension, c'est-à-dire que la sonde se comporte comme une résistance purement ohmique.

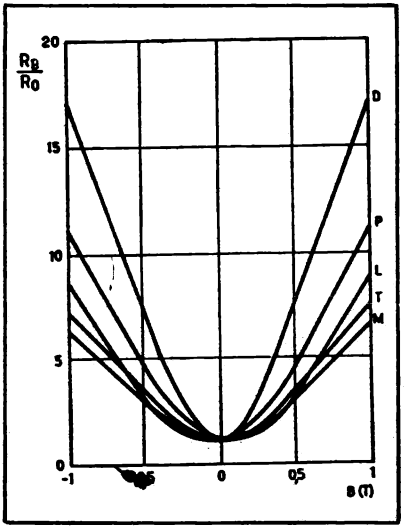
Sur un support isolant de 0,5 mm d'épaisseur, on dépose le semi-conducteur, en forme de méandre de 20 μm d'épaisseur. Aux deux extrémités de cette piste on fixe les fils de sortie. L'ensemble est enrobé de résine époxy. En utilisant différents dopages du semi-conducteur et en agissant sur les dimensions du méandre, on obtient des résistances entre quelques ohms et plusieurs kiloohms (fig. 22-12).

Si un champ magnétique est appliqué perpendiculairement à la surface de la plaquette, les lignes de courant dans le semi-conducteur sont déviées d'un certain angle appelé « angle de Hall ». Pour une induction de 1 tesla (10 000 gauss) la valeur de cet angle est de 30 °. Par suite de cette déviation des lignes de courant, la résistance du semi-conducteur augmente.

La figure 22-13 donne cette variation de résistance en fonction des différents dopages du semi-conducteur.

Fig. 22-12. — Exemple de M.D.R. ▶





◀ **Fig. 22-13. — Variation de la résistance R_B/R_0 en fonction du champ magnétique pour différents dopages du semi-conducteur.**

Cette variation est proportionnelle au carré de l'induction magnétique B en dessous de 0,3 T. Pour les inductions supérieures, elle devient linéaire, et ce jusqu'à 10 T. Pour une induction de 1 T, les matériaux D, L, M, P, T ont une résistance dont la valeur augmente de 6 à 18 fois par rapport à l'absence de champ magnétique. Ces courbes sont valables jusqu'à des fréquences de l'ordre du gigahertz.

Bien entendu, si l'induction B n'est pas perpendiculaire à la plaquette la variation de résistance diminue, jusqu'à devenir nulle pour une induction parallèle à la sonde.

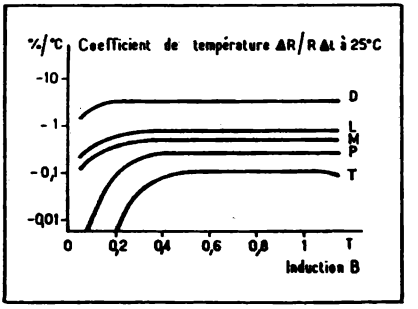


Fig. 22-14. — Coefficient de température des différents semiconducteurs

La figure 22-14 donne la variation du coefficient de température en fonction de l'induction pour les différents matériaux. Ce coefficient est toujours négatif au-delà de 0,3 T.

Ces sondes ne doivent pas dépasser une température de 95 °C, elles peuvent être refroidies par une ailette métallique.

Les magnétorésistances sont utilisées pour la mesure et la commande de champs magnétiques jusqu'à −60 °C. La variation de résistance peut également être produite par un électro-aimant ou par un aimant permanent dont la position varie par rapport au semi-conducteur.

5. LES GÉNÉRATEURS A EFFET HALL

Une différence de potentiel U_2 (tension de Hall à circuit ouvert) apparaît entre les bornes 3 et 4 d'une plaquette dans laquelle circule longitudinalement un courant de commande i_1, lorsque la plaquette est soumise perpendiculairement à un champ magnétique B (fig. 22-15).

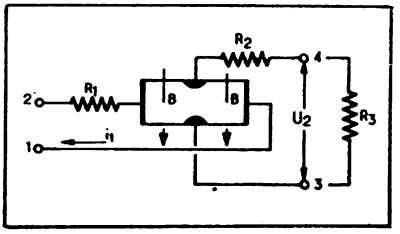


Fig. 22-15. — Circuit équivalent d'un générateur à effet Hall.

La valeur de cette tension est :

$$U_2 = R_h/d.i_1.B$$

R_h est la constante de Hall;
d l'épaisseur de la plaquette.

Le matériau choisi comme générateur de Hall doit réaliser les trois conditions suivantes :

— sa constante de Hall doit être très élevée (faible concentration des porteurs dans le semi-conducteur);
— sa résistivité doit être faible (grande mobilité des porteurs);
— ses deux paramètres doivent être le plus possible indépendants de la température.

Les composés intermétalliques semblent pouvoir donner de bons résultats, en particulier l'arséniure d'indium et le phosphure-arséniure d'indium.

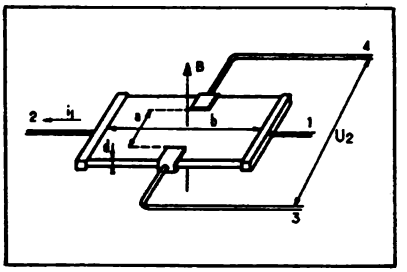


Fig. 22-16. — Représentation schématique d'un générateur de Hall.

La figure 22-16 représente schématiquement un tel générateur. La plaquette semi-conductrice a une épaisseur de 0,1 mm et même moins.

Les fils 1 et 2 sont terminés par des pinces qui enserrent les extrémités de la plaquette; ils sont parcourus par le courant de commande i_1. Les électrodes 3 et 4 sont fixées sur le milieu des grands côtés de la plaquette, ils délivrent la tension de Hall. La surface active du générateur est $a \times b$.

Le champ magnétique doit être appliqué perpendiculairement à la face de la plaquette (B). Celle-ci est protégée par un enrobage de céramique et de résine de la plus faible épaisseur possible, assurant une protection mécanique suffisante.

■ CARACTÉRISTIQUES

Le courant de commande est défini de telle façon que la couche du semi-conducteur puisse supporter une élévation de température de 10 à 15 °C, au-dessus de l'ambiance.

Dans ces conditions, la constante de Hall est donnée par la figure 22-17 pour différents semi-conducteurs et en fonction de la température.

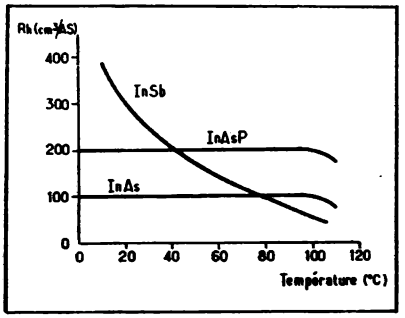


Fig. 22-17. — Variation de la constante de Hall pour différents matériaux en fonction de la température.

Le champ de commande B_n indiqué sur les catalogues est celui pour lequel la caractéristique est linéaire entre $B = 0$ et B_n.

On donne également la tension de Hall pour chaque type, ainsi que la résistance de charge optimale R_3, assurant une bonne linéarité.

L'impédance interne côté commande (R_1) est mesurée entre les fils de commande 1 et 2, elle dépend du champ magnétique. Elle varie dans le rapport de 1 et 1,5, lorsque B passe de 0 à 1 T.

L'impédance interne côté Hall (R_2) est mesurée entre les fils de commande 3 et 4. Elle augmente également lorsque le champ magnétique croît et dans la même proportion que R_1.

Le coefficient de température de la tension de Hall (U_2) est négatif, entre $-0{,}04$ et -2 %/°C, selon les modèles.

La température maximale admissible en surface du générateur est de 120 °C.

■ UTILISATIONS

On distingue trois utilisations principales :

— *Le courant de commande est maintenu constant.* La tension de Hall mesure alors le champ magnétique. Grâce à leur très faible épaisseur, on peut introduire ces sondes dans des entrefers extrêmement petits. Elles sont indiquées pour des circuits de commande d'appareils industriels.

— *La tension de Hall est influencée par un champ variable.* Le courant de commande continu est transformé en une tension de Hall alternative proportion-

nelle au champ variable. Un courant de commande haute fréquence appliqué à un générateur à effet Hall peut être modulé avec un champ de commande oscillant au rythme d'une basse fréquence (modulateur de Hall).

— *Conversion d'un courant de commande variable et d'un champ magnétique variable en une quantité électrique proportionnelle qui est la tension de Hall (multiplicateur de Hall).* On peut ainsi obtenir un produit, un quotient, un inverse. L'exemple le plus simple est la mesure d'une puissance en partant d'un courant et d'une tension, ou la mesure du couple d'un moteur à courant continu en partant de l'induction dans l'entrefer et du courant dans l'inducteur. Les multiplicateurs de Hall sont aussi utilisés pour effectuer le produit ou le quotient de grandeurs physiques qui deviennent courants électriques proportionnels.

TABLE DES MATIÈRES

Préface 5

Avant-propos 7

Chapitre Premier. — **Qu'est-ce qu'un semiconducteur?** 13
1. La matière 13
2. Les semiconducteurs 19
3. Le déplacement des électrons et des lacunes 21
4. La conduction et la résistivité 23

Chapitre II. — **Les principaux semiconducteurs** 25
1. Le germanium 25
2. Le silicium 26
3. Les composés intermétalliques 30
4. Le bioxyde de silicium (SiO_2) 32

Chapitre III. **La fabrication du lingot monocristallin dopé** 33
1. L'usine de fabrication des dispositifs à semiconducteur 33
2. La purification physique 34
3. Le tirage du monocristal par la méthode de Czochralski (CZ) 35
4. Le tirage du monocristal par la méthode de la zone flottante (FZ) 38
5. Le dopage des lingots 39
6. La comparaison entre les méthodes CZ et FZ 40
7. Les autres procédés possibles 40

Chapitre IV. — **L'usinage du lingot de silicium** 45
1. La préparation du lingot 45
2. La découpe des plaquettes 47
3. Le rodage des plaquettes 49
4. Le contrôle des plaquettes 51
5. Les défauts des plaquettes 53

Chapitre V. — **Les traitements thermiques, bases de la technologie planar** 55
1. La technologie planar 55
2. La couche épitaxiale 55
3. L'oxydation thermique 59
4. La diffusion thermique 60
5. Les alliages 63
6. La diffusion solide par peinture ou par disques dopants 72
7. L'usinage et le dopage par les ions ou par les rayons X 74

Chapitre VI. — **Le processus général de la technologie planar** 77
1. Les maquettes 77
2. Les masques 78
3. La photogravure 80
4. La métallisation des sorties 81
5. La passivation de la pastille 82
6. Le contrôle des dispositifs 83
7. La découpe des pastilles 84
8. Le montage des pastilles 85
9. Les contrôles et le tri 88

Chapitre VII. — **Les dispositifs à une jonction : les diodes** 89
1. Le comportement d'une jonction *p-n* non reliée à un circuit extérieur 89
2. Le branchement d'une jonction sur un circuit extérieur 90
3. Les caractéristiques générales des diodes 93
4. Les applications des diodes 95

Chapitre VIII. — **Les diodes de faible puissance** 99
1. Les diodes au silicium en petit boîtier 99
2. Les diodes « petit redresseur » 102
3. Les diodes « Hyper-fréquences » au silicium. (P.I.N. — Impatt diodes — snap-off) 103
4. Les diodes d'émission à effet Gunn 104
5. Les diodes tunnel 106
6. Les diodes inverses, backward ou uni-tunnel 109
7. Les diodes Schockley ou 4 D 110

Chapitre IX. — **Les diodes à capacité variable** 113
1. Les caractéristiques 113
2. Les applications 117
3. Les varactors 120

Chapitre X. — **Les diodes régulatrices de tension. Les diodes de référence de tension (Diodes Zener)** 123
1. Le principe des diodes régulatrices de tension 123
2. La fabrication des diodes régulatrices de tension 124
3. Les caractéristiques électriques des diodes de régulation 128
4. Les diodes de référence de tension compensées en température ... 133
5. Les applications des diodes régulatrices de tension, des diodes de référence et des diodes écrêteuses 136

Chapitre XI. — **Les diodes Schottky** 139
1. Le principe de diodes Schottky 139
2. Les caractéristiques des diodes Schottky 140
3. Les différents modèles de puissance, de détection et de commutation 144
4. Les diodes Schottky hyperfréquence 146

Chapitre XII. — **Les redresseurs de puissance** 147
1. Le redressement sur charge résistive ou inductive 147
2. Le redressement sur charge capacitive 150
3. Les caractéristiques limites et les causes de surtension dans les redresseurs 157

4. Les différentes catégories de redresseurs 166
5. Les refroidissements pour redresseurs 169
6. La fabrication des redressseurs 176
7. Les différents modèles de redresseurs de puissance 178
8. L'étude d'un projet de redresseur à capacité en tête 180

Chapitre XIII. — **L'opto-électronique** 183
1. Le principe de fonctionnement des composants photosensibles . . . 183
2. Les photorésistances 188
3. Les composants photosensibles à jonction 191
4. Les cellules solaires au silicium 197
5. Les cellules solaires diverses 207
6. Les diodes électroluminescentes 208
7. Les afficheurs à diodes électroluminescentes 214
8. Les circuits de commande des afficheurs 217
9. Les photocoupleurs 219
10. Les afficheurs à plasma 221
11. Les cristaux liquides 224
12. Les afficheurs électrolytiques 228
13. Les liaisons par fibre optique 229

Chapitre XIV. — **L'effet transistor** 237
1. Le fonctionnement théorique du transistor 237
2. Les symboles et indices 239
3. Les paramètres d'un transistor 242
4. Les trois montages fondamentaux d'un transistor 247
5. Les courbes caractéristiques d'un transistor petits signaux monté en émetteur commun 250
6. Le fonctionnement du transistor en amplification et en commutation . 257

Chapitre XV. — **Les transistors petits signaux** 259
1. La fabrication d'un transistor *n-p-n* 259
2. La fiabilisation des transistors planars épitaxiaux 263
3. La fabrication interdigitée 264
4. Les différentes catégories 267

Chapitre XVI. — **Les transistors de puissance** 269
1. La technologie à simple diffusion ou à base homogène 269
2. La technologie « Power Base » de Motorola 272
3. La technologie à base épitaxiée 272
4. La technologie triple diffusée 274
5. La technologie planar 277
6. La technologie multiépitaxiale planar 279
7. Le darlington de puissance 282
8. Les conseils d'utilisation des transistors de puissance 285
9. Le transistor de puissance en régime permanent 288
10. Le transistor en régime impulsionnel 289
11. Le transistor en régime de commutation 291

Chapitre XVII. — **Les transistors à effet de champ** 295
1. Les transistors à effet de champ à jonction (F.E.T.) 295
2. Les transistors à effet de champ à grille isolée (M.O.S.) 299
3. Les transistors à effet de champ DMOS 305
4. Les transistors à effet de champ à structure verticale VMOS 307
5. Les transistors à effet de champ à structure verticale SIPMOS 310

Chapitre XVIII. — **Le redresseur contrôlé ou thyristor** 315
1. Le principe de fonctionnement 315
2. La fabrication du thyristor 318
3. Les principaux modèles catalogués 322
4. Le thyristor triac 323
5. Les dispositifs de déclenchement des triacs 329
6. Les applications des triacs 336

Chapitre XIX. — **Les microcircuits** 337
1. La comparaison des différentes technologies 337
2. Les circuits hybrides à couche épaisse 340
3. Les circuits hybrides à couche mince 346
4. Les filtres à onde acoustique de surface (F.O.S.) 352

Chapitre XX. — **Les circuits intégrés bipolaires** 355
1. La microélectronique et la nanoélectronique 355
2. Les principes de base pour la conception des circuits intégrés 357
3. L'étude et la mise en fabrication des circuits intégrés 358
4. La technologie d'un transistor *n-p-n* intégré 361
5. Le transistor *p-n-p* 366
6. L'intégration des diodes 369
7. L'intégration des résistances 371
8. L'intégration des capacités. 374
9. Les circuits intégrés I^2L 376
10. Les circuits intégrés TTL Schottky basse puissance 378
11. Les circuits intégrés en logique ECL 379
12. Les circuits intégrés à isolement par SiO_2, ou par silicium polycristallin en technologie bipolaire 381
13. Les circuits intégrés de puissance ou à haute tension 385
14. Les circuits intégrés à la demande 385
15. Les essais et la finition des circuits intégrés 387

Chapitre XXI. — **Les circuits intégrés à effet de champ** 393
1. La technologie des transistors MOS classiques 393
2. Les transistors MOS complémentaires CMOS 398
3. Les transistors MOS sur saphir SOS 401
4. Les circuits intégrés en technologie FET 404
5. Les circuits à effet de champ à l'arséniure gallium 405
6. Les circuits intégrés à transfert de charge (BBD-CCD) 406
7. Les mémoires à bulles magnétiques 408
8. Les mémoires RAM statiques 412
9. Les mémoires RAM dynamiques 414
10. Les mémoires ROM 416
11. Les mémoires PROM, EPROM, EAROM, EEPROM, EEROM . 417
12. Les microprocesseurs 422
13. Les microordinateurs 426

Chapitre XXII. — **Les résistances non linéaires à propriétés semiconductrices** 429
1. Les résistances à coefficient de température négatif. C.T.N. 429
2. Les résistances à coefficient de température positif. C.T.P. 434
3. Les résistances variables avec la tension : varistors V.D.R. 437
4. Les résistances variables avec le champ magnétique : magnétorésistances M.D.R. 440
5. Les générateurs à effet Hall. 442

Table des matières 445

Les revues de l'électronique professionnelle

Envoi d'un spécimen gratuit sur **demande** à :

SPS

49 rue de l'Université 75007 Paris - Tél. : 45.48.52.06